



Fakulta elektrotechnická  
Katedra elektroenergetiky a ekologie

# DIPLOMOVÁ PRÁCE

Síťový spínaný zdroj s regulovatelným výstupem 0-70V/15A

Autor práce: Bc. Martin Švejda  
Vedoucí práce: Ing. Matouš Bartl

Plzeň 2013

ZÁPADOČESKÁ UNIVERZITA V PLZNI  
Fakulta elektrotechnická  
Akademický rok: 2012/2013

## ZADÁNÍ DIPLOMOVÉ PRÁCE

(PROJEKTU, UMĚLECKÉHO DÍLA, UMĚLECKÉHO VÝKONU)

Jméno a příjmení: **Martin ŠVEJDA**  
Osobní číslo: **E11N0151P**  
Studijní program: **N2644 Aplikovaná elektrotechnika**  
Studijní obor: **Aplikovaná elektrotechnika**  
Název tématu: **Síťový spínaný zdroj s regulovatelným výstupem 0-70V/15A**  
Zadávající katedra: **Katedra elektroenergetiky a ekologie**

### Z á s a d y p r o v y p r a c o v á n í :

Cílem práce je zkonstruovat síťový spínaný zdroj s výstupním napětím regulovatelným v rozsahu 0 až 70V a nastavitelnou proudovou pojistkou do 15A. Vzhledem k požadovanému výkonu je třeba zařízení vybavit aktivním PFC filtrem. Pro řízení použijte procesor firmy Texas Instruments řady TMS320F28xx.

1. Prostudujte potřebnou literaturu a navrhnete koncepci zařízení.
2. Prostudujte nabídku dobře dostupných součástek. Vyjděte přitom z doporučení vedoucího práce.
3. Realizujte funkční vzorek.
4. Odměřte parametry sestaveného zařízení, zejména celkovou účinnost, odebíraný deformační výkon, průnik impulzního rušení na výstup a schopnost zdroje pracovat s maximálními výkony.
5. Jako volitelný úkol vytvořte pro PC jednoduchý software určený k softwarovému řízení zdroje.

Rozsah grafických prací: **podle doporučení vedoucího**

Rozsah pracovní zprávy: **30 - 40 stran**

Forma zpracování diplomové práce: **tištěná/elektronická**

Seznam odborné literatury:

**Student si vhodnou literaturu vyhledá v dostupných pramenech podle doporučení vedoucího práce.**

Vedoucí diplomové práce: **Ing. Matouš Bartl**

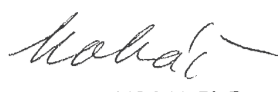
Katedra aplikované elektroniky a telekomunikací

Datum zadání diplomové práce: **15. října 2012**

Termín odevzdání diplomové práce: **9. května 2013**

  
Doc. Ing. Jiří Hammerbauer, Ph.D.  
děkan



  
Doc. Ing. Karel Noháč, Ph.D.  
vedoucí katedry

V Plzni dne 15. října 2012

# Abstrakt

Diplomová práce je zaměřena na návrh a konstrukci síťového spínaného zdroje s výstupním napětím regulovatelným v rozsahu 0 až 70 V a nastavitelným proudovým omezením do 15 A. Na začátku je dle rozboru používaných koncepcí vybrána topologie plného můstku s izolovaným výstupem. Napájení tranzistorů MOSFET v můstku, měřicích a řídicích obvodech obstarává pomocný zdroj topologie izolujícího blokujícího měniče, který je řízen integrovaným PWM kontrolérem UC3842 a obsahuje pět sekundárních izolovaných vícehladinových odboček. Řízení můstkového měniče zajišťuje 32-bitový digitální signálový procesor TMS320F28044 firmy Texas Instrument. Buzení tranzistorů MOSFET zprostředkovává integrovaný obvod HCPL-316J. Navržený je též aktivní PFC filtr s číslicovým řízením prostřednictvím zmíněného procesoru. V rámci práce byl napsán článek na mezinárodní vědeckou konferenci EPE 2013 (*Electric Power Engineering*), konanou ve dnech 28. – 30. 5. 2013 v Ostravě. Název článku je: Vliv regulačního algoritmu na dynamické parametry procesorem řízeného spínaného zdroje a porovnání výpočetních rychlostí regulační smyčky. Pro určení nejvhodnějšího číslicového regulátoru navrženého zdroje jsou uvedeny tři PS regulační algoritmy, obsažené v tomto článku.

## Klíčová slova

Plný můstek, Flyback, UC3842, impulzní transformátor, HCPL-316J, TMS320F28044, PS regulátor, měření napětí, měření proudu, aktivní PFC filtr

# Abstract

Švejda, Martin. *Regulated 0-70V/15A switching mode power supply [Síťový spínaný zdroj s regulovatelným výstupem 0-70V/15A]*. Pilsen, 2013. Master thesis (in Czech). University of West Bohemia. Faculty of Electrical Engineering. Department of Electric power engineering and Ecology. Supervisor: Matouš Bartl

---

The Master's thesis is focused on design and construction of a switching mode power supply with regulated output voltage 0–70 V and adjustable current limitation up to 15 A. There was chosen full-bridge converter topology provides a galvanic separation. An auxiliary power supply (Flyback converter) energizes MOSFETs in the full-bridge converter and measuring and controlling circuits. It is driven by a PWM controller UC3842 and contains five isolated secondary windings with a several voltage levels. Full bridge converter is controlled by a digital signal processor TMS320F28044 from Texas Instruments. Integrated circuits HCPL-316J are used for driving the MOSFETs in the full-bridge converter. There is also a design of an active PFC that is controlled digitally by mentioned processor. Within the writing of this paper, a contribution on The International Scientific Conference EPE 2013 (Electric Power Engineering) was written. The conference is held from May 28th to May 30th, 2013 and contribution is named: Influence of a regulation algorithm on dynamic parameters of a switch-mode power supply controlled by processor and comparison of a computation speeds of the regulation loop. Three PS regulation algorithms from this contribution are tested to determine the most advantageous digital regulator for this power supply.

## Keywords

Full bridge, flyback, UC3842, impulse transformer, HCPL-316J, TMS320F28044, PS regulator, measuring of voltage, measuring of current, active PFC

## Prohlášení

Předkládám tímto k posouzení a obhajobě diplomovou práci, zpracovanou na závěr studia na Fakultě elektrotechnické Západočeské univerzity v Plzni.

Prohlašuji, že jsem svou závěrečnou práci vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce. Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této závěrečné práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 270 trestního zákona č. 40/2009 Sb.

Také prohlašuji, že veškerý software, použitý při řešení této diplomové práce, je legální.

V Plzni dne 9. května 2013

Bc. Martin Švejda

.....

Podpis

## Poděkování

Tato diplomová práce vznikla za podpory Ministerstva školství, mládeže a tělovýchovy České republiky, SGS-2012-019. Poděkování také patří vedoucímu diplomové práce Ing. Matoušovi Bartlovi za cenné profesionální rady a hodnotné připomínky a Františku Švejdovi za sestavení konstrukčního boxu.

# Obsah

Seznam obrázků	viii
Seznam symbolů a zkratk	ix
<b>1 Úvod</b>	<b>1</b>
<b>2 Blokové schéma</b>	<b>2</b>
<b>3 Volba koncepce hlavního měniče</b>	<b>3</b>
3.1 Plný můstek ( <i>Full-Bridge</i> )	3
3.2 Půlmůstek s kondenzátory ( <i>Half-Bridge</i> )	4
3.3 Výpočet ztrát a určení výhodnější koncepce	5
<b>4 Pomocný zdroj</b>	<b>8</b>
4.1 Izolovaný blokující měnič ( <i>Flyback</i> )	8
4.2 Návrh	10
4.2.1 Princip řízení	10
4.2.2 Integrovaný obvod UC3842	10
4.2.3 Určení parametrů zdroje	12
4.2.4 Blokující impulzní transformátor	14
4.2.5 Ztráty a chlazení výkonového tranzistoru	17
4.3 Úplné schéma, návrh DPS a zprovoznění	19
4.4 Naměřené parametry	20
<b>5 Hlavní měnič</b>	<b>22</b>
5.1 Ztráty výkonového usměrňovače	22
5.2 Chlazení výkonových součástek	22
5.3 Impulzní transformátor	25
5.4 Výstupní LC filtr	27
5.4.1 Tlumivka	27
5.4.2 Kondenzátor	28
5.5 Úplné schéma a návrh DPS	29



<b>6</b>	<b>Měření U, I, Budiče MOSFET</b>	<b>31</b>
6.1	Měření výstupního proudu . . . . .	32
6.2	Měření výstupního napětí . . . . .	33
6.3	Měření proudu primárním vinutím impulzního transformátoru . . . . .	34
6.4	Měření proudů a napětí PFC filtru . . . . .	35
6.5	Budiče tranzistorů MOSFET . . . . .	37
<b>7</b>	<b>Řízení, mikroprocesor a uživatelské rozhraní</b>	<b>38</b>
7.1	Řízení . . . . .	38
7.2	Mikroprocesor . . . . .	38
7.2.1	ePWM jednotka . . . . .	39
7.2.2	A/D převodník . . . . .	40
7.3	Číslicový PS Regulátor . . . . .	40
7.3.1	Principy regulačních algoritmů . . . . .	41
7.3.1.1	PS regulátor - složkový tvar algoritmu . . . . .	41
7.3.1.2	PS regulátor - rekurentní tvar algoritmu . . . . .	41
7.3.1.3	PS regulátor - <i>anti-windup</i> algoritmus . . . . .	42
7.4	Komunikace s uživatelem a PC . . . . .	44
<b>8</b>	<b>Vstupní obvody a PFC filtr</b>	<b>45</b>
8.1	EMC filtr . . . . .	46
8.2	PFC filtr . . . . .	47
8.2.1	Tlumivka . . . . .	48
8.2.2	Kondenzátor . . . . .	50
<b>9</b>	<b>Závěr</b>	<b>51</b>
	<b>Reference, použitá literatura</b>	<b>53</b>
	<b>Přílohy</b>	<b>56</b>
<b>A</b>	<b>Schémata zapojení</b>	<b>56</b>
<b>B</b>	<b>Desky plošných spojů, výkresy</b>	<b>61</b>
<b>C</b>	<b>Fotografie</b>	<b>65</b>

# Seznam obrázků

2.1	Blokové schéma síťového spínaného zdroje . . . . .	2
3.1	Schéma topologie plný můstek . . . . .	4
3.2	Schéma topologie půlmůstek . . . . .	5
3.3	Průběhy napětí $U_{GS}$ a $U_{DS}$ při spínání tranzistoru  Převzato z [4]  . . . . .	6
4.1	Izolovaný blokující měnič - interval $T_1$ . . . . .	8
4.2	Izolovaný blokující měnič - interval $T_2$ . . . . .	9
4.3	Průběhy idealizovaných proudů a napětí izolovaného blokujícího měniče . . . . .	9
4.4	Funkční schéma řízení izolovaného blokujícího měniče . . . . .	10
4.5	Blokově naznačené vnitřní zapojení integrovaného obvodu UC3842  Převzato z [8]  . . . . .	11
4.6	Charakteristiky pro určení externích součástek oscilátoru  Převzato z [7]  . . . . .	12
4.7	Odbočky pomocného zdroje . . . . .	13
4.8	Průběh primárního a sekundárního proudu blokujícím transformátorem při plném zatížení . . . . .	14
4.9	Náhradní obvod tepelných přechodů . . . . .	18
4.10	Graf přechodové tepelné impedance $Z_{\theta jc}$  Převzato z [13]  . . . . .	19
4.11	Zatěžovací charakteristiky pomocného zdroje . . . . .	20
4.12	Účinnost pomocného zdroje . . . . .	21
5.1	V-A charakteristika jedné Schottkyho diody v pouzdře součástky 60CPQ150PBF  Převzato z [14]  . . . . .	23
5.2	Náhradní obvod tepelných přechodů . . . . .	23
5.3	Průběh proudu primárním vinutím impulzního transformátoru . . . . .	25
5.4	Relativní permeabilita jako funkce maximální magnetické indukce jádra z materiálu 3F3  Převzato z [10]  . . . . .	26
5.5	Závislost zvlnění proudu procházejícího tlumivkou na střídě signálu . . . . .	28
6.1	Obvod pro potlačení rušení měřených signálů na vstupu A/D převodníku . . . . .	31
6.2	Obvod pro potlačení průniku rušení v signálu desaturační ochrany tranzistorů . . . . .	32
6.3	Obvod měření výstupního proudu . . . . .	33
6.4	Závislost výstupního napětí obvodu ACS713 na měřeném proudu  Převzato z [16]  . . . . .	33
6.5	Obvod měření výstupního napětí . . . . .	34

6.6	Precizní usměrňovač signálu z proudového měřicího transformátoru . . . . .	35
6.7	Komparátor zapínající linku pro signalizaci chyb $\overline{FAULT}$ . . . . .	36
6.8	Obvod měření výstupního napětí PFC filtru . . . . .	36
7.1	Schéma řízení tranzistorů hlavního měniče . . . . .	38
7.2	Blokové schéma submodulů jednotky ePWM [Převzato z [21]] . . . . .	39
7.3	Regulační algoritmus - složkový tvar . . . . .	42
7.4	Regulační algoritmus - rekurentní tvar . . . . .	43
7.5	Regulační algoritmus - <i>anti-windup</i> . . . . .	43
8.1	Průběh vstupního napětí (nahore) a proudu (dole) u spínaného zdroje bez odrušovacích prostředků [Převzato z [26]] . . . . .	45
8.2	Schéma vstupního filtru . . . . .	47
8.3	Principiální schéma jednočinného propustného zvyšujícího měniče ( <i>step-up</i> )	47
8.4	Ilustrativní průběh vstupního napětí a proudu při použití aktivního PFC filtru . . . . .	47
8.5	Zvlnění proudu tlumivkou v závislosti na vstupním napětí pro konstantní výstup 400 V . . . . .	49
8.6	Idealizovaný průběh vstupního a výstupního proudu výstupním kondenzá- torem . . . . .	50
A.1	Úplné schéma pomocného zdroje . . . . .	57
A.2	Schéma hlavního měniče . . . . .	58
A.3	Schéma měřících obvodů hlavního měniče . . . . .	59
A.4	Schéma modulu budiče MOSFET . . . . .	60
B.1	Deska plošných spojů pomocného zdroje (1:1,25) . . . . .	61
B.2	Osazovací plán pomocného zdroje (1:1,25) . . . . .	61
B.3	Základní deska plošných spojů hlavního měniče (1:1,25) . . . . .	62
B.4	Osazovací plán základní desky hlavního měniče (1:1,25) . . . . .	63
B.5	Dvouvrstvá deska plošných spojů budiče MOSFET (1:1) . . . . .	64
B.6	Osazovací plán dvoustranné desky budiče MOSFET (1:1) . . . . .	64
C.1	Fotografie sestaveného spínaného zdroje . . . . .	65

# Seznam symbolů a zkratek

B .....	Magnetická indukce [T].
D .....	Střída PWM signálu [-].
DPS .....	Deska plošných spojů.
EMC .....	Electromagnetic Compatibility. Elektromagnetická kompatibilita.
$\overline{FAULT}$ .....	Linka pro signalizaci chyb v hlavním měniči.
$f_S$ .....	Spínací frekvence řídicího PWM signálu [Hz].
$I_1$ .....	Proud primárním vinutím [A].
$I_2$ .....	Proud sekundárním vinutím [A].
$I_{G(AV)}$ .....	Střední hodnota proudu do Gate tranzistoru MOSFET [A].
$I_{MAG}$ .....	Magnetizační proud impulzního transformátoru [A].
$K_C$ .....	Rozdílová konstanta.
$K_I$ .....	Sumační konstanta.
$K_P$ .....	Proporcionální konstanta.
$l_{VZ}$ .....	Velikost vzduchové mezery ve sloupku blokujícího transformátoru a indukčnosti [m].
p .....	převod transformátoru [-].
$P_C$ .....	Ztrátový výkon reprezentující propustné ztráty [W].
PF .....	Power Factor. Faktor výkonu.
PFC .....	Power Factor Controller. Filtr proudů vyšších harmonických.
$P_{SW}$ .....	Ztrátový výkon reprezentující spínací ztráty [W].
$R_{DS(ON)}$ .....	Odpor kolektoru tranzistoru MOSFET v sepnutém stavu [ $\Omega$ ].
$R_{\vartheta}$ .....	Celkový tepelný odpor $\left[\frac{^{\circ}C}{W}\right]$ .
$R_{\vartheta cs}$ .....	Tepelný odpor mezi pouzdrem součástky a chladičem $\left[\frac{^{\circ}C}{W}\right]$ .
$R_{\vartheta jc}$ .....	Tepelný odpor mezi přechodem a pouzdrem součástky $\left[\frac{^{\circ}C}{W}\right]$ .
$R_{\vartheta sa}$ .....	Tepelný odpor mezi chladičem a okolím $\left[\frac{^{\circ}C}{W}\right]$ .
$S_{EF}$ .....	Efektivní průřez feritového jádra [ $m^2$ ].
$t_D$ .....	Mrtvý čas řídicího PWM signálu [s].
THD .....	Total Harmonic Distortion. Celkové harmonické zkreslení.

THF .....	Total Harmonic Factor. Celkový činitel harmonického zkreslení.
$t_{OFF}$ .....	Celková doba vypnutí tranzistoru MOSFET [s].
$t_{ON}$ .....	Celková doba zapnutí tranzistoru MOSFET [s].
$T_S$ .....	Spínací perioda řídicího signálu PWM.
$U_1$ .....	Napětí na primárním vinutí [V].
$U_2$ .....	Napětí na sekundárním vinutí [V].
USM .....	Usměrňovač.
$Z_{\theta jc}$ .....	Přechodová tepelná impedance $\left[ \frac{^{\circ}C}{W} \right]$ .
$\delta$ .....	Hloubka vniku proudu do vodiče [m].
$\Delta I$ .....	Zvlnění proudu [A].
$\varepsilon$ .....	Regulační odchylka.
$\eta$ .....	Účinnost [%].
$\vartheta_a$ .....	Teplota okolí [ $^{\circ}C$ ].
$\vartheta_j$ .....	Teplota přechodu součástky [ $^{\circ}C$ ].
$\varphi$ .....	Magnetický indukční tok [Wb].

# 1

## Úvod

Spínané zdroje jsou v současnosti využívány v rozsáhlém množství aplikací. Ve většině případech vytvářejí konstantní nenastavitelné výstupní napětí napájející obecný elektronický celek. Oproti lineárním zdrojům dosahují vyšších hodnot celkové účinnosti, jsou podstatně menších rozměrů a i přes složitější obvodové uspořádání jsou ekonomicky příznivější. Negativum při používání spínaných zdrojů je potom zejména průnik rušení po vodičích do napájecí sítě, napájeného zařízení a vyzařování elektromagnetického pole do okolního prostředí.

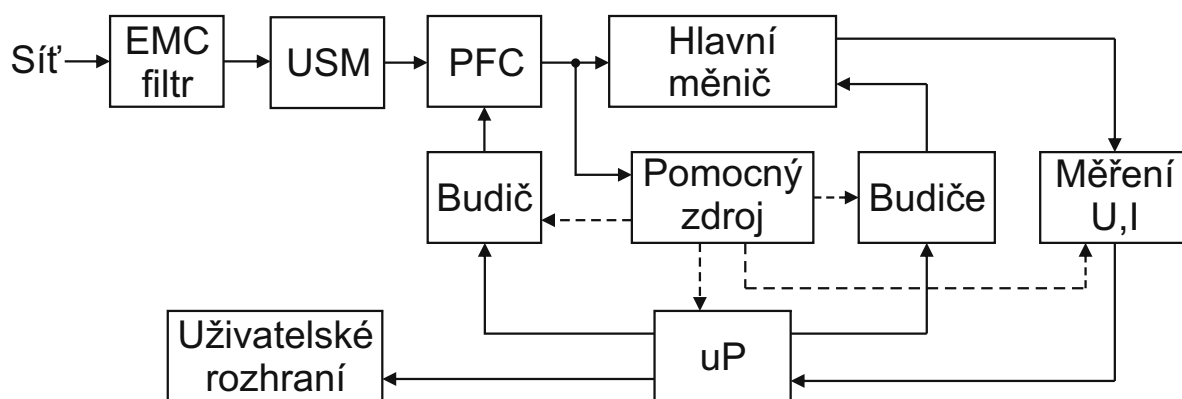
Spínané zdroje s regulovatelným výstupním napětím se používají zejména při potřebě velkého výstupního výkonu v laboratorním prostředí. Nabídka takto výkonových zdrojů na trhu je však poměrně malá a ceny těchto zařízení vysoké. Cílem práce je prozkoumat možnosti funkční stavby takového zdroje a provést kompletní návrh celého elektronického zařízení. To zahrnuje určení koncepce zdroje, návrh výkonové elektroniky a řízení i s napájením pomocných obvodů. Pro použití takového zařízení v praxi je nezbytné opatřit zdroj prostředky pro potlačení impulzního rušení.

Protože se jedná o poměrně složité zařízení, je výhodné rozdělit části spínaného zdroje na několik samostatně pracujících modulů. Dle požadavků vyplývajících ze zadání práce je v kapitole 2 uvedeno blokové schéma obecného síťového spínaného zdroje. Následně je v kapitole 3 provedeno srovnání v současnosti nejvíce používaných topologií, přičemž pro danou aplikaci jsou vybrány dvě nejvhodnější. Po uvedení schémat s popisem jsou vypočítány celkové ztráty při plném zatížení a z výsledků je určena energeticky výhodnější koncepce. Následující kapitoly vycházejí z uvedeného blokového schématu a zahrnují rozbor jednotlivých modulů zdroje. Na závěr jsou uvedeny naměřené parametry a celkové zhodnocení práce.

## 2

# Blokové schéma

Na základě požadavků uvedených v zadání práce bylo navrženo blokové schéma síťového spínaného zdroje (Obr. 2.1). Nejdůležitější částí celého zdroje, zprostředkovávající konverzi napětí a proudu, je hlavní měnič. Řízení tohoto měniče zajišťuje mikroprocesor. Ten vyhodnocuje měření výstupního napětí a proudu a na základě změřených hodnot ovládá spínání tranzistorů hlavního měniče. Toto ovládání je uskutečněno skrze galvanicky oddělené budiče. Procesor rovněž zajišťuje komunikaci s uživatelem prostřednictvím LCD displeje a nastavovacích prvků. Napájení dílčích obvodů síťového spínaného zdroje zajišťuje pomocný zdroj s galvanicky oddělenými odbočkami, který je spolu s hlavním měničem napájen z výstupu aktivního PFC filtru. Ten je zde zařazen spolu s EMC filtrem z důvodu potlačení rušení, které je způsobeno impulsním provozem měniče. PFC filtr je taktéž ovládán mikroprocesorem skrze budič napájený z pomocného zdroje. Usměrňovač (USM) je neřízený a poskytuje usměrněné napětí nutné pro správnou funkci aktivního PFC filtru.



Obr. 2.1: Blokové schéma síťového spínaného zdroje

# 3

## Volba koncepce hlavního měniče

Dle literatury [1], [2] a [3] se v současné době pro síťové spínané zdroje používají kromě rezonančních měničů vesměs tyto základní typy konstrukcí:

- Jednočinné měniče
  - Propustné měniče (*Forward*)
  - Blokuující měniče (*Flyback*)
- Dvojčinné měniče
  - *Push-Pull*
  - Půlmůstek s kondenzátory (*Half-Bridge*)
  - Plný můstek (*Full-Bridge*)

Rezonanční měniče kladou vysoké nároky na součástky a je u nich zapotřebí komplikované řízení. Z těchto důvodů nebudou dále zvažovány.

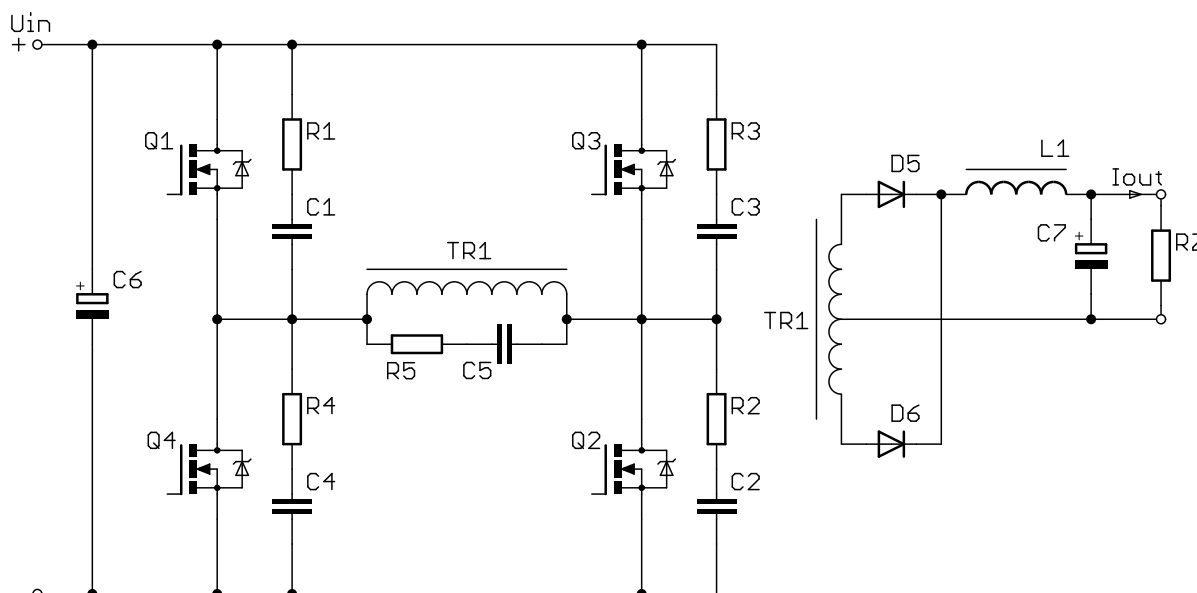
Požadovaný výkon navrhovaného síťového zdroje je  $1050 \text{ W}$  ( $70 \text{ V} \cdot 15 \text{ A}$ ). Blokuující měniče (*Flyback*) se používají do výkonu  $200 \text{ W}$ . Se zvyšujícím výkonem klesá účinnost těchto typů zdrojů, a proto nejsou vhodné pro danou aplikaci. Stejně tak propustné měniče (*Forward*) se využívají přibližně do  $500 \text{ W}$ . Měníče typu Push-pull se u impulzních síťových zdrojů téměř nevyskytují. Používají se především pro aplikace výkonových střídačů, kde jako vstupní zdroj slouží akumulátor. Pro zadaný typ síťového zdroje tedy připadají v úvahu dvě koncepce skupiny dvojčinných měničů: půlmůstek s kondenzátory a plný můstek.

### 3.1 Plný můstek (*Full-Bridge*)

Základní schéma zdroje s touto topologií je na Obr. 3.1. Plný můstek obsahuje čtyři výkonové spínače ( $Q_1, Q_2, Q_3, Q_4$ ), které jsou spínány diagonálně v párech a střídavě



tak připojují primární vinutí transformátoru ke vstupnímu stabilizovanému napětí. Primárním vinutím prochází střídavý proud, který budí magnetický tok jádrem transformátoru. Ten zabírá se sekundárním vinutím a indukuje v něm napětí. Je-li připojena zátěž, prochází sekundárním obvodem proud, který je následně usměrněn. Tlumivka  $L_1$  určuje zvlnění sekundárního proudu transformátoru a tím i primárního proudu přes převod  $p$ . Kondenzátorem  $C_7$  je potom dáno zvlnění výstupního napětí.

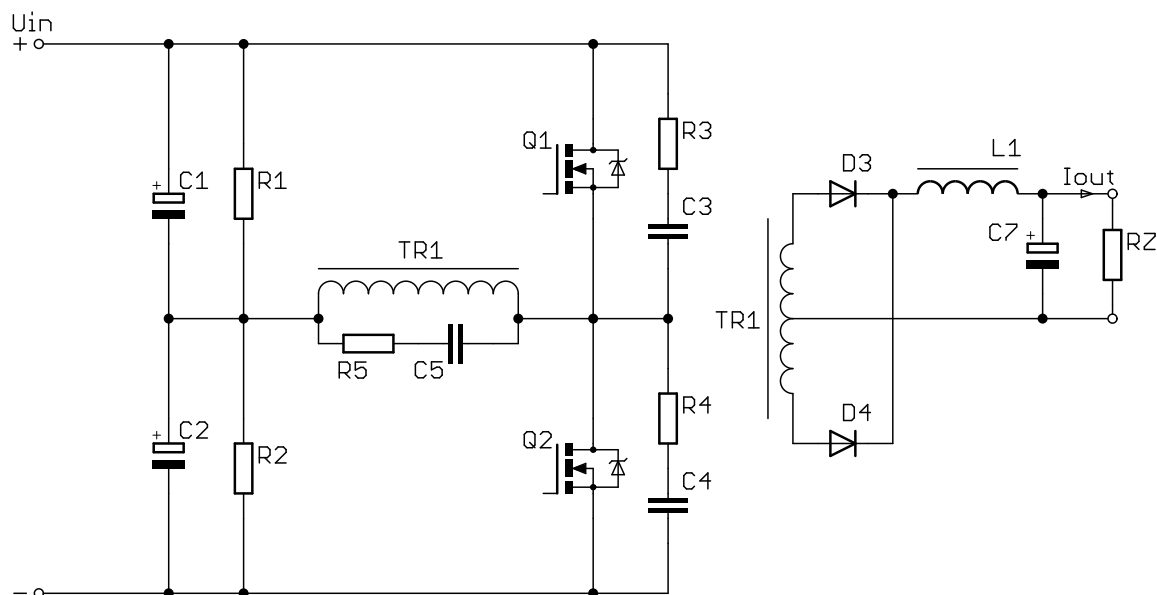


Obr. 3.1: Schéma topologie plný můstek

Tranzistorové páry se střídají ve vedení proudu každou polovinu pracovního cyklu měniče. V okamžiku, kdy jsou všechny spínací prvky z bezpečnostních důvodů vypnuty (tzv. *deadtime*), dochází vlivem rozptylové indukčnosti primárního vinutí ke vzniku přepěťových špiček. Ty jsou potlačeny RC tlumiči, připojenými paralelně k primárnímu vinutí transformátoru a k jednotlivým tranzistorům.

## 3.2 Půlmůstek s kondenzátory (*Half-Bridge*)

Dle Obr. 3.2 je u této topologie na vstupu měniče použit kapacitní dělič (kondenzátory  $C_1$  a  $C_2$ ), jehož střed je přiveden na jeden konec primárního vinutí transformátoru  $TR_1$ . Druhý konec tohoto vinutí je střídavě připojován ke kladnému a zápornému pólu vstupního stejnosměrného zdroje, čímž je dosaženo dvojčinného sycení jádra. Připojování je zde provedeno pouze dvěma tranzistory  $Q_1$  a  $Q_2$ . Kondenzátorový dělič zde představuje velmi tvrdý napěťový zdroj, v jehož středu je udržována polovina vstupního napětí. K potlačení rozvážení napětí ve středu děliče ve vypnutém stavu při velmi malé zátěži slouží odporový dělič z rezistorů  $R_1$  a  $R_2$ . Sekundární obvod je zde stejný jako u plného můstku.



Obr. 3.2: Schéma topologie půlmůstek

### 3.3 Výpočet ztrát a určení výhodnější koncepce

Pro zjištění výhodnější topologie zdroje bylo nutné provést přibližný výpočet ztrát na tranzistorech. Střední hodnota požadovaného výstupního proudu zdroje je  $I_2 = 15 \text{ A}$  se zvlněním 20% při plné zátěži. Maximální dosahovaný proud je tedy  $I_{2MAX} = 1,1 \cdot 15 = 16,5 \text{ A}$  a tato hodnota bude použita ve vztazích dále. Maximální výstupní napětí zdroje může být nejvýše  $U_2 = 70 \text{ V}$ . U plného můstku je toto napětí transformátorem převedeno z  $U_1 = 400 \text{ V}$ , ale u půlmůstku díky kondenzátorům pouze z  $U_1 = 200 \text{ V}$ . Je zřejmé, že v případě plného můstku bude mít transformátor přibližně dvojnásobný převod a tedy i počet závitů primárního vinutí. Spínači v půlmůstku naopak bude procházet větší proud. Pro danou aplikaci se jako nejvhodnější tranzistory jeví unipolární MOSFET typu N, které mají dobré statické i dynamické vlastnosti a přijatelnou cenu. Z dostupných součástek byl vybrán typ IRFP450. Tento tranzistor díky svým parametrům může být použit u obou koncepcí a vyrábí se v pouzdře TO-247, které lze dobře uchladiť.

Nejprve bude proveden výpočet ztrát u můstkového zapojení. Pevod transformátoru je dán vztahem 3.1:

$$p = \frac{U_1}{U_2} = \frac{400}{70} = 5,71 \quad [-] \quad (3.1)$$

Maximální proud primárním vinutím tedy bude dle rov. 3.2:

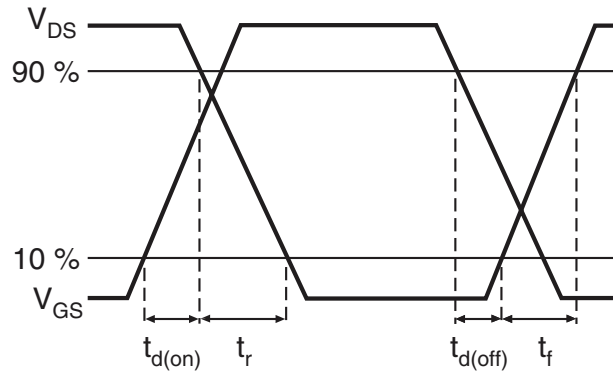
$$I_1 = \frac{I_{2MAX}}{p} = \frac{16,5}{5,71} = 2,89 \quad [A] \quad (3.2)$$

Ztráty na tranzistorech jsou v podstatě dvojího druhu: propustné a spínací. Propustné ztráty jednoho tranzistoru MOSFET jsou dány odporem kanálu mezi elektrodou gate a source v zapnutém stavu. Tento odpor se značí  $R_{DS(ON)}$  a je uveden v katalogu tranzistoru [4]. Jelikož se tranzistory střídají ve vedení proudu po párech, jeden pár bude vést

vždy nejdéle jednu polovinu pracovního cyklu. Na každém tranzistoru budou tedy maximální propustné ztráty při střídě řídicího signálu  $D = \frac{t_{ON}}{T} = 0.5$ . Výpočet se pak provede dle rov. 3.3:

$$P_C = I_1^2 \cdot R_{DS(ON)} \cdot D = 2,89^2 \cdot 0,4 \cdot 0,5 = 1,67 \quad [W] \quad (3.3)$$

Spínací ztráty zohledňují fakt, že sepnutí i vypnutí součástky nějakou dobu trvá. Průběhy napětí  $U_{GS}$  a  $U_{DS}$  jsou vykresleny v Obr. 3.3. Celkový čas zapnutí (vypnutí) se



**Obr. 3.3:** Průběhy napětí  $U_{GS}$  a  $U_{DS}$  při spínání tranzistoru [Převzato z [4]]

skládá ze zpoždění reakce tranzistoru na řídicí napětí  $U_{GS}$  a z doby doběhu (náběhu) napětí  $U_{DS}$ . Tyto hodnoty jsou uvedeny v katalogu tranzistoru [4] a lze tedy určit celkové časy zapnutí (3.4) a vypnutí (3.5):

$$t_{ON} = t_{D(ON)} + t_R = 17 + 47 = 64 \quad [ns] \quad (3.4)$$

$$t_{OFF} = t_{D(OFF)} + t_F = 92 + 44 = 136 \quad [ns] \quad (3.5)$$

Pro výpočet spínacích ztrát na tranzistoru MOSFET je použita rov. 3.6,

$$P_{SW} = \frac{1}{2} \cdot I_1 \cdot U_{1Q} \cdot (t_{ON} + t_{OFF}) \cdot f_S + \frac{1}{2} \cdot C_{OSS} \cdot U_{1Q}^2 \cdot f_S = \frac{1}{2} \cdot 2,89 \cdot 200 \cdot (64 + 136) \cdot 10^{-9} \cdot 10^5 + \frac{1}{2} \cdot 340 \cdot 10^{-12} \cdot 200^2 \cdot 10^5 = 6,46 \quad [W] \quad (3.6)$$

kde  $I_1$  je proud procházející skrze drain a source elektrodou tranzistoru při plném zatížení,  $U_{1Q}$  je polovina napájecího napětí, která je u plného můstku držena na jednom tranzistoru ve vypnutém stavu,  $C_{OSS}$  je výstupní parazitní kapacita MOSFET (údaj z katalogu [4]) a  $f_S$  maximální frekvence spínání, která je z hlediska udržení nízkých spínacích ztrát uvažována. Tento vztah je diskutován například v odborných článcích [5] a [6].

Celkové ztráty jednoho tranzistoru dle rov. 3.7 tedy jsou:

$$P = P_C + P_{SW} = 1,67 + 6,46 = 8,13 \quad [W] \quad (3.7)$$

Jelikož v můstkovém zapojení pracují tranzistory čtyři, celkové ztráty budou  $P_{FB} = 4 \cdot P = 32,52 \text{ W}$ . Pro půlmůstkové zapojení je postup analogický. Do rov. 3.6 je dosazen

větší proud (menší převod transformátoru) a výsledný ztrátový výkon jednoho tranzistoru vychází  $P = 18,88 \text{ W}$ . Jelikož jsou v tomto zapojení obsaženy pouze dva výkonové tranzistory, celkový ztrátový výkon půlmůstkového zapojení je roven  $P_{HB} = 2 \cdot P = 37,76 \text{ W}$ . Porovnáním výsledků ztrátových výkonů u obou zapojení je zřejmé, že koncepce plného můstku bude energeticky výhodnějším řešením. Zároveň je zde ztrátový výkon rozložen na čtyři prvky místo dvou a tím lze docílit efektivnějšího chlazení.

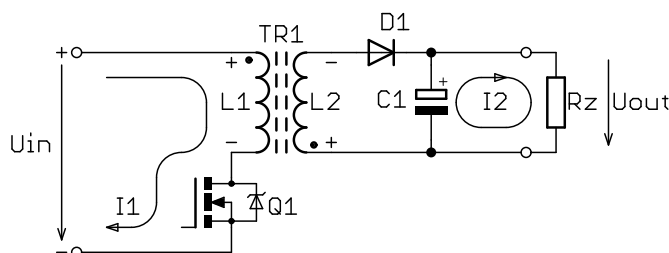
# 4

## Pomocný zdroj

Pro správnou funkci síťového spínaného zdroje je nutné zajistit napájení dílčích obvodů, které vyžadují různé hladiny napětí a většinou i galvanické oddělení. Za předpokladu, že se požadovaný výkon pomocného zdroje bude pohybovat maximálně v řádu několika desítek wattů, je vhodné použít topologii jednočinného izolovaného blokujícího měniče. Hlavní výhodou těchto typů měničů je relativně snadná možnost tvorby více galvanicky oddělených výstupů. Dalším plusem je jednoduché obvodové řešení a tím i cena.

### 4.1 Izolovaný blokující měnič (*Flyback*)

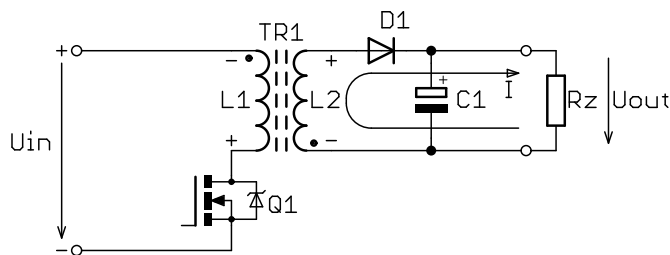
Funkce měniče je rozdělena do dvou intervalů. V Intervalu  $T_1$  (Obr. 4.1) je tranzistor  $Q_1$  otevřen a proud prochází primárním vinutím impulsního transformátoru v jehož magnetickém obvodu se akumuluje energie. Sekundární cívka transformátoru je navinuta v opačném smyslu, a tak je dioda  $D_1$  zavřená. Proud do zátěže je dodáván z kondenzátoru  $C_1$ , který byl nabit v předchozím cyklu.



**Obr. 4.1:** Izolovaný blokující měnič - interval  $T_1$

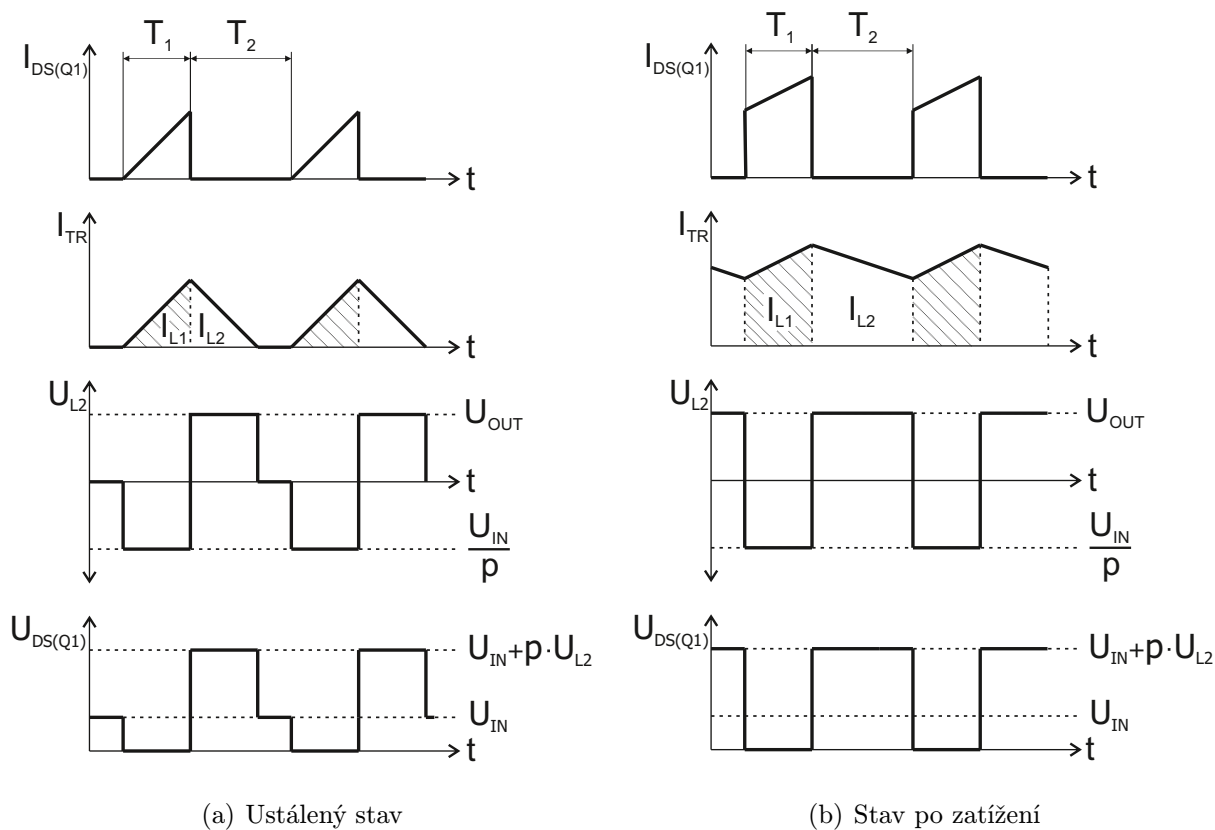
V intervalu  $T_2$  (Obr. 4.2) je tranzistor  $Q_1$  zavřen. Na vinutích transformátoru se otočí polarita napětí, tím se dioda  $D_1$  otevře a naakumulovaná energie v transformátoru vyvolá elektrický proud do zátěže, čímž se zároveň nabíjí kondenzátor  $C_1$ .

Idealizované průběhy proudů a napětí, které lze změřit v ustáleném stavu měniče ukazuje Obr. 4.3(a), stav po zatížení je pak na Obr. 4.3(b). Zvlášť nutné je brát zřetel na dimenzování tranzistoru. Kvůli zpětné transformaci napětí se totiž v intervalu  $T_2$



**Obr. 4.2:** Izolovaný blokující měnič - interval  $T_2$

na tranzistoru objeví napětí  $U_{DS(Q1)} = U_{IN} + p \cdot U_{L2}$ . Záleží tedy na převodu a napětí sekundární strany transformátoru, jak bude zpětná transformace velká. Tento jev se uplatní ale i v intervalu  $T_1$ , kdy se zpětně transformuje napětí z primárního vinutí transformátoru na sekundární. Výstupní napětí je potom rovno  $U_{OUT} = U_{L2} + \frac{U_{in}}{p}$  a je nutné na toto napětí dimenzovat usměrňovací diodu.

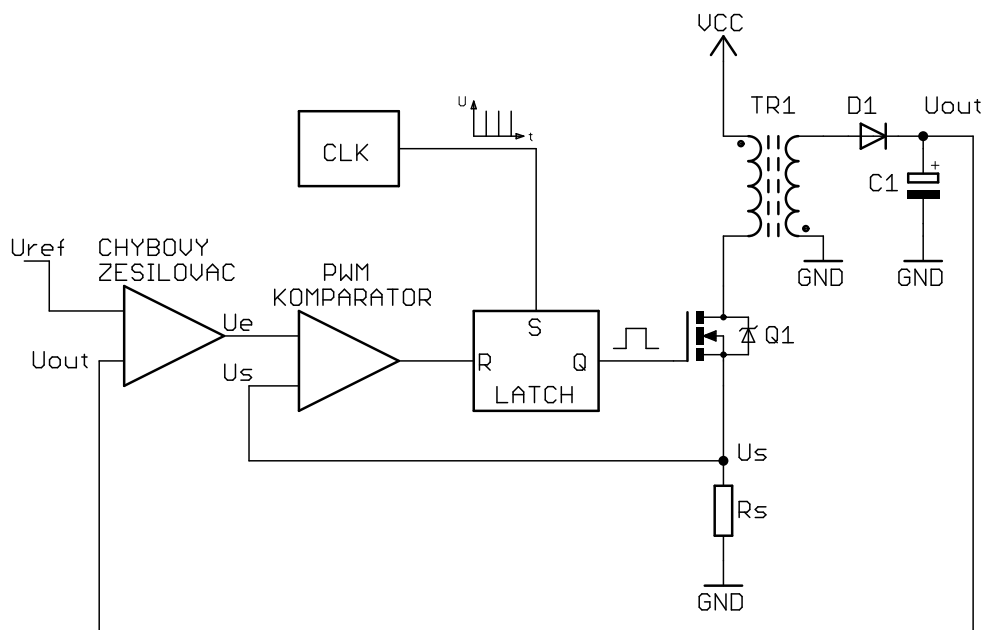


**Obr. 4.3:** Průběhy idealizovaných proudů a napětí izolovaného blokujícího měniče

## 4.2 Návrh

### 4.2.1 Princip řízení

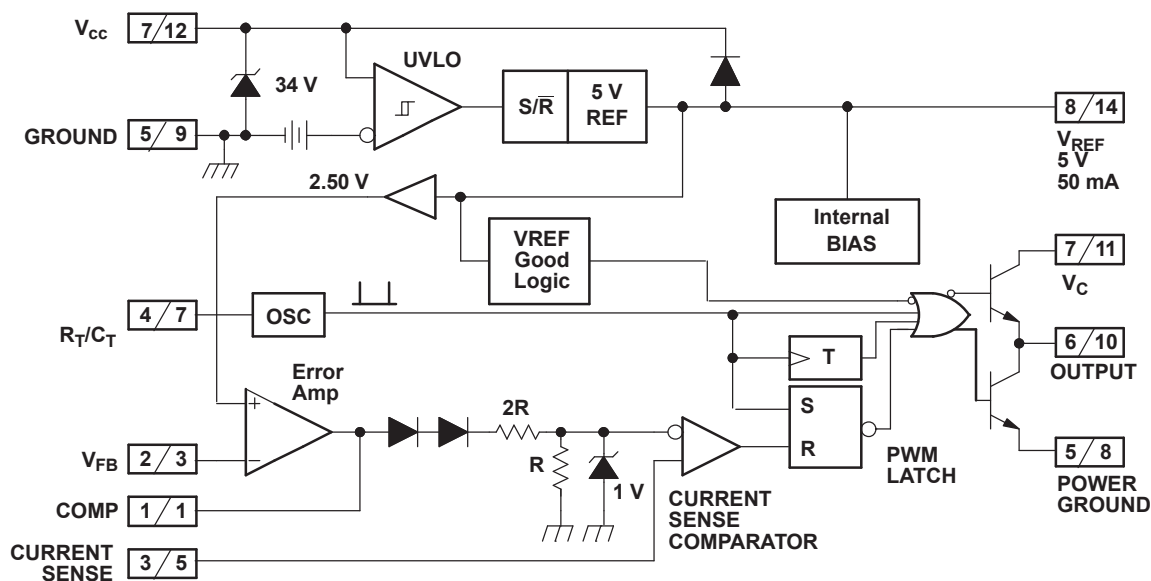
Pro ovládání spínání tranzistoru blokujícího měniče byl vybrán integrovaný obvod UC3842. Jak uvádí literatura [7], tento obvod provádí regulaci na základě snímání proudu procházejícího tranzistorem za pomoci napěťové zpětné vazby (v angličtině „*current mode control*“). Funkční schéma této regulace je znázorněno na Obr. 4.4. Zdroj hodinových impulzů zajišťuje spínání tranzistoru konstantní frekvencí. Ukončení každého pulsu nastane, když proud primárním vinutím transformátoru dosáhne prahu chybového napětí  $U_e$ . Toto napětí je výstupem chybového zesilovače, který zesiluje odchylku mezi referenčním napětím  $U_{ref}$  a výstupním napětím sekundární strany blokujícího měniče. Proud je měřen rezistorem  $R_s$  a pokaždé když dosáhne své maximální hodnoty, komparátor resetuje úroveň řízený klopný obvod RS a tranzistor je vypnut. S přivedením dalšího hodinového impulzu se celý cyklus opakuje.



Obr. 4.4: Funkční schéma řízení izolovaného blokujícího měniče

### 4.2.2 Integrovaný obvod UC3842

Tento obvod je jedním z rodiny PWM kontrolérů UC3842/3/4/5. Obvody se vzájemně liší hodnotami napětí podpěťové ochrany UVLO a minimální nastavitelnou hodnotou mrtvého času PWM signálu. Obvod UC3842 byl vybrán z důvodu možnosti nastavení mrtvého času v celém rozsahu střidy PWM signálu. Schéma vnitřního zapojení, shodné pro všechny typy této řady, je blokově znázorněno na Obr.4.5. Názvy pinů jsou číslovány dvěma čísly z důvodu výroby součástky ve dvou pouzdrech (8/16 pinů). Použito bylo pouzdro SO-8, čemuž odpovídají první číslice v názvech pinů.



Obr. 4.5: Blokově naznačené vnitřní zapojení integrovaného obvodu UC3842 [Převzato z [8]]

Jak uvádí literatura [3], na vstupu obvodu je stabilizátor napětí, sloužící zároveň jako přepěťová ochrana. Obvod lze tedy napájet z mnohem většího napětí. Podmínkou je pouze zapojení sériového odporu tak, aby se napájecí proud pohyboval v rozmezí 15 až 20 mA. Nutný proud pro start obvodu je však pouze 1 mA. Za stabilizátorem následuje podpěťová ochrana UVLO s hysterezí. Pro obvod UC3842 je zapínací napájecí napětí 16 V a vypínací 10 V. Součástka obsahuje teplotně kompenzovaný zdroj referenčního napětí, jehož výstup je vyveden na pin 8 a především slouží jako reference chybového zesilovače a zdroj napětí pro obvod oscilátoru. Aby oscilátor správně fungoval, je nutné externě připojit rezistor  $R_T$  mezi piny 4 a 8 a kondenzátor  $C_T$  mezi pin 4 a zem (pin 5). Kondenzátor  $C_T$  pak určuje velikost mrtvého času PWM signálu dle Obr. 4.6(a) a v závislosti na požadované frekvenci je pak volen časovací rezistor dle Obr. 4.6(b).

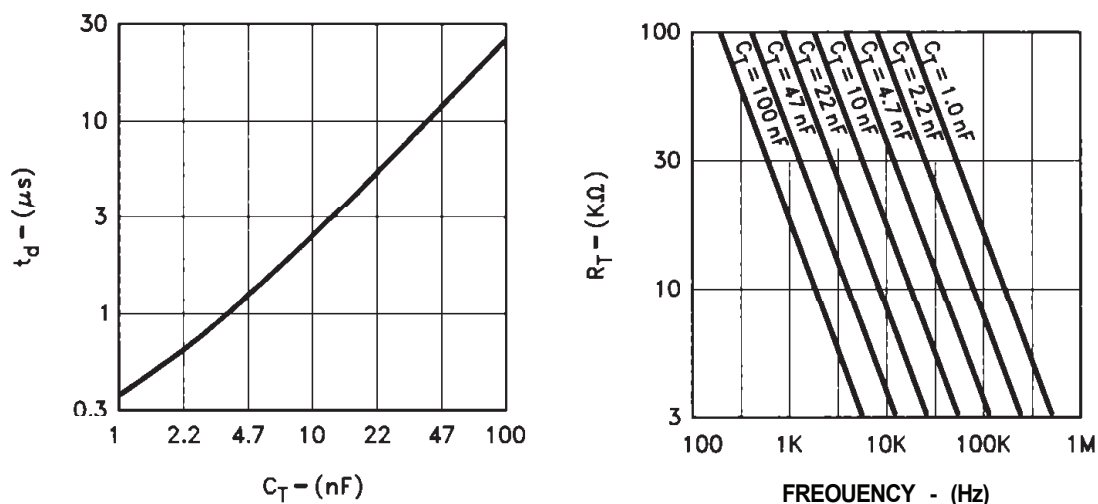
Napěťová zpětná vazba, popsaná v kapitole 4.2.1, je přivedena na pin 2, kde je chybovým zesilovačem (Error Amp) zesílena odchylka od poloviny referenčního napětí 2,5 V. Mezi piny 2 a 3 je nutné externě umístit kompenzační obvod skládající se z paralelně zapojeného rezistoru a kondenzátoru. Napětí na výstupu chybového zesilovače je dále sníženo díky dvěma diodám o 1,4 V a za pomoci odporového děliče vyděleno na jednu třetinu. Takto upravené napětí je přivedeno na vstup PWM komparátoru (Current sense comparator), kde je porovnáváno s výstupním napětím na senzoru proudu – snímacím rezistoru  $R_S$ . Vztah popisující závislost snímaného proudu na výstupu chybového zesilovače je dán dle lit. [7] rovnicí 4.1,

$$I_S = \frac{U_C - 1,4 V}{3 \cdot R_S} \quad [A] \quad (4.1)$$

kde  $I_S$  je snímaný proud,  $U_C$  řídicí napětí (= výstup chybového zesilovače) a  $R_S$  snímací rezistor.

Pokud proud na snímacím rezistoru dosáhne hodnoty odpovídající určitému napětí





(a) Mrtvý čas  $t_d$  v závislosti na časovací kapacitě  $C_T$

(b) Velikost časovacího rezistoru  $R_T$  v závislosti na požadované frekvenci PWM

**Obr. 4.6:** Charakteristiky pro určení externích součástek oscilátoru [Převzato z [7]]

na výstupu chybového zesilovače, komparátor vynuluje výstupní klopný obvod RS, který přes svůj negovaný výstup a logický člen OR/NOR vypne horní tranzistor výstupního dvojčinného obvodu a sepne dolní. Tím je výstup vypnut. Opětovné zapnutí nastane s následujícím hodinovým impulzem oscilátoru.

### 4.2.3 Určení parametrů zdroje

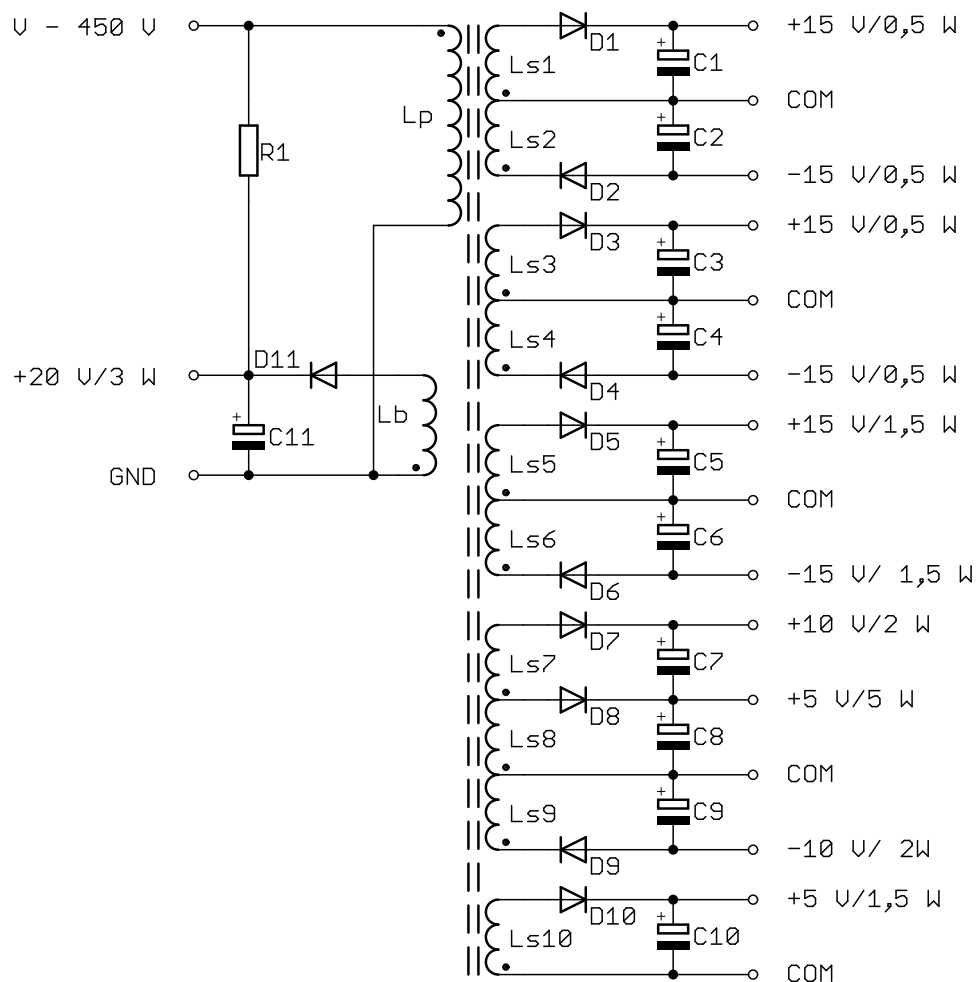
Vstupní napětí pomocného zdroje je dle blokového schématu v kap. 2 rovné výstupu PFC filtru. Ten bude navrhnout tak, aby na svém výstupu udržoval napětí v rozsahu 400 V až 450 V. Pro návrh pomocného zdroje bude tedy dále uvažováno vst. napětí  $U_{1MAX} = 450\text{ V}$  a s rezervou  $U_{1MIN} = 350\text{ V}$ . Startovací napětí musí být však nižší, neboť pomocný zdroj napájí procesor, který ovládá PFC filtr a ten je do náběhu napájení nefunkční. Rozběh zdroje musí být tedy možný již od spodní hranice tolerance sítě. Dle Obr. 4.7 je napětí  $U_1$  přivedeno na primární vinutí  $L_p$  impulzního blokujícího transformátoru. Jak bylo uvedeno v předchozí kapitole, k tomu, aby bylo možné zapnout obvod UC3842 ovládající výkonový tranzistor, je zapotřebí proud minimálně 1 mA. Po zapnutí obvodu se však klidový odběr pohybuje v rozmezí 15 až 20 mA. Při dodávání klidového proudu ze vstupního vysokého napětí by vznikala na sériovém rezistoru značná výkonová ztráta a tím by klesla účinnost zdroje. Proto je vhodným řešením navinout na jádro transformátoru budící vinutí s výstupním napětím 20 V a klidový odběr napájet z něho. Sériový rezistor  $R_1$  (Obr. 4.7) je nyní možné dimenzovat pouze na průchod nabíjecího proudu kondenzátoru napájení obvodu 1 mA. Výstupní napětí budícího vinutí  $L_b$  slouží zároveň jako zapínací napětí výkonového tranzistoru a po úpravě jako napěťová zpětná vazba. Odběr této odbočky by neměl být větší než 150 mA (3 W).

Výkonové spínače MOSFET v hlavním měniči a jeden výkonový MOSFET v měniči

PFC potřebují ke své správné funkci galvanicky oddělené napájecí napětí. Pro dosažení nižších spínacích ztrát jsou tranzistory zapínány napětím  $+15\text{ V}$  a vypínány napětím  $-15\text{ V}$ . Dle Obr. 4.7 jsou použity vinutí  $L_{s1}$ ,  $L_{s2}$  pro jeden horní tranzistor hlavního měniče a  $L_{s3}$ ,  $L_{s4}$  pro druhý. Dolní tranzistory a tranzistor PFC mají source připojený na stejný potenciál, proto jsou všechny tyto spínače připojeny na odbočky  $L_{s5}$ ,  $L_{s6}$ . Při výpočtu výstupního výkonu těchto odboček se vycházelo z úvahy, že za periodu spínacího kmitočtu je nutné jednou gate tranzistoru nabít a jednou vybit. Střední hodnota výstupního proudu je tedy (rov. 4.2),

$$I_{G(AV)} = \frac{2 \cdot \Delta Q_g}{T_S} = \frac{2 \cdot 150 \cdot 10^{-9}}{10^{-5}} = 30 \quad [mA] \quad (4.2)$$

kde  $Q_g$  je celkový náboj gate z katalogu tranzistoru hlavního měniče [4] a  $T_S$  spínací perioda hlavního měniče. Výsledný proud odpovídá výkonu  $0,5\text{ W}$ , odebíraného z každého vinutí odbočky. Vinutí  $L_{s5}$ ,  $L_{s6}$  mají z důvodu napájení třech tranzistorů odběr trojnásobný.



**Obr. 4.7:** Odbočky pomocného zdroje

Vinutí  $L_{s7}$ ,  $L_{s8}$  a  $L_{s9}$  jsou určeny pro napájení řídicích a měřicích obvodů hlavního

měníče a PFC. Z odbočky +5 V musí být napětí ještě dále zmenšeno LDO stabilizátory na hodnoty 3,3 V a 1,8 V pro napájení mikroprocesoru. Další vinutí  $L_{s10}$  bylo umístěno jako rezervní, s možností použití v měřicích obvodech na výkonové, galvanicky oddělené straně měniče.

#### 4.2.4 Blokující impulzní transformátor

Několik parametrů pro výpočet blokujícího impulzního transformátoru bylo určeno již v předchozí podkapitole. Tedy především hladiny běžného vstupního a výstupního napětí spolu s předpokládanými odběry. Součet maximálních výstupních výkonů činí 18,5 W, přičemž z důvodu rezervy návrhu bude transformátor dimenzován na  $P = 25$  W. Střední hodnota proudu primárním vinutím pak vychází dle rov. 4.3:

$$I_{1(AV)} = \frac{P}{U_{1MIN}} = \frac{25}{350} = 71,43 \quad [mA] \quad (4.3)$$

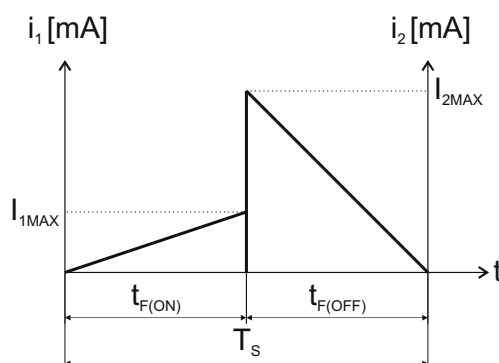
Sekundární jmenovité napětí, použité ve výpočtech dále, je  $U_{2JM} = 20$  V. Jmenovitá napětí dalších odboček jsou od tohoto napětí odvozena poměrem závitů. Převod transformátoru potom vychází (rov. 4.4):

$$p = \frac{U_{1MIN}}{U_{2JM}} = \frac{350}{20} = 17,5 \quad [-] \quad (4.4)$$

Při takto velkém převodu však nastává problém velké zpětné transformace napětí popsaný v kap. 4.1. Na tranzistoru ve vypnutém stavu by pak spočívalo při  $U_1 = U_{1MAX}$  napětí (rov. 4.5):

$$U_{ZT} = U_{1MAX} + p \cdot U_{2JM} = 450 + 17,5 \cdot 20 = 800 \quad [V] \quad (4.5)$$

Takto vysoké napětí je nepříznivé z důvodu nutného vyššího napěťového dimenzování součástek na primární straně transformátoru (zejména tranzistoru). Pro snížení zpětně transformovaného napětí byl zvolen snížený převod transformátoru  $p_F = 6$ , čímž se snížila hodnota tohoto napětí na  $U_{ZT} = 570$  V. Tímto řešením však nastanou jisté změny průběhů proudů transformátorem.



**Obr. 4.8:** Průběh primárního a sekundárního proudu blokujícím transformátorem při plném zatížení

V Obr. 4.8 je znázorněn obecný průběh primárního proudu  $i_1$  za dobu  $t_{F(ON)}$  a sekundárního proudu  $i_2$  za dobu  $t_{F(OFF)}$ . Při převodu  $p = 17,5$  a maximálním zatížení transformátoru je poměr dob  $t_{F(ON)}/t_{F(OFF)}$  roven jedné. Při zvolení převodu  $p_F = 6$  bude zkrácena doba  $t_{F(ON)}$  a doba  $t_{F(OFF)}$  bude větší o hodnotu násobku  $\frac{p}{p_F} = 2,917$ . Výsledný poměr dob pak vychází dle rov. 4.6:

$$\frac{t_{F(ON)}}{t_{F(OFF)}} = \frac{1}{2,917} \quad [-] \quad (4.6)$$

Pro výpočet poměrných hodnot budeme uvažovat  $t_{F(ON)} = 1$  a  $t_{F(OFF)} = 2,917$ , nejedná se však o reálné časy, ale ve výsledku stále o poměrné hodnoty. Z těchto hodnot si zavedeme pomocnou proměnnou  $t_F = t_{F(ON)} + t_{F(OFF)} = 1 + 2,917 = 3,917$ . Maximální hodnota trojúhelníkového průběhu proudu primárním vinutím  $I_{1MAX}$  a proudu sekundárním vinutím  $I_{2MAX}$  potom je:

$$I_{1MAX} = 2 \cdot t_F \cdot I_{1(AV)} = 559,58 \quad [mA] \quad (4.7)$$

$$I_{2MAX} = p_F \cdot I_{1MAX} = 3,36 \quad [A] \quad (4.8)$$

Frekvence spínání je zvolena  $f_S = 100 \text{ kHz}$  a nyní jsou známy všechny hodnoty pro výpočet indukčnosti primárního vinutí  $L_P$  a indukčnosti sekundárního vinutí  $L_{S(20)}$  (pro odbočku 20 V):

$$L_P = U_{1MIN} \cdot \frac{\frac{t_{F(ON)}}{t_F} \cdot T_S}{I_{1MAX}} = 350 \cdot \frac{1}{559,58 \cdot 10^{-3}} \cdot 10^{-5} = 1,60 \quad [mH] \quad (4.9)$$

$$L_{S(20)} = U_{2JM} \cdot \frac{\frac{t_{F(OFF)}}{t_F} \cdot T_S}{I_{2MAX}} = 20 \cdot \frac{2,917}{3,36} \cdot 10^{-5} = 44,33 \quad [\mu H] \quad (4.10)$$

Pro ověření výsledků byla vypočtena energie nahromaděná v transformátoru průchodem primárního proudu (rov. 4.11), která by se měla v ideálním případě rovnat energii odvedené proudem sekundárním (rov. 4.12).

$$E_1 = \frac{1}{2} \cdot L_P \cdot I_{1MAX}^2 = \frac{1}{2} \cdot 3,19 \cdot 10^{-3} \cdot (279,79 \cdot 10^{-3})^2 = 250,50 \quad [\mu J] \quad (4.11)$$

$$E_2 = \frac{1}{2} \cdot L_S \cdot I_{2MAX}^2 = \frac{1}{2} \cdot 88,66 \cdot 10^{-6} \cdot 1,68^2 = 250,23 \quad [\mu J] \quad (4.12)$$

Porovnáním výsledků můžeme napsat, že  $E_1 \doteq E_2$ . Nepřesnost je způsobená především zaokrouhlováním výpočtů.

Pro impulzní transformátor byla vybrána dvojice feritových jader ETD-34 z materiálu 3F3 od firmy Ferroxcube. Z katalogu jádra [9] byla zjištěna efektivní plocha podílející se na vedení magnetického indukčního toku  $S_{EF} = 97,1 \text{ mm}^2$  a z grafu v katalogu materiálu [10]

bylo zvoleno maximální sycení jádra  $B = 100 \text{ mT}$ . Magnetický indukční tok jádrem  $\varphi$  tedy bude:

$$\varphi = \int B \cdot S_{EF} \quad [Wb] \quad (4.13)$$

$$\varphi = B \cdot S_{EF} = 100 \cdot 10^{-3} \cdot 97,1 \cdot 10^{-6} = 9,71 \quad [\mu Wb] \quad (4.14)$$

Počet závitů primárního vinutí pak lze vypočítat ze vztahu 4.15 a počet závitů sekundárního vinutí pro 20 V odbočku z rovnice 4.16.

$$N_P = L_P \cdot \frac{I_{1MAX}}{\varphi} = 1,60 \cdot 10^{-3} \cdot \frac{559,58 \cdot 10^{-3}}{9,71 \cdot 10^{-6}} = 92,21 \doteq 92 \quad [z] \quad (4.15)$$

$$N_{S(20)} = L_{S(20)} \cdot \frac{I_{2MAX}}{\varphi} = 44,33 \cdot 10^{-6} \cdot \frac{3,36}{9,71 \cdot 10^{-6}} = 15,34 \doteq 16 \quad [z] \quad (4.16)$$

Napětí na dalších odbočkách je odvozeno od  $N_{S(20)}$  snížením počtu závitů. Čili 15 V vinutí mají 12 z, 10 V vinutí 8 z a 5 V vinutí 4 z. Při určování průřezu drátu jednotlivých vinutí bylo vycházeno ze skutečnosti, že pracovní frekvence je  $f_S = 100 \text{ kHz}$  a tudíž se zde uplatňuje skin efekt. Hloubka vniku  $\delta$  se při této frekvenci dle vztahu 4.17 rovná:

$$\delta = \sqrt{\frac{2 \cdot \rho_{Cu}}{\omega \cdot \mu_{Cu}}} = \sqrt{\frac{2 \cdot 1,68 \cdot 10^{-8}}{2 \cdot \pi \cdot 10^5 \cdot 1,256629 \cdot 10^{-6}}} = 0,21 \quad [mm] \quad (4.17)$$

kde  $\rho_{Cu}$  je rezistivita mědi,  $\omega = 2 \cdot \pi \cdot f_S$  a  $\mu_{Cu}$  je permeabilita mědi. Z výsledku je zřejmé, že nebude výhodné používat průřez drátu větší, než  $d_{MAX} = 0,4 \text{ mm}$ .

Protože vinutími procházejí rozdílné proudy, je nutné dimenzovat každé vinutí na konkrétní proud. Výpočet potřebného průřezu vodiče primárního vinutí  $S_{LP}$  je proveden v rov. 4.18, přičemž zvolená proudová hustota je  $J = 4 \text{ A/mm}^2$ . V rov. 4.19 je pak průřez přepočten na průměr drátu  $d_{LP}$ .

$$S_{LP} = \frac{I_{1(AV)}}{J} = \frac{71,43 \cdot 10^{-3}}{4} = 0,018 \quad [mm^2] \quad (4.18)$$

$$d_{LP} = \sqrt{\frac{4 \cdot S_{LP}}{\pi}} = \sqrt{\frac{4 \cdot 0,018}{\pi}} = 0,15 \doteq 2 \quad [mm] \quad (4.19)$$

Spočítané průměry drátů sekundárních vinutí jsou vypsány v Tab. 4.1. U vinutí  $L_{s8}$  bylo zvoleno bifilární vinutí s drátem  $d_{Ls8} = 0,4 \text{ mm}$  z důvodů dostupnosti tohoto drátu.

Protože se jedná o blokující transformátor, je ještě nutné vypočítat velikost vzduchové mezery  $l_{VZ}$  ve středním sloupku jádra ETD. Výpočet se provede dle rov. 4.20, vycházející z Hopkinsonova zákona:

$$l_{VZ} = \frac{N^2 \cdot \mu_0 \cdot S_{EF}}{L_P} - \frac{l_{EF}}{\mu_r} = \frac{92^2 \cdot 4\pi \cdot 10^{-7} \cdot 97,1 \cdot 10^{-6}}{1,6 \cdot 10^{-3}} - \frac{78,6 \cdot 10^{-3}}{4200} = 0,63 \quad [mm] \quad (4.20)$$

Kde  $l_{EF}$  je efektivní délka magnetického obvodu z katalogu jádra [9] a  $\mu_r$  permeabilita feritového materiálu 3F3 z katalogu [10]. Mezera byla do feritového jádra vyfrézována diamantovým kotoučem. Vinutí byla umístěna společně se dvojicí jader ETD34 na kostru WE-3671H od firmy WEISSER.

$I_{2(AV)}$ [A]	Vinutí	Spočítaný průměr [mm]	Průměr použitého drátu [mm]
0,033	$L_{s1}, L_{s2}, L_{s3}, L_{s4}$	0,1	0,2
0,1	$L_{s5}, L_{s6}$	0,18	0,2
0,15	$L_b$	0,22	0,4
0,2	$L_{s7}, L_{s9}$	0,25	0,4
0,3	$L_{10}$	0,3	0,4
1	$L_8$	0,56	2x 0,4

**Tab. 4.1:** Průměry drátových vodičů sekundárních vinutí

## 4.2.5 Ztráty a chlazení výkonového tranzistoru

Pro spínač ovládací blokující měnič byl vybrán výkonový MOSFET STW12NK90Z. Důvodem volby tohoto tranzistoru byla především možnost ovládní napětím až  $U_{GS} = 30 V$ . To umožňuje připojovat tranzistor přímo na usměrněné napětí 20 V z budícího vinutí. Postup výpočtu propustných a spínacích ztrát je analogický k postupu v kap. 3.3. Efektivní hodnota trojúhelníkového průběhu proudu primárním vinutím transformátoru (a tedy i tranzistorem)  $I_{1(RMS)}$  určuje velikost ztrátového výkonu na součástce. Její výpočet je proveden v rov. 4.21,

$$I_{1(RMS)} = \sqrt{\frac{1}{T} \int_0^T \left(\frac{I_{1MAX}}{T} \cdot t\right)^2 dt} = \frac{I_{1MAX}}{\sqrt{3}} = 323,07 \quad [mA] \quad (4.21)$$

kde  $I_{1MAX} = 559,58 mA$  je maximální proud primárním vinutím a  $T$  je zde doba trvání nárůstu proudu na tuto hodnotu. Z katalogu tranzistoru [13] byla zjištěna hodnota  $R_{DS(ON)} = 0,88 \Omega$  a pro pracovní střihu  $D = \frac{t_{F(ON)}}{t_F} = 0,26$  pak vycházejí propustné ztráty  $P_C$  dle rov. 4.22:

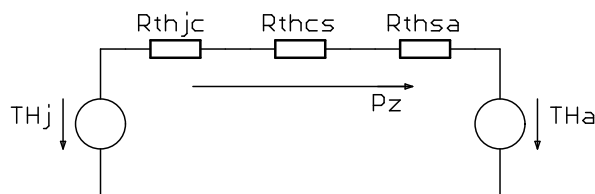
$$P_C = I_{1(RMS)}^2 \cdot R_{DS(ON)} \cdot D = (323,07 \cdot 10^{-3})^2 \cdot 0,88 \cdot 0,26 = 23,88 \quad [mW] \quad (4.22)$$

Při výpočtu spínacích ztrát byl opět uvažován trojúhelníkový průběh primárního proudu  $i_1$  z obr. 4.8. Protože při zapnutí tranzistoru je proud nulový, spínací ztráty pro tento případ lze zanedbat. Naopak vypínání tranzistoru nastává při maximálním proudu  $I_{1MAX}$ . Po zjištění hodnot  $t_{D(OFF)} = 88 ns$ ,  $t_f = 55 ns$  a  $C_{OSS} = 280 pF$  z katalogu tranzistoru [13] a vypočtení doby  $t_{OFF}$  dle rov. 3.5 lze určit celkové spínací ztráty z rov. 4.23:

$$P_{SW} = \frac{1}{2} \cdot I_{1MAX} \cdot U_{ZT} \cdot t_{OFF} \cdot f_S + \frac{1}{2} \cdot C_{OSS} \cdot U_{ZT}^2 \cdot f_S = \frac{1}{2} \cdot 559,58 \cdot 10^{-3} \cdot 570 \cdot 143 \cdot 10^{-9} \cdot 10^5 + \frac{1}{2} \cdot 280 \cdot 10^{-12} \cdot 570^2 \cdot 10^5 = 6,83 \quad [W] \quad (4.23)$$

Součet propustných a spínacích ztrát určuje dle rov. 3.7 celkový výkon  $P = 6,85 W$ . Pro přidání jisté rezervy ve výpočtu chlazení bude dále celkový výkon zaokrouhlen na  $P \doteq 7 W$ .

Ke zjištění velikosti přídavného chladiče je vhodné sestavit náhradní obvod tepelných přechodů. Jak uvádí literatura [11], tepelné přechody jsou místa s rozdílnou teplotou, které jsou charakterizovány tepelným odporem. Tyto tepelné přechody vykazují jistý tepelný odpor, který je nutné určit. Náhradní obvod tepelných přechodů (Obr. 5.2) byl sestaven dle literatury [11], kde  $\vartheta_j$  je teplota čipu,  $R_{\vartheta_{jc}}$  tepelný odpor mezi čipem a pouzdrem



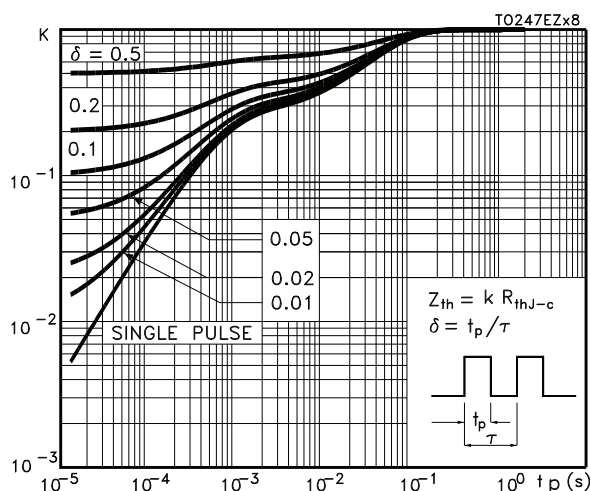
**Obr. 4.9:** Náhradní obvod tepelných přechodů

součástky,  $R_{\vartheta_{cs}}$  tepelný odpor mezi pouzrem součástky a chladičem,  $R_{\vartheta_{ca}}$  tepelný odpor mezi chladičem a okolím a  $\vartheta_a$  teplota okolí.

V literatuře [12] je uvedeno: *Pokud je tranzistor spínán, vznikají jen krátkodobé špičky tepelné zátěže. Ty se mohou, protože křemík je dobrým vodičem tepla, v polovodičovém krystalu dobře rozptýlit a být odvedeny. To ale znamená, že tranzistor je možné v impulzním provozu zatěžovat poněkud více než v statickém. Přesnější informace v tomto smyslu nám poskytuje graf přechodové impedance  $Z_{\vartheta_{jc}}$ . V závislosti na střídě zatěžování, velikosti čipu, montáži a vlastnostech pouzdra dostaneme pro tepelný odpor  $R_{\vartheta_{jc}}$  více nebo méně příznivější hodnotu a to právě  $Z_{\vartheta_{jc}}$ . Pomocí této veličiny lze vypočítat dynamické zatížení.*

Z grafu přechodové impedance (Obr. 4.10), obsaženého v katalogu tranzistoru [13], byla zjištěna největší hodnota této veličiny při střídě  $D = 0,5$  a frekvenci  $f_S = 100 kHz$ . Jelikož tranzistor bude v tomto režimu pracovat, je nutné maximální hodnotu impedance  $Z_{\vartheta_{jc}} = k \cdot R_{\vartheta_{jc}} = 0,4 \cdot 0,54 = 0,22^\circ C/W$  respektovat ve výpočtu tepelného obvodu. Z katalogu byla dále odečtena hodnota maximální teploty čipu  $\vartheta_{jMAX} = 150^\circ C$ , s vytvořením jisté rezervy bude uvažována  $\vartheta_j = 130^\circ C$ . Mezi pouzrem každé součástky a chladičem je vložena izolace v podobě tepelně vodivé keramické podložky FISCHER ELEKTRONIK AOS 218 247, mající tepelný odpor  $R_{\vartheta_{cs}} = 0,3^\circ C/W$ . Jelikož bude součástka provozována v uzavřené skříni, zvolená teplota okolí i s rezervou bude  $\vartheta_a = 60^\circ C$ . Celkový tepelný odpor  $R_\vartheta$  se potom spočte z rov. 4.24:

$$R_\vartheta = \frac{\vartheta_j - \vartheta_a}{P} = \frac{130 - 60}{7} = 10 \quad [^\circ C/W] \quad (4.24)$$



Obr. 4.10: Graf přechodové tepelné impedance  $Z_{\theta jc}$  [Převzato z [13]]

Cílem je určit tepelný odpor potřebného chladiče (rov. 4.25):

$$R_{\theta sa} = R_{\theta} - Z_{\theta jc} - R_{\theta cs} = 10 - 0,22 - 0,3 = 9,48 \quad [^{\circ}C/W] \quad (4.25)$$

Výsledná hodnota je maximální přípustný tepelný odpor chladiče. Z dostupných součástek byl vybrán chladič SK29-25S z obchodu TME, mající tepelný odpor  $R_{\theta sa} = 9^{\circ}C/W$ .

### 4.3 Úplné schéma, návrh DPS a zprovoznění

Kompletní schéma pomocného zdroje je v příloze A na Obr. A.1, deska plošného spoje spolu s osazovacím plánem pak v příloze B na Obr. B.1 a Obr. B.2. Na vstup zdroje byl zapojen elektrolytický kondenzátor  $C_1$  spolu se svitkovým  $C_9$ , který má lepší VF vlastnosti. Aby byla eliminována indukčnost přívodů, byly kondenzátory umístěny co nejtěsněji k primárnímu vinutí transformátoru. Pro eliminaci VF zákmitů byla na primární vinutí umístěna RCD ochrana, která byla určena experimentálně při chodu zdroje naprázdno. Rezistor  $R_1$  byl zapojen sériově s  $R_{16}$  a  $R_{15}$  nebyl osazen vůbec. Z důvodu galvanického oddělení výstupu hlavního měniče od sítě byla mezi odbočky napájející primární a sekundární stranu hlavního měniče umístěna mezera přesahující vzdálenost 10 mm na plošném spoji (viz. Obr. B.1).

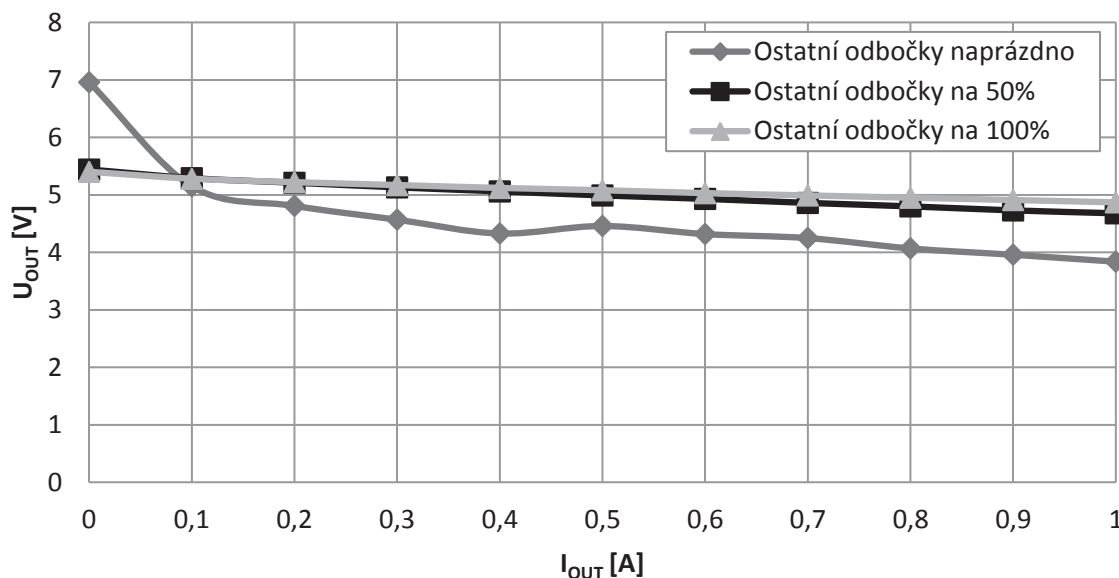
Pro správnou funkci regulace napětí bylo budící vinutí zatíženo sériovým spojením rezistoru  $R_{10}$  a zelené luminiscenční diody  $LED_1$ , která zároveň slouží jako indikátor chodu zdroje. Do proudové i napěťové zpětné vazby byly umístěny RC články, pro potlačení rušení a rozkmitání regulačního řetězce. Potenciometrem  $R_{12}$  lze posouvat hladiny všech výstupních napětí zároveň. Mezi Gate výkonového tranzistoru  $Q_1$  a výstup  $OUT$  obvodu  $IC_1$  byl umístěn kondenzátor  $C_{38}$  (dodávající impulzní proud do hradla MOSFET) paralelně s rezistorem (omezující klidový proud do téhož hradla). Na výstupu odbočky 5 V jsou zapojeny LDO stabilizátory dodávající přesné napěťové hladiny 3,3 V a 1,8 V pro obvody mikroprocesoru.



Při zprovoznování zdroje bylo nutné pro zajištění správné činnosti prodloužit mrtvý čas na  $2,8 \mu s$ . Největší dosahovaná spínací frekvence daná volbou rezistoru oscilačního obvodu pak byla  $f_S = 72 kHz$ , což odpovídá maximální střídě signálu  $D = 0,8$ . I když byly všechny součástky dimenzovány na  $f_S = 100 kHz$ , z důvodu přidaných rezerv ve výpočtech pracoval zdroj správně i při plném zatížení. Nižší frekvence byla tedy ponechána. Při návrhu druhé verze zdroje je buďto nutné přepočítat všechny výpočty v nichž figuruje spínací frekvence, nebo by bylo možné použít obvod UC3844, který má hardwarově nastavenou maximální pracovní střidu  $D = 0,5$  a tudíž je možné zvolení vyšší frekvence při zachování 50 % mrtvého času PWM signálu.

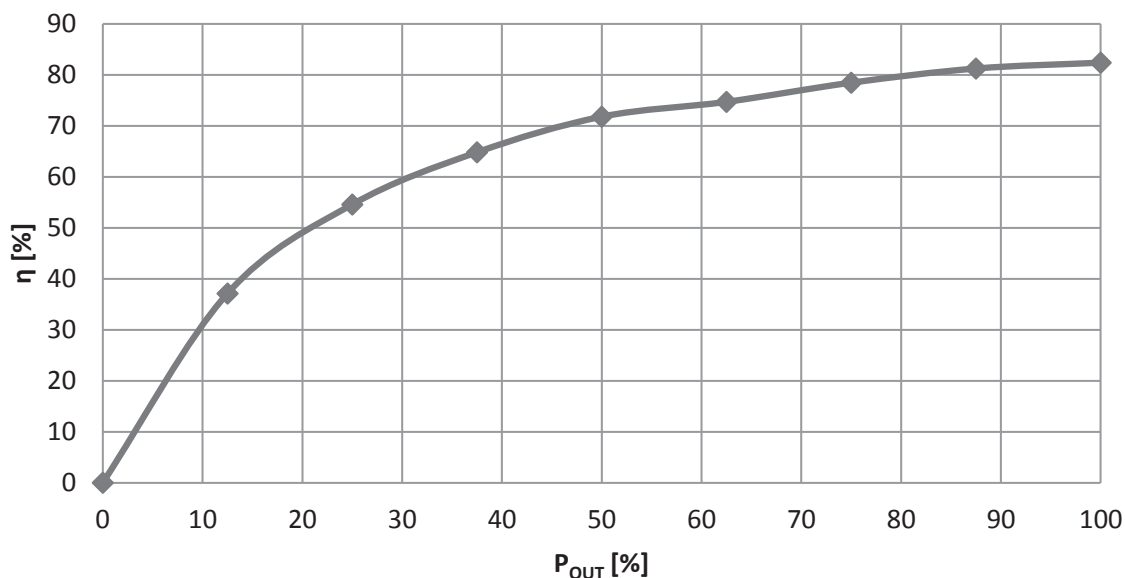
## 4.4 Naměřené parametry

Po sestavení a odladění pomocného zdroje bylo nutné změřit parametry zdroje. Jelikož se jedná o zdroj s mnoha odbočkami a měřit parametry každé z nich by bylo časově náročné a výsledky velmi podobné, byla zatěžovací charakteristika změřena pouze pro odbočku 5 V. Vstup zdroje byl připojen ke stejnosměrnému napětí 330 V. Měření proběhlo třikrát, pokaždé s jiným zatížením ostatních odboček (0%, 50%, 100%). Jako zátěž byly použity laboratorní posuvné drátové potenciometry, které byly vždy nastaveny na konstantní hodnotu. Z výsledných průběhů vykreslených na Obr. 4.11 je vidět, že nejhorší parametry má zdroj při chodu ostatních odboček naprázdno. I přesto, že v tomto režimu nebude zdroj



Obr. 4.11: Zatěžovací charakteristiky pomocného zdroje

pracovat, bylo nutné ošetřit 7 V špičku na začátku charakteristiky paralelním zapojením Zenerovy diody s  $U_{ZD} = 5,6 V$  k výstupu této odbočky, respektive ke vstupu napájeného zařízení. Toto opatření bylo nutné provést i na všech ostatních odbočkách se Zenerovými diodami dimenzovanými na odpovídající výkony a proudy. Další zlepšení zatěžovací charakteristiky by bylo možné předěláním napěťové zpětné vazby tak, aby byla vedena přes



Obr. 4.12: Účinnost pomocného zdroje

optočlen přímo z odbočky, od které požadujeme co nejmenší změny napětí. Zatěžovací charakteristiky ostatních odboček by však příliš zlepšeny nebyly.

Dále byla změřena účinnost pomocného zdroje (Obr. 4.12). K zatěžování odboček byly použity rovněž laboratorní potenciometry nastavené vždy tak, aby jimi procházel předem vypočtený proud (v závislosti na zatížení). Vstupní napětí bylo nastavené na 330 V a zatížení bylo měněno s krokem 12,5 %. Z výsledného průběhu účinnosti je vidět, jak účinnost se zvyšujícím zatížením stoupá až k hodnotě  $\eta = 82,38\%$ . Zdroj nabíhal již při hodnotě vstupního napětí cca 80 V.

# 5

## Hlavní měnič

Koncepce hlavního měniče již byla zvolena v kap. 3, kde byl zároveň orientačně spočítán ztrátový výkon na tranzistorech. Principiální schéma zvolené koncepce plného můstku je na Obr. 3.1. V této kapitole je věnována pozornost především dimenzování výkonových součástek, určení chlazení, výpočtu impulzního transformátoru a návrhu celkové konstrukce zařízení.

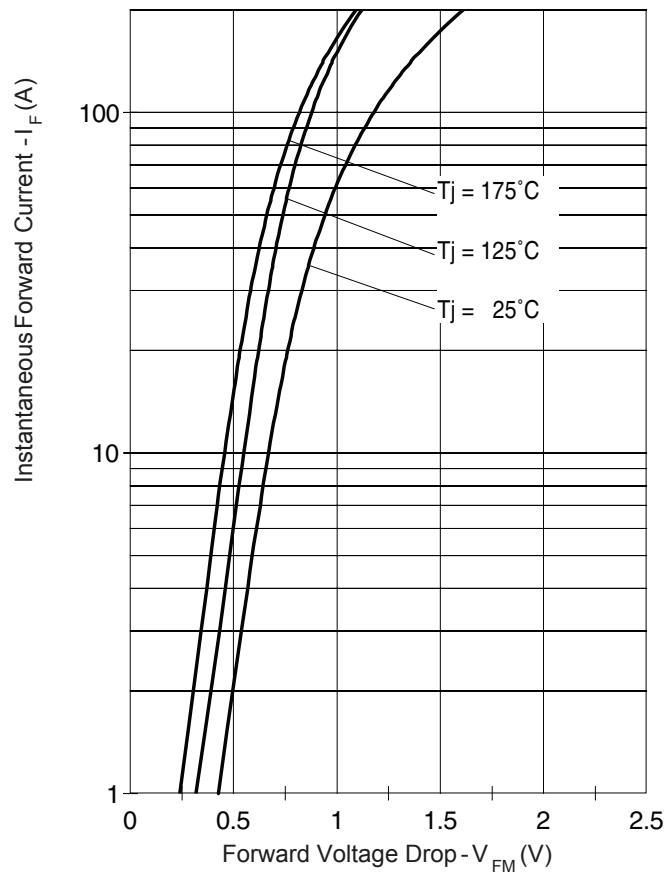
### 5.1 Ztráty výkonového usměrňovače

Jak je naznačeno na Obr. 3.1, výstupní proud z impulzního transformátoru je usměrněn diodovým usměrňovačem. Jelikož má sekundární vinutí vyvedený střed, lze použít dvoucestný usměrňovač v uzlovém spojení. Toto řešení má oproti můstkovému spojení výhodu v polovičním počtu diod a s tím spojenou výkonovou ztrátou.

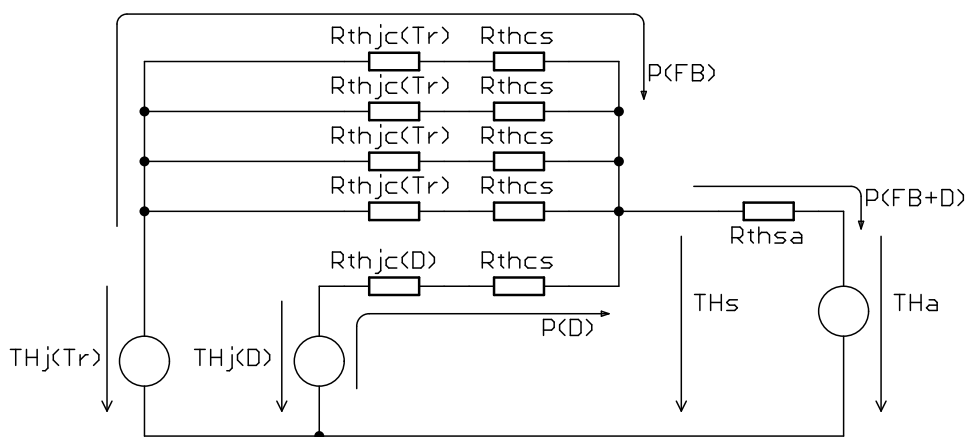
Pro usměrňovač byla z dostupných součástek vybrána dvojitá Schottkyho dioda v jednom pouzdře TO-247 se společnou katodou 60CPQ150PBF od firmy International Rectifier. Střední hodnota výstupního proudu, která určuje propustné ztráty, dosahuje při maximálním výkonu zdroje hodnoty  $I_{2(AV)} = 15 \text{ A}$ . Dle V-A charakteristiky jedné Schottkyho diody v pouzdře (Obr. 5.1), uvedené v katalogu součástky [14], lze určit dominantní propustné ztráty diodou. Nejnepříznivější hodnota, která může nastat při definované maximální střední hodnotě proudu, je u čipu zahřátém na provozní teplotu  $P_{D(AV)1} = U_{FM} \cdot I_{2(AV)} = 0,6 \cdot 15 = 9 \text{ W}$ . Pro obě diody v pouzdře pak odpovídá výsledný výkon hodnotě  $P_{D(AV)} = 18 \text{ W}$ . Protože se jedná o rychlé Schottkyho diody, spínací ztráty budou zanedbány.

### 5.2 Chlazení výkonových součástek

Pro chlazení výkonových tranzistorů plného můstku a usměrňovače na sekundární straně impulzního transformátoru byl z konstrukčních důvodů zvolen společný chladič. Dle uvedených postupů a zvolené symboliky v kap. 4.2.5 byl sestaven náhradní obvod tepelných



**Obr. 5.1:** V-A charakteristika jedné Schottkyho diody v pouzdře součástky 60CPQ150PBF  
 [Převzato z [14]]



**Obr. 5.2:** Náhradní obvod tepelných přechodů

přechodů (Obr. 5.2), kde  $\vartheta_j$  je teplota čipu,  $R_{\vartheta_{jc}}$  tepelný odpor mezi čipem a pouzdrem součástky,  $R_{\vartheta_{cs}}$  tepelný odpor mezi pouzdrem součástky a chladičem,  $R_{\vartheta_{sa}}$  tepelný odpor mezi chladičem a okolím a  $\vartheta_a$  teplota okolí. Indexy (Tr) označují parametry tranzistorů, indexy (D) parametry výkonové diody. Protože jsou k chladiči připojeny celkem čtyři tranzistory MOSFET, jsou ve schématu zakresleny přechodové odpory každého z nich. Výkon  $P_{FB}$  je pak součtem výkonů všech čtyř dílčích tranzistorů.

V katalogu tranzistoru [4] byla zjištěna hodnota přechodové impedance  $Z_{\vartheta_{jc}(Tr)} = 0,3^\circ C/W$  a maximální teplota čipu  $\vartheta_{jMAX} = 150^\circ C$ , přičemž z důvodu vytvoření rezervy bude počítáno s hodnotou  $\vartheta_{j(Tr)} = 130^\circ C$ . Z katalogu diody [14] byla převzata maximální teplota čipu  $\vartheta_{jMAX} = 175^\circ C$  (s přidáním rezervy  $\vartheta_{j(D)} = 155^\circ C$ ) a hodnota přechodové impedance  $Z_{\vartheta_{jc}(D)} = 0,6^\circ C/W$ . Mezi každou součástku a chladič je umístěna keramická podložka FISCHER ELEKTRONIK AOS 218 247 s tepelným odporem  $R_{\vartheta_{cs}} = 0,3^\circ C/W$  a zvolená teplota okolí v uzavřené skříni je  $\vartheta_a = 60^\circ C$ . Ztrátový výkon všech čtyř tranzistorů byl v kap. 3.3 stanoven na  $P_{FB} = 32,64 W$  a ztrátový výkon diody v předchozí kapitole na  $P_{D(AV)} = 18 W$ .

Pro zjednodušení vztahů ve výpočtu tepelného obvodu jsou sečteny tepelné odpory tranzistorů  $R_{\vartheta_{jc}(Tr)}$  (respektive  $Z_{\vartheta_{jc}(Tr)}$ ) a  $R_{\vartheta_{cs}}$  dle rov. 5.1. Podobně je tak učiněno i u výkonové diody dle rov. 5.2.

$$R_{\vartheta_{js}(Tr)} = \frac{Z_{\vartheta_{jc}(Tr)} + R_{\vartheta_{cs}}}{4} = \frac{0,3 + 0,3}{4} = 0,15 \quad [^\circ C/W] \quad (5.1)$$

$$R_{\vartheta_{js}(D)} = Z_{\vartheta_{jc}(D)} + R_{\vartheta_{cs}} = 0,6 + 0,3 = 0,9 \quad [^\circ C/W] \quad (5.2)$$

Aby byla udržena zvolená teplota čipu tranzistoru  $\vartheta_{j(Tr)}$ , je nutné, aby maximální dosahovaná teplota chladiče byla rovna nebo menší než hodnota  $\vartheta_{s(Tr)}$  dle rov. 5.3. Stejně tak platí pro teplotu diody  $\vartheta_{s(D)}$  v rov. 5.4.

$$\vartheta_{s(Tr)} = \vartheta_{j(Tr)} - (R_{\vartheta_{js}(Tr)} \cdot P_{FB}) = 130 - (0,15 \cdot 32,64) = 125,1 \quad [^\circ C/W] \quad (5.3)$$

$$\vartheta_{s(D)} = \vartheta_{j(D)} - (R_{\vartheta_{js}(D)} \cdot P_{D(AV)}) = 155 - (0,9 \cdot 18) = 138,8 \quad [^\circ C/W] \quad (5.4)$$

U výkonové diody vyšla maximální teplota chladiče vyšší především proto, že je přechod součástky schopen pracovat do větší hodnoty teploty přechodu  $\vartheta_{jMAX}$ . Aby nebyla přesažena zvolená teplota čipu tranzistoru  $\vartheta_{j(Tr)}$ , bylo zvoleno  $\vartheta_s = \vartheta_{s(Tr)}$ . Tepelný odpor chladiče  $R_{\vartheta_{sa}}$  je potom roven (rov. 5.5):

$$R_{\vartheta_{sa}} = \frac{\vartheta_s - \vartheta_a}{P_{FB} + P_{D(AV)}} = \frac{125,1 - 60}{32,64 + 18} = 1,28 \quad [^\circ C/W] \quad (5.5)$$

Výsledná hodnota je maximální přípustná hodnota při rovnoměrném rozmístění součástek na chladiči. Z dostupných součástek u distributorů byl vybrán chladič FISCHER ELEKTRONIK SK 85/100 SA, mající tepelný odpor  $R_{\vartheta_{sa}} = 0,9^\circ C/W$  a dle jeho velikosti byl osazen podobný chladič z vlastních zdrojů.

### 5.3 Impulzní transformátor

Impulzní transformátor plní v hlavním měniči kromě přenosu energie především další dvě důležité funkce - svým převodem snižuje napětí a zprostředkovává galvanické oddělení. K primárnímu vinutí je střídavě připojováno vstupní napětí s hodnotami v rozmezí  $U_{1MIN} = 400\text{ V}$  a  $U_{1MAX} = 450\text{ V}$ . Pro dosažení zadaného výstupního napětí  $U_2 = 70\text{ V}$  musí být převod transformátoru maximálně  $p = 5,71$  (rov. 3.1). Při zahrnutí mrtvých časů při spínání tranzistorů plného můstku (viz dále) a úbytků napětí na výstupním usměrňovači, případně i tlumivce, by však nebylo možné dosáhnout na výstupu zdroje zadaného napětí. Proto byl převod snížen na hodnotu  $p = 5$ .

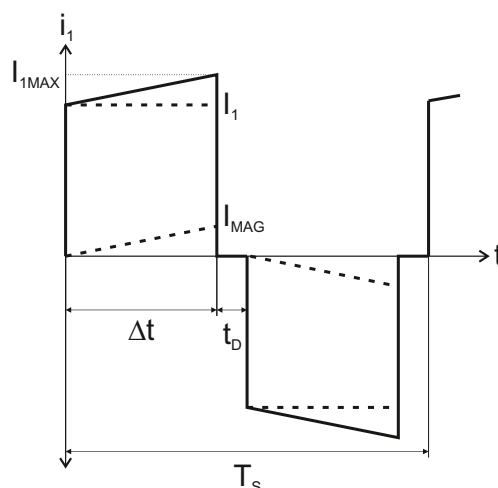
Z rovnosti napětích  $U_1$  z rov. 5.6, která vychází z Faradayova indukčního zákona, a rov. 5.7, popisující napětí vyvolané změnou proudu indukčností, dostaneme vztah 5.8, určující počet závitů primárního vinutí.

$$U_1 = N_1 \frac{d\varphi}{dt} \quad [V] \quad (5.6)$$

$$U_1 = L \frac{dI}{dt} \quad [V] \quad (5.7)$$

$$N_1 = \frac{L \cdot dI}{d\varphi} = \frac{L \cdot \Delta I}{\Delta B \cdot S} \quad [z] \quad (5.8)$$

Linearizovaný průběh proudu primárním vinutím impulzního transformátoru je na Obr. 5.3. Jedna polarita tohoto průběhu se skládá vždy z hlavního proudu  $I_1$  a magneti-



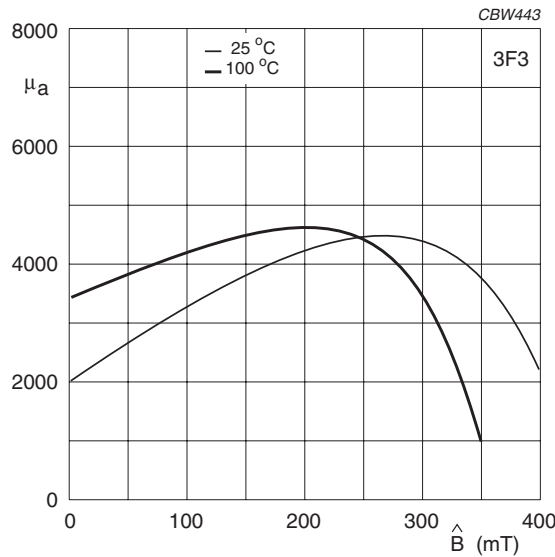
**Obr. 5.3:** Průběh proudu primárním vinutím impulzního transformátoru

začního proudu  $I_{MAG}$ , způsobeného magnetizační indukčností transformátoru. Na konci každé půlperiody je přidán mrtvý čas  $t_D$ , který slouží jako opatření proti zkratu vstupního zdroje při přepínání párů tranzistorů. Tento čas je dán dobou vypnutí tranzistoru  $t_{OFF}$ , určenou v rov. 3.5. Pro vytvoření bezpečnostní rezervy bude počítáno s  $t_D = 2 \cdot t_{OFF} \approx 0,3\ \mu s$

při frekvenci spínání  $f_S = 100 \text{ kHz}$ . Doba  $\Delta t$  (viz. Obr 5.3) potom vychází  $4,7 \mu\text{s}$  a součin  $L \cdot \Delta I$  můžeme určit z rovnice 5.9:

$$L \cdot \Delta I = U_{1MAX} \cdot \Delta t = 450 \cdot 4,7 \cdot 10^{-6} = 2,12 \cdot 10^{-3} \quad (5.9)$$

Pro impulzní transformátor byla vybrána dvojice feritových jader ETD49 z materiálu 3F3. Z katalogu jádra [15] byla zjištěna hodnota efektivního průřezu  $S_{EF} = 211 \text{ mm}^2$  a z katalogu materiálu [10] bylo dle Obr. 5.4 zvoleno maximální sycení jádra  $B = 200 \text{ mT}$  při permeabilitě  $\mu_r = 4200$ . Protože je jádro syceno střídavě kladnou a zápornou hodnotou



**Obr. 5.4:** Relativní permeabilita jako funkce maximální magnetické indukce jádra z materiálu 3F3 [Převzato z [10]]

proudu  $I_1$ , je rozkmit sycení  $\Delta B = 400 \text{ mT}$ . Dosazením zjištěných hodnot do rov. 5.8 získáme počet závitů primárního vinutí  $N_1$  (rov. 5.10):

$$N_1 = \frac{2,12 \cdot 10^{-3}}{400 \cdot 10^{-3} \cdot 211 \cdot 10^{-6}} = 25,11 \doteq 25 \quad [z] \quad (5.10)$$

Dále dosazením upravené rovnice Hopkinsonova zákona 5.11 do rov. 5.8 lze vypočítat magnetizační indukčnost transformátoru  $L$  (rov. 5.12).

$$\frac{d\varphi}{dI_1} = \frac{N_1}{R_m} \quad (5.11)$$

$$L = \frac{N_1^2 \cdot S_{EF} \cdot \mu_0 \cdot \mu_r}{l_{EF}} = \frac{25^2 \cdot 211 \cdot 10^{-6} \cdot 4\pi \cdot 10^{-7} \cdot 4200}{114 \cdot 10^{-3}} = 6,11 \quad [mH] \quad (5.12)$$

Magnetizační proud je potom určen rovnicí 5.13:

$$I_{MAG} = \Delta I = \frac{\Delta t \cdot U_{1MIN}}{L} = \frac{4,7 \cdot 10^{-6} \cdot 400}{6,11 \cdot 10^{-3}} = 0,308 \quad [A] \quad (5.13)$$

Počet závitů sekundárního vinutí vychází (5.14):

$$N_2 = \frac{N_1}{p} = \frac{25}{5} = 5 \quad [z] \quad (5.14)$$

Maximální proud primárním vinutím při uvažování mrtvého času je dán rov. 5.15,

$$I_{1MAX} = \frac{\frac{I_{2MAX}}{94\%}}{p} + I_{MAG} = \frac{\frac{16,5}{5}}{0,94} + 0,308 = 3,82 \quad [A] \quad (5.15)$$

kde  $I_{2MAX}$  je maximální sekundární proud, daný zvoleným zvlněním proudu ve výpočtu výstupní tlumivky (viz. kap. 5.4.1).

Jak již bylo zmíněno, frekvence proudu procházejícího vodičem je  $f_s = 100 \text{ kHz}$ . Hloubka vniku tohoto proudu je tudíž stejná jako v případě vodičů blokuujícího transformátoru, tedy dle rov. 4.17 je  $\delta = 0,21 \text{ mm}$ . Průřez vodičů primárního vinutí je určen dle rov. 5.16 a sekundárního vinutí dle rov. 5.17:

$$S_1 = \frac{I_{1MAX}}{J} = \frac{3,82}{4} = 0,955 \quad [mm^2] \quad (5.16)$$

$$S_2 = \frac{I_2}{J} = \frac{15}{4} = 3,75 \quad [mm^2] \quad (5.17)$$

Při použití vodiče o průměru  $5 \text{ mm}$  vychází pro primární vinutí nutnost 5-ti svazkového a pro sekundární 32 svazkového vodiče. Protože by bylo sekundární vinutí za uvedených okolností velmi těžko realizovatelné, jsou použity jako vodiče tři  $5 \text{ mm}$  široké izolované pásky, nastříhané z  $0,25 \text{ mm}$  silné měděné fólie. Obě vinutí s jádry ETD jsou umístěny na kostru WE-3701H firmy WEISSER.

## 5.4 Výstupní LC filtr

### 5.4.1 Tlumivka

Indukčnost tlumivky určuje zvlnění průchozího proudu. Pro zjištění, při jaké střídě signálu dosahuje zvlnění největší hodnoty, bylo nutné určit průběh závislosti těchto veličin. Napětí na tlumivce je rozdíl vstupního a výstupního napětí  $U_L = U_{L(VST)} - U_{L(VYST)}$ . Vstupní napětí je potom dáno vztahem v rov. 5.18 a výstupní v rov. 5.19.

$$U_{L(VST)} = \frac{U_{1MAX}}{p} = \frac{450}{5} \quad [V] \quad (5.18)$$

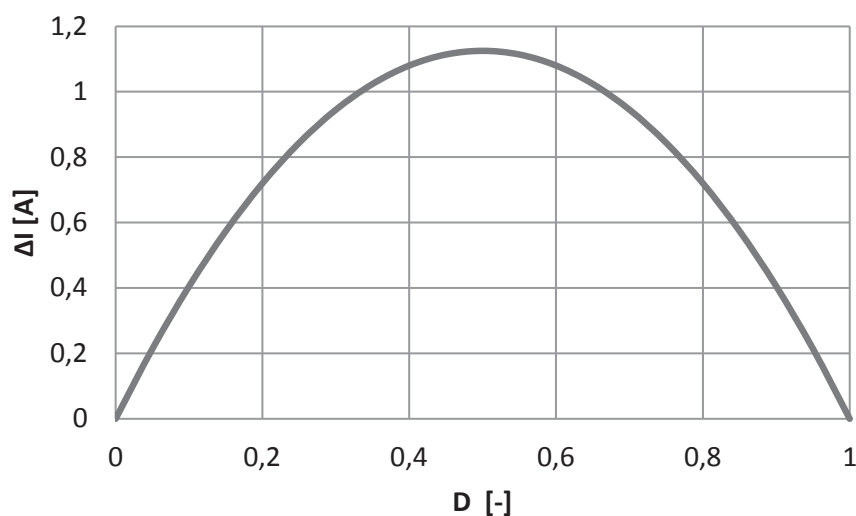
$$U_{L(VYST)} = D \cdot \frac{U_{1MAX}}{p} = D \cdot \frac{450}{5} \quad [V] \quad (5.19)$$

Pokud zvolíme jako referenční hodnotu indukčnosti  $L = 100 \mu\text{H}$ , je možné úpravou rov. 5.7 pro lineární změny veličin psát vztah 5.20, popisující závislost zvlnění proudu tlumivkou na střídě.

$$\Delta I = \frac{(U_L \cdot \Delta t) \cdot D}{L} = \frac{U_L \cdot \frac{T_s}{2} \cdot D}{L_{REF}} = \frac{(\frac{450}{5} - D \cdot \frac{450}{5}) \cdot 5 \cdot 10^{-6}}{L_{REF}} \cdot D \quad [A] \quad (5.20)$$



Spínací perioda  $T_2$  je podělena dvěma z důvodu použití dvoucestného usměrňovače na výstupu impulzního transformátoru. Graficky je pak závislost znázorněna v Obr. 5.5. Největší zvlnění proudu tedy nastane při střídě  $D = 0,5$ .



**Obr. 5.5:** Závislost zvlnění proudu procházejícího tlumivkou na střídě signálu

Pro výstupní proud  $I_2 = 15 \text{ A}$  bylo zvoleno, s ohledem na celkovou velikost tlumivky a počet závitů, zvlnění  $\Delta I = 20\% = 3 \text{ A}$ . To je superponováno na hlavní proud, takže maximální hodnota výstupního proudu dosahuje  $I_{2MAX} = 16,5 \text{ A}$ . Potřebná velikost indukčnosti s uvažováním všech zmíněných skutečností je dle rov. 5.21:

$$L = \frac{\left(\frac{U_{1MAX}}{p} \cdot \frac{T_S}{2}\right) \cdot D}{\Delta I} = \frac{\left(\frac{450}{5} \cdot 5 \cdot 10^{-6}\right) \cdot D}{3} = 75 \quad [\mu H] \quad (5.21)$$

Pro magnetický obvod tlumivky bude použita dvojice jader ETD49. Z katalogů výrobce [10] a [15] byly zjištěny parametry  $S_{EF} = 211 \text{ mm}^2$ ,  $l_{EF} = 114 \text{ mm}$  a určeno sycení  $B = 200 \text{ mT}$ . Dle rov. 4.13 byl vypočten magnetický indukční tok  $\varphi = B \cdot S_{EF} = 42,2 \mu W$ . Minimální počet závitů tlumivky je potom určen rov. 5.22:

$$N = L \frac{dI}{d\varphi} = L \frac{I_{2MAX}}{\varphi} = 75 \cdot 10^{-6} \frac{16,5}{44,2 \cdot 10^{-6}} = 28,79 \doteq 29 \quad [z] \quad (5.22)$$

Délka vzduchové mezery ve středovém sloupku jader ETD lze vypočítat analogicky jako u blokujícího transformátoru z rov. 4.20. S dosazením hodnot  $L$ ,  $N$  a  $l_{EF}$  pak vychází délka vzduchové mezery  $l_{VZ} = 2,95 \text{ mm}$ . Požadavky na dimenzování vodičů jsou stejné jako v případě sekundárního vinutí impulzního transformátoru (rov. 5.17). Pro vinutí s jádry ETD byla opět použita kostra WE-3701H firmy WEISSER.

## 5.4.2 Kondenzátor

Návrh kapacity kondenzátoru vychází z požadavku na zvlnění výstupního napětí. Zároveň je však nutné kondenzátor dimenzovat na průchozí proud. Zvolené zvlnění proudu

tlumivkou je  $\Delta I = 3 \text{ A}$  při frekvenci  $200 \text{ kHz}$  (periodě  $5 \mu\text{s}$ ). Maximální proudové namáhání kondenzátoru tedy je  $\pm 1,5 \text{ A}$ . Kondenzátor musí do zátěže hradit proud pokaždé, když se průběh zvlnění proudu nachází pod požadovanou střední hodnotou výstupního proudu. Jelikož je největší zvlnění proudu při střídě  $D = 0,5$ , musí kondenzátor dodávat střední hodnotu proudu  $\frac{\Delta I}{2}$  po dobu  $\Delta t = 2,5 \mu\text{s}$ . Úpravou a zjednodušením známého vztahu 5.23 dostaneme rovnici 5.24, určující potřebnou kapacitu kondenzátoru pro zvolené zvlnění výstupního napětí  $\Delta U_2 = 2 \text{ mV}$ .

$$i_C = C \frac{du_C}{dt} \quad [A] \quad (5.23)$$

$$C = \frac{\Delta I_2}{2} \cdot \frac{\Delta t}{\Delta U_2} = \frac{3}{2} \cdot \frac{2,5 \cdot 10^{-6}}{0,002} = 1,875 \quad [mF] \quad (5.24)$$

Z dostupných součástek byly osazeny paralelně 4 kondenzátory  $680 \mu\text{F}/100 \text{ V}$  s nízkou sériovou impedancí  $0,03 \Omega$ .

## 5.5 Úplné schéma a návrh DPS

Úplné schéma hlavního měniče je v příloze A na Obr. A.2. Na vstupní stranu byly umístěny spolu s elektrolytickým kondenzátorem dva svitkové, které mají lepší VF vlastnosti. Pro lepší výstupní dynamické parametry zdroje byly osazeny svitkové kondenzátory i na výstupu. Konektory, nacházející se u každého tranzistoru, slouží pro připojení modulů budičů MOSFET. K potlačení napěťových špiček, způsobených spínáním impulzního transformátoru, byla na sekundární stranu osazena RC ochrana a dva transily. RC článek má zajistit okamžitou ochranu přepětí před tím, než zareagují dva sériově zapojené transily. Pozice pro RC články byly přidány i mezi Drain a Source každého tranzistoru a budou osazeny jen v případě nadměrných přepětí při uvádění měniče do provozu.

Pro hlavní měnič byla vytvořena DPS (příloha B, Obr. B.3), obsahující zároveň měřicí obvody a montážní otvory pro připojení dalších dílčích obvodů síťového spínaného zdroje. Osazovací plán této desky je na Obr. B.4. Tranzistory MOSFET jsou umístěny do řady k zadní straně desky, kde se po celé délce rozléhá chladič. Přímo u tranzistorů se nacházejí moduly budičů, které jsou připojeny přes konektory *JUM1* až *JUM4* co nejkratšími cestami k vývodům tranzistorů. Zároveň délka cest mezi vstupními kondenzátory, impulzním transformátorem a tranzistory byla volena co nejmenší z důvodu omezení parazitních indukčností vodičů. Z důvodu galvanického oddělení byla mezi primární a sekundární stranu měniče umístěna oblast bez jakýchkoliv cest. Vzdálenost mezi oběma stranami na plošném spoji je vždy větší než  $10 \text{ mm}$ . Přímo u sekundárního vinutí transformátoru je osazena zmiňovaná přepěťová ochrana. Výkonová dioda *D1* je připojena k chladiči na zadní straně. Cesty na sekundární straně jsou z důvodu velkého proudu tvořeny pomocí polygonu. Kolmo k základní desce bude pak umístěna vývojová deska s mikroprocesorem spolu s deskou rozhraní, obsahující část obvodů měření a zejména LCD displej. Ten bude

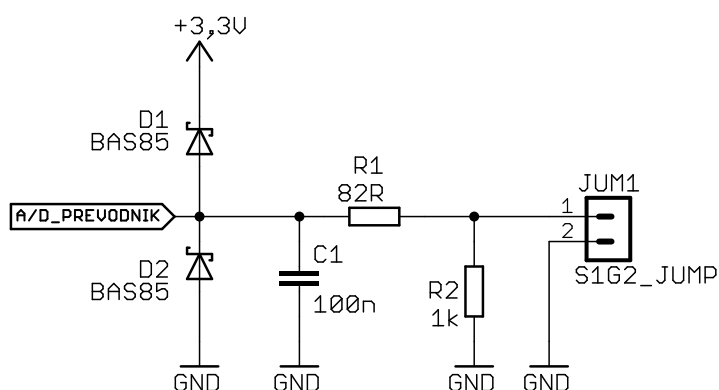
zapuštěný do předního panelu zkonstruovaného boxu spolu s panelovými přepínači a výstupními konektory. Pomocný zdroj s PFC filtrem bude zavěšen na distančních sloupcích nad základní deskou hlavního měniče.

## 6

# Měření U, I, Budiče MOSFET

Přesné měření výstupního napětí a proudu je jedním z předpokladů kvalitní regulace těchto výstupních parametrů. Dále je vhodné pro rychlé vyhodnocení poruchového stavu hlavního měniče měřit proud primárním vinutím impulzního transformátoru. Pro zajištění správné funkce PFC filtru je pak potřeba měřit vstupní proud, vstupní napětí a výstupní napětí tohoto modulu. Z mikroprocesoru je pak nutné přivést řídicí signály s co nejmenším zkreslením do budičů tranzistorů.

Zpracování měřené veličiny probíhá vždy na DPS, na které je tato veličina měřena. Použité senzory a metody korekce měřených signálů budou popsány v následujících podkapitolách. Upravený napěťový signál pro A/D převodník mikroprocesoru je přenášen po kabelech na DPS rozhraní, která obsahuje obvody pro potlačení rušení a zprostředkovává spojení s vývojovou deskou mikroprocesoru. Dle Obr. 6.1 se tyto obvody skládají z RC článku a dvou Schottkyho diod pro ošetření případných přepětí. Rezistor  $R_2$  slouží k zatížení linky pro zvýšení odolnosti vůči rušení a bude osazen jen v případě, že samotný RC článek nebude stačit.

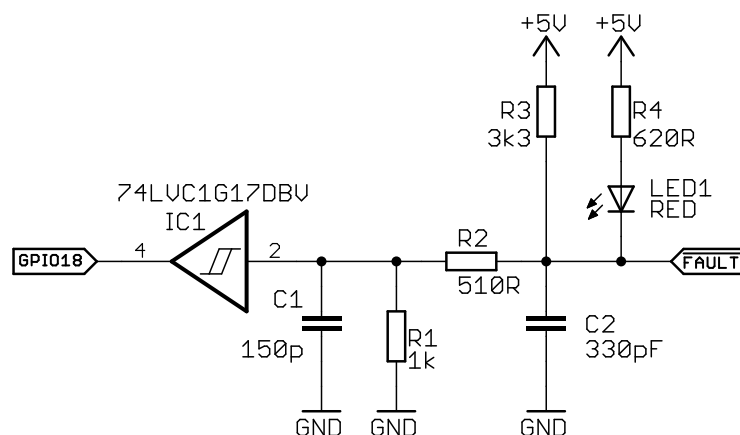


**Obr. 6.1:** Obvod pro potlačení rušení měřených signálů na vstupu A/D převodníku

Další obvody, které DPS rozhraní obsahuje, jsou obvody pro úpravu parametrů PWM signálů směřujících do budičů a obvody pro potlačení rušení v lince pro signalizaci chyb *FAULT*. První jmenované obvody jsou reprezentovány součástí 74HCT14, která obsahuje 6 Schmittových logických členů NOT. Každý PWM signál je veden k budičům přes

tyto obvody z důvodu posílení proudového odběru a konverze napěťové hladiny 3,3 V na 5 V. Linka je totiž pro potlačení rušení a minimalizaci šance náhodného zapnutí tranzistorů zatížena proudem 10 mA. Jmenovaná součástka byla použita zejména z důvodu její snadné dostupnosti a nízké ceny.

Pro potlačení rušení v lince signalizace chyby  $\overline{FAULT}$  byl sestaven obvod dle Obr. 6.2. Výstup chybového signálu v budiči je typu otevřený kolektor. Z toho důvodu je přes rezistor  $R_3$  připojeno napájení +5 V. Kondenzátor  $C_2$  je osazen na doporučení v katalogu budiče. Následuje dělič napětí z rezistorů  $R_1$  a  $R_2$ , který sice snižuje užitečný signál, ale zároveň snižuje o stejnou hodnotu poměru i rušení. Součástka  $IC_1$  je Schmittův klopný obvod rodiny LVC, což umožňuje stejné napájení 3,3 V jako u mikroprocesoru a tudíž i stejné výstupní hladiny napětí. Kondenzátor  $C_1$  je umístěn přímo ke vstupu  $IC_1$  jako další prostředek proti rušení. Signalizaci chyby zajišťuje  $LED1$ .



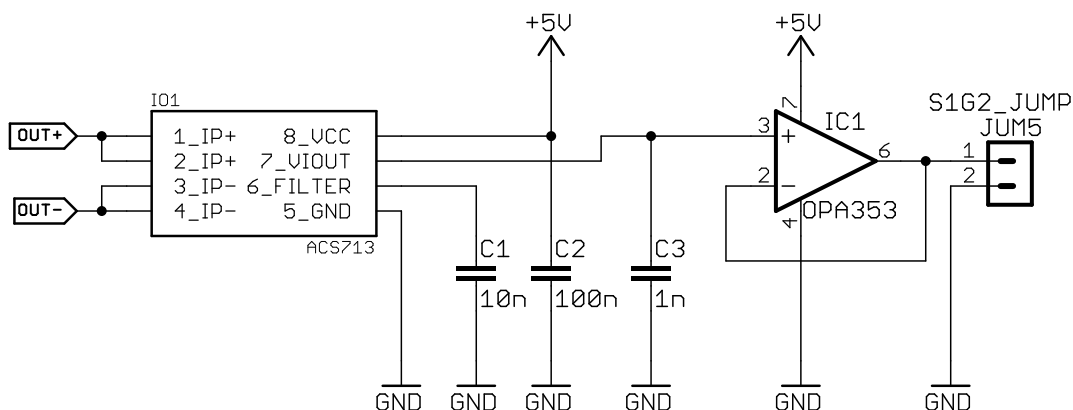
**Obr. 6.2:** Obvod pro potlačení průniku rušení v signálu desaturační ochrany tranzistorů

Kompletní schéma desky rozhraní spolu s DPS v programu Eagle je k nalezení na příloženém CD v souborech rozhrani.sch a rozhrani.brd.

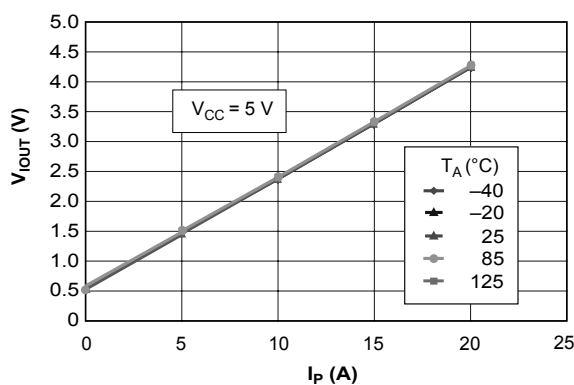
## 6.1 Měření výstupního proudu

V praxi se v podstatě používají tři metody měření proudu - rezistorem, senzorem na principu Hallova jevu a za pomoci měřicího transformátoru proudu. Použití rezistoru by vedlo k velké energetické ztrátě a transformátor lze použít pouze pro střídavé proudy. Pro měření stejnosměrného výstupního proudu byl tedy použit integrovaný obvod ACS713 od firmy Allegro MicroSystems, pracující na principu Hallova jevu. Tento typ senzoru má díky integrované elektronice napěťový výstup s lineární převodní charakteristikou. Použit byl senzor s rozsahem 0 – 20 A při citlivosti 185 mV/A. Schéma obvodového zapojení senzoru je na Obr. 6.3. Výstupní proud vstupuje do senzoru piny 1, 2 a vystupuje z něj piny 3, 4. Přes izolační bariéru 2,1 kV je proud měřen Hallovo sondou. Napětí z Hallovy sondy je následně zpracováno a na pinu 7 lze potom naměřit napětí odpovídající procházenému proudu dle převodní charakteristiky v Obr. 6.4, uvedené v katalogu výrobce [16]. Protože

je napětí při měření proudu 15 A větší, než rozsah A/D převodníku v mikroprocesoru (0 – 3 V), byl na DPS rozhraní před RC články přidán odporový dělič, který dělí měřený signál hodnotou 1,14. Na pin 8 je připojeno napájení +5 V a na pin 6 kondenzátor  $C_1$ , určující šířku frekvenčního pásma výstupního signálu. Operační zesilovač  $IC_1$  je zapojen jako emitorový sledovač pro impedanční přizpůsobení signálu a dodání potřebného proudu při případném zatížení linky.



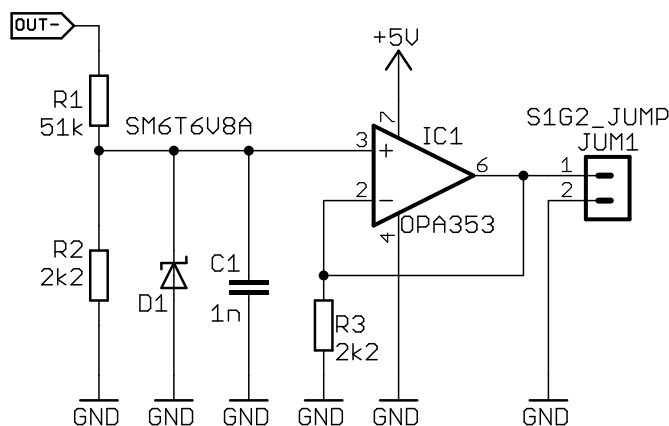
Obr. 6.3: Obvod měření výstupního proudu



Obr. 6.4: Závislost výstupního napětí obvodu ACS713 na měřeném proudu [Převzato z [16]]

## 6.2 Měření výstupního napětí

Obvody mikroprocesoru jsou galvanicky spojené se sekundárním obvodem hlavního měniče. Z toho důvodu není nutné měřicí obvody napětí galvanicky oddělovat a lze použít jednoduchý obvod dle Obr. 6.5. Výstupní napětí je zde nejprve vyděleno děličem na rozsah A/D převodníku a poté je přivedeno na vstup emitorového sledovače. Transil  $D_1$  má zajistit ochranu proti přepětím z výkonové části a kondenzátor  $C_1$  je umístěn pro blokadu případných VF záskmitů. Rezistor  $R_3$  pak pomáhá kompenzovat vstupní proudovou nesymetrii operačního zesilovače.



Obr. 6.5: Obvod měření výstupního napětí

### 6.3 Měření proudu primárním vinutím impulzního transformátoru

Toto měření je prováděno zejména z důvodu vyhodnocení chybné činnosti hlavního měniče na primární straně transformátoru. Jedná se o doplňkovou ochranu, neboť pro rychlé vyhodnocení chybné funkce měniče je zde použita desaturační ochrana, integrovaná v buďících tranzistorů MOSFET (viz kap. 6.5). Jako senzor střídavého proudu byl zvolen SMT proudový měřicí transformátor B82801A firmy EPCOS, kterým lze měřit proudy do 7 A v rozsahu frekvencí 50 kHz – 1 MHz. Aby bylo možné vyhodnotit proud z tohoto senzoru mikroprocesorem, musí být signál převeden na napětí a usměrněn. K tomuto účelu byl sestaven obvod na Obr. 6.6. Rezistor  $R_1$  je připojen paralelně k výstupu transformátoru a dle katalogu výrobce [17] je určen rov. 6.1,

$$R_1 = \frac{U_{SENSE(MAX)} \cdot n_S}{I_{1MAX}} = \frac{1,26 \cdot 100}{3,82} = 33 \quad [\Omega] \quad (6.1)$$

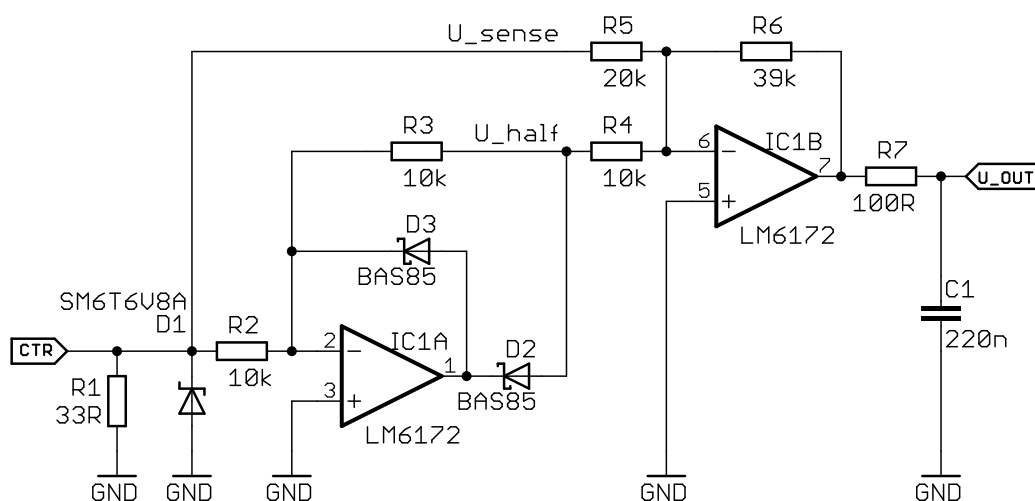
kde  $U_{SENSE(MAX)}$  je maximální výstupní napětí měřeného signálu,  $n_S$  počet závitů sekundární stany měřicího transformátoru a  $I_{1MAX}$  maximální proud primární stranou měřicího transformátoru. Rezistor zprostředkovává převod proudu na napětí a určuje velikost  $U_{SENSE(MAX)}$ . K usměrnění napětí byl dle literatury [18] navrhnut obvod precizního dvoucestného usměrňovače, který se skládá ze dvou stupňů: jednocestného precizního usměrňovače a invertujícího sčítacího operačního zesilovače. Jestliže je napětí  $U_{SENSE}$  kladné, pak je dioda  $D_2$  otevřená a dioda  $D_3$  zavřená. Pokud je napětí  $U_{SENSE}$  záporné, je tomu přesně naopak. Sčítací zesilovač sčítá napětí  $U_{SENSE}$  a  $U_{HALF}$  a invertuje polaritu výsledného signálu. Výstupní napětí usměrňovače  $U_{HALF}$  je pak pro kladnou půlperiodu napětí  $U_{SENSE}$  dáno vztahem 6.2.

$$U_{HALF} = U_{SENSE} \cdot \frac{-R_2}{R_3} \quad [V] \quad (6.2)$$

Poměr rezistorů  $R_2$ ,  $R_3$  v této rovnici představuje zesílení usměrňovače a je rovno  $-1$ . Při záporné půlperiodě napětí  $U_{SENSE}$  blokuje dioda  $D_2$  signál, zatímco dioda  $D_3$  odvádí proud tekoucí ze vstupu. Napětí  $U_{HALF}$  je v tomto případě rovno nule. V kladné půlperiodě vstupního napětí  $U_{SENSE}$  je  $U_{HALF}$  záporné a výstupní napětí je pak zesílený součet těchto dvou. Vztah pro výpočet výstupního napětí je:

$$U_{OUT} = -\frac{R_6}{R_4} \cdot U_{HALF} - \frac{R_6}{R_5} \cdot U_{SENSE} \quad [V] \quad (6.3)$$

Celé schéma precizního usměrňovače bylo odsimulováno v programu PSPICE. RC článek na výstupu filtruje výstupní napětí, zároveň však jeho časová konstanta nebyla volena příliš velká, aby nezpomaloval reakci ochran při nadměrném proudu transformátorem. Transil  $D_1$  je osazen jako ochrana proti případným přepětím ze strany transformátoru.



**Obr. 6.6:** Precizní usměrňovač signálu z proudového měřicího transformátoru

Pro zkrácení reakce na chybu měniče byl dále sestaven obvod na Obr. 6.7. Ten obsahuje komparátor, který porovnává výstupní napětí z precizního usměrňovače s referencí 2, 5 V. Pokud je výstupní napětí vyšší, komparátor sepne tranzistor  $Q_1$ , který uzemní linku pro signalizaci chyb  $\overline{FAULT}$ .

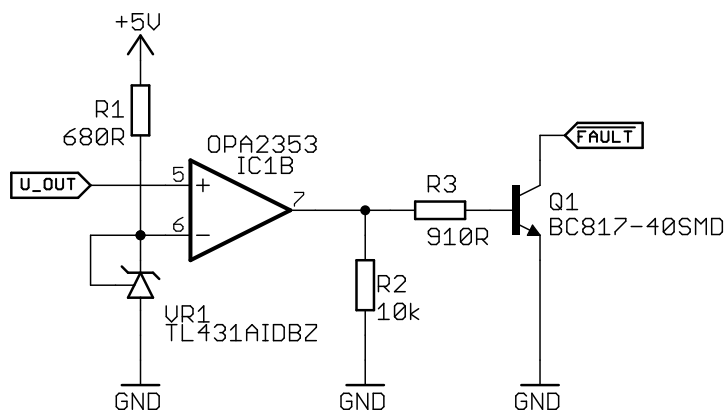
Úplné schéma měřicích obvodů hlavního měniče je v příloze A na obr. A.3.

## 6.4 Měření proudů a napětí PFC filtru

Pro stejnosměrný vstupní proud PFC filtru byla použita stejná sonda, jako v případě měření proudu hlavního měniče - ACS713. Pro menší proudy však nebylo nutné umisťovat na vstup DPS rozhraní dělič napětí.

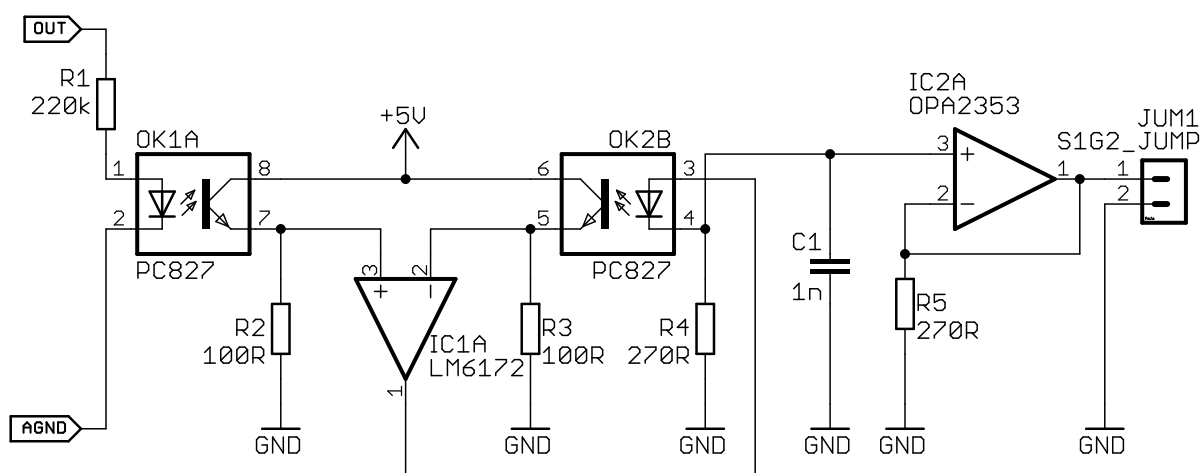
Měření vstupního i výstupního napětí PFC filtru se nachází na primární straně spínaného zdroje a tak zde byla nutnost zajištění galvanického oddělení. Proto byl navržen obvod na obr. 6.8 s dvojitým optočlenem PC827. Protože se na výstupu PFC filtru bude





Obr. 6.7: Komparátor zapínající linku pro signalizaci chyby  $\overline{FAULT}$

měřené napětí měnit pouze v rozmezí 400 – 450 V, lze velikostí rezistoru  $R_1$  nastavit pracovní bod diody v optočlenu OK1A tak, aby pracovala v lineární oblasti. Tím odpadá nutnost linearizace změřeného napětí. V případě měření vstupního síťového dvojcestně usměrněného napětí je však potřeba měřit napětí v celém rozsahu, proto bude v procesoru uložena linearizační tabulka, která bude na základě snímaného napětí odkazovat na odpovídající skutečnou hodnotu napětí. Dle obr. 6.8 proud diodou v optočlenu OK1A vyvolá otevření párového tranzistoru, čímž vznikne na rezistoru  $R_2$  úbytek napětí. Protože operační zesilovač  $IC1A$  udržuje na svých vstupech virtuální nulu, napájí svým výstupem diodu v OK2B tak, aby párový tranzistor vyvolal stejný úbytek na rezistoru  $R_3$ . Na rezistoru  $R_4$  lze pak naměřit napětí odpovídající výstupnímu napětí PFC filtru. Tímto řešením jsou vykompenzované převody a teplotní drifty použitých optočlenů. Dále by bylo metodicky správné linearizovat VA charakteristiku diody v procesoru. Na výstup je opět umístěn emitorový sledovač.



Obr. 6.8: Obvod měření výstupního napětí PFC filtru

## 6.5 Budiče tranzistorů MOSFET

Pro buzení tranzistorů MOSFET byl použit integrovaný budič HCPL-316J. Tento obvod má integrované galvanické oddělení řídicího signálu a desaturační ochranu s galvanicky odděleným výstupem na linku signalizace chybového stavu  $\overline{FAULT}$ . S použitím katalogu výrobce [19] bylo sestaveno schéma na Obr. A.4 v příloze A. Budič má dva logické TTL vstupy řídicích signálů, jeden invertující a jeden neinvertující. Pro danou aplikaci byl neinvertující vstup uzemněn, takže je výstup ovládán pouze jedním neinvertujícím signálem. Vstupní obvod řídicího signálu na desce budiče obsahuje odporový dělič napětí pro snížení úrovně rušení a kondenzátor s malou kapacitou, který o něco zpomaluje změny napětí ale zároveň příliš nezkrusluje řídicí signál. Další funkcí odporového děliče je zatížení linky. Podobný obvod obsahuje i vstup resetovacího signálu.

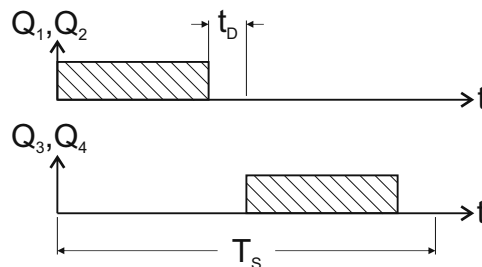
Napěťové hladiny pro spínání MOSFET jsou přivedeny na desku budiče z pomocného zdroje. Na vstupu u konektorů jsou osazeny ochranné Zenerovy diody a elektrolytické kondenzátory s nízkou sériovou impedancí. Dle přivedeného řídicího signálu je na gate MOSFET připojeno napětí  $+15\text{ V}$  nebo  $-15\text{ V}$ . Desaturační ochrana je tvořena rezistorem  $R_5$ , diodou  $D_1$  a kondenzátorem  $C_7$ . Vývod  $DESAT$  monitoruje napětí  $U_{CE}$  na tranzistoru MOSFET skrze desaturační diodu  $D_1$ . Pokud napětí na tomto vývodu přesáhne  $7\text{ V}$ , výstup  $VOUT$  je připojen na vypínací napětí a  $\overline{FAULT}$  výstup je uzemněn. Tím je zapnuta signalizace na chybové lince a na základě toho mikroprocesor vypne všechny tranzistory.

# 7

## Řízení, mikroprocesor a uživatelské rozhraní

### 7.1 Řízení

Hlavní měnič je řízen digitálně za pomoci mikroprocesoru. Způsob řízení tranzistorů v měniči pro jednu periodu  $T_S$  je naznačen na Obr. 7.1. Signály pro oba páry tranzistorů jsou vůči sobě posunuty o  $180^\circ$ . Z důvodu prevence větrového zkratu je přidán na konec každého pulsu mrtvý čas  $t_D = 0,3 s$ .



Obr. 7.1: Schéma řízení tranzistorů hlavního měniče

### 7.2 Mikroprocesor

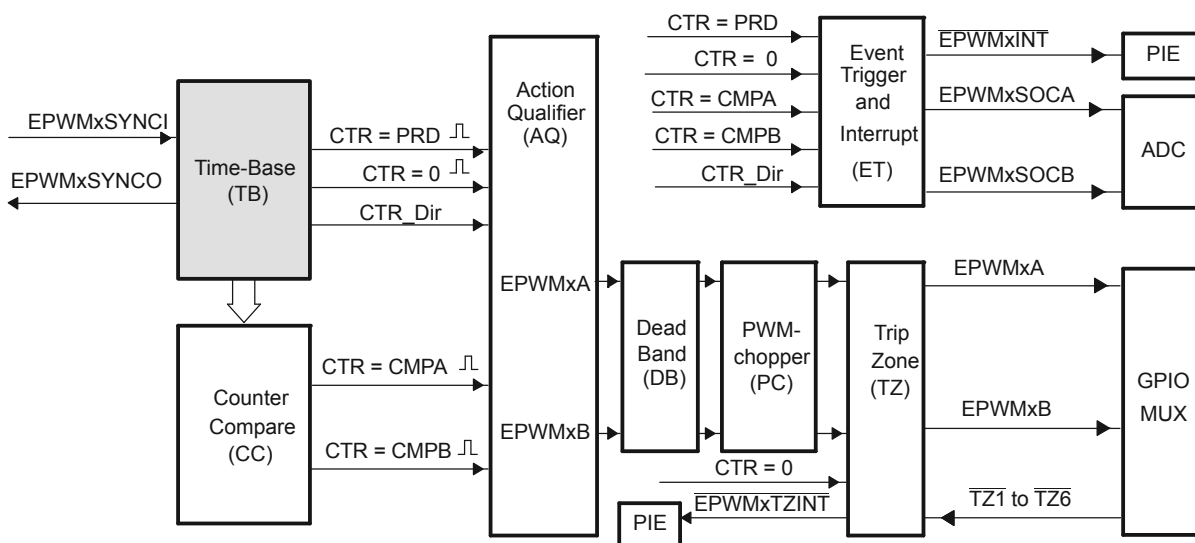
Při výběru mikroprocesoru se vzházelo ze zadání práce. Z nabídky firmy Texas Instrument byl vybrán typ TMS320F28044, který lze získat jako vzorek poskytnutý zdarma na stránkách jmenovaného výrobce. Jak lze zjistit z katalogu [20], jedná se o 32-bitový digitální signálový procesor (DSP) s frekvencí jádra  $100 MHz$ , dodávaný v pouzdře LQFP se 100 vývody. Pro tento procesor byla navrhnutá vývojová deska, obsahující nezbytné součástky pro jeho funkci. Jedná se především o obvody napájení, JTAG konektor pro připojení programátoru a  $20 MHz$  krystal jako zdroj hodinových signálů. Pro seznámení s procesorem před konstrukcí pomocného zdroje byly na vývojovou desku osazeny dva LDO stabilizátory, vytvářející napětí  $1,8 V$  pro jádro procesoru a  $3,3 V$  pro

periferní obvody. Pro testování programových smyček byly osazeny dvě LED. Schéma a DPS vývojové desky v programu Eagle lze nalézt na přiloženém CD v souborech vyvojova\_deska\_v2.sch a vyvojova\_deska\_v2.brd.

Při programování mikroprocesoru bylo vycházeno ze vzorových hlavičkových a periferních příkladů, vytvořených výrobcem v jazyce C. Při zapnutí napájení se nejprve inicializují systémové registry pro paměť flash, fázový závěs, WatchDog a hodinový signál periferních obvodů. Po nastavení GPIO vývodů se zakáží všechna přerušení a nastaví se vektory přerušení. Potom jsou nastaveny periferní obvody jako jsou čítače, A/D převodník a ePWM modul. Nakonec se povolí požadovaná přerušení s tím, že globální přerušení je povoleno jako poslední. Tím je procesor inicializovaný a uživatelský program je vykonáván v nekonečné smyčce cyklu while. S frekvencí  $10\text{ kHz}$  je vyvoláváno přerušení od čítače Timer0, v němž běží algoritmus regulace výstupního napětí a proudu hlavního měniče.

## 7.2.1 ePWM jednotka

Mikroprocesor TMS320F28044 obsahuje 16 rozšířených modulů pulzně šířkové modulační ePWM. Tento modul se dle Obr. 7.2 skládá ze sedmi submodulů. Jak uvádí referenční



**Obr. 7.2:** Blokové schéma submodulů jednotky ePWM [Převzato z [21]]

příručka [21], první modul časové základny (TB) slouží k nastavení integrovaného čítače. To zahrnuje zejména určení periody a fázového posuvu PWM signálu, synchronizaci s TB ostatních ePWM jednotek a směru čítání čítače. Vždy, když je hodnota čítače nula, nebo je rovna hodnotě registru periody, odešle se signál do kvalifikátoru akce (AQ). Výstup TB je přiveden do porovnávacího submodulu CC, ve kterém jsou programově nastaveny porovnávací hodnoty CMPA a CMPB. Jestliže se tyto hodnoty setkají s aktuální hodnotou čítače, odešle se signál do AQ. Ten vyhodnotí přijaté signály a dle nastavení řídicích registrů zformuje požadovaný průběh výstupního signálu. Pro požadované schéma

řízení z Obr. 7.1 byly inicializovány dvě ePWM jednotky, vysílající PWM signály posunuté o 180°. V submodulu mrtvých časů DB lze nastavit zpoždění změn signálů a v submodulu přerušovače PC lze na výstupní signál superponovat vysokofrekvenční průběh. Tyto moduly jsou v dané aplikaci přeskočeny, mrtvé časy jsou nastavovány a ošetřovány programově. Submodul TZ má 6 vstupů chybových linek  $\overline{TZ1}$  až  $\overline{TZ6}$ , které mohou být vyvedené na GPIO piny a umožní co nejrychlejší vypnutí PWM výstupů. Subjednotka ET slouží k vyvolávání přerušování a signalizaci nastavených událostí.

### 7.2.2 A/D převodník

Použitý procesor obsahuje 12-bitový A/D převodník s 16 kanály, které mohou být naprogramovány jako dva 8-kanálové moduly. Každý z těchto modulů má svůj vzorkovací/zachycovací obvod (Sample/Hold). Samotný převod analogové veličiny na digitální je pak zprostředkován jednou ADC jednotkou. Řízení posloupnosti převodů zajišťují dva sekvencery. V uvedené aplikaci je měřeno celkem 8 veličin za pomoci 8-kanálového modulu brány A. Sekvencer je nastaven na sekvenční vzorkování veličin. Výsledky jsou pak uloženy do registrů RESULT. Digitální hodnota registru v desítkové soustavě je pak určena dle referenční příručky [22] rovnicí 7.1,

$$\text{Digitalni hodnota} = 4096 \cdot \frac{V_{\text{vstupni analogove napeti}} - \text{ADCLO}}{3} \quad (7.1)$$

kde hodnota  $4096 = 2^{12}$  je číslicový rozsah převodníku,  $3V$  je rozsah vstupního napětí a ADCLO je registr offsetu pro snadnou kalibraci měřených hodnot. Jestliže je vstupní napětí záporné, výsledná dig. hodnota je 0, pokud je větší než  $3V$ , výsledek je 4095. Na základě požadavků dané aplikace může být zvoleno referenční napětí A/D převodníku interní, nebo externí. Možné hladiny externích referencí jsou  $2,048V$ ,  $1,5V$  nebo  $1,024V$ , přičemž dle použité hodnoty musí být nastaveny příslušné bity v registru ADCREFSEL.

## 7.3 Číslicový PS Regulátor

Dynamické parametry procesorem řízeného spínaného zdroje závisí, kromě časových konstant akumulacních obvodů, zejména na rychlosti výpočtu hlavní regulační smyčky a na zvoleném číslicovém regulátoru. První jmenovaný aspekt je závislý především na volbě součástkové základny. Výběrem výkonnějšího procesoru lze významně zrychlit výpočetní rychlost. Tím však roste i cena celého zařízení. Pro danou rychlost procesoru je to potom především číslicový regulátor, který má nezanedbatelný vliv na rychlost výpočtu regulační smyčky a průběh reakce na změnu výstupních parametrů zdroje. Tato podkapitola se zabývá určením nejvhodnějšího číslicového regulátoru pro navržený spínaný zdroj a je převzata z odborného článku, napsaného v rámci této diplomové práce na mezinárodní vědeckou konferenci EPE 2013 (Electric Power Engineering), konanou ve dnech 28. – 30.

5. 2013 v Ostravě. Název článku je: Vliv regulačního algoritmu na dynamické parametry procesorem řízeného spínaného zdroje a porovnání výpočetních rychlostí regulační smyčky.

### 7.3.1 Principy regulačních algoritmů

Pro zjištění, jaký číslicový regulátor produkuje u navrženého spínaného zdroje nejlepší výsledky, budou testovány následující regulační algoritmy, vycházející z literatury [23].

#### 7.3.1.1 PS regulátor - složkový tvar algoritmu

Regulace složkovým tvarem algoritmu je číslicovou podobou klasického PI regulátoru, obsahujícího proporcionální a integrační složku. Základní rovnice regulátoru je:

$$u = K_P \cdot \varepsilon + \frac{K_P}{T_R} \int \varepsilon \cdot dt \quad (7.2)$$

Kde  $u$  je výstup regulátoru,  $K_P$  proporcionální konstanta,  $\varepsilon$  regulační odchylka (rozdíl požadované a skutečné veličiny) a  $T_R$  časová konstanta integrace. Nahrazením integrace sumací dostaneme diskrétní tvar této rovnice pro PS regulátor [23]:

$$u = K_P \cdot \varepsilon(k) + \frac{K_P}{T_R} \cdot \Delta t \sum_{i=0}^{k-1} \varepsilon(i) \quad (7.3)$$

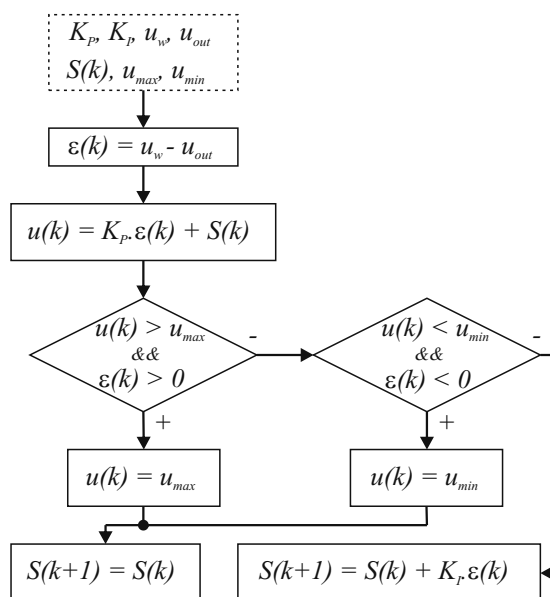
Kde  $\Delta t$  je čas určený periodou (frekvencí) výpočetní smyčky. Jelikož je  $\Delta t$  konstantní, je výhodné (z důvodu snížení počtu operací ve výpočetní smyčce) zahrnout čas  $\Delta t$  spolu s konstanty  $K_P$ ,  $T_R$  do sumační konstanty  $K_I$ . Regulační algoritmus vycházející z rovnice 7.3 je schématicky naznačen v obr. 7.3. Vždy na začátku je vypočítána regulační odchylka  $\varepsilon$ . Následuje výpočet výstupu regulátoru  $u(k)$ , zahrnující vynásobení  $\varepsilon$  s proporcionální konstantou  $K_P$  a přičtení hodnoty sumy  $S(k)$  spočtené v předchozím cyklu algoritmu. Dále je ošetřena saturace regulátoru, která nastane, pokud je výstup regulátoru větší než maximální možná hodnota  $U_{max}$  a zároveň pokud je regulační odchylka větší než 0. Toto ošetření je nutné, i pokud je výstup regulátoru menší než  $U_{min}$  a zároveň je  $\varepsilon$  menší než nula. Po omezení maximální a minimální hodnoty následuje zastavení sumace. Pokud není regulátor v saturaci, vypočítá se hodnota sumace pro další regulační cyklus.

#### 7.3.1.2 PS regulátor - rekurentní tvar algoritmu

Tento způsob regulace vychází z rovnice 7.4, uvedené v literatuře [23]:

$$u(k) = u(k-1) - K_P \cdot \varepsilon(k-1) + K_P \cdot \varepsilon(k) + \frac{K_P}{T_R} \Delta t \cdot \varepsilon(k-1) \quad (7.4)$$

Samotný algoritmus je pak naznačen v Obr. 7.4. Podstatný rozdíl, oproti složkovému tvaru, je že se zde nepočítá sumace pro následující cyklus, ale používají se hodnoty



Obr. 7.3: Regulační algoritmus - složkový tvar

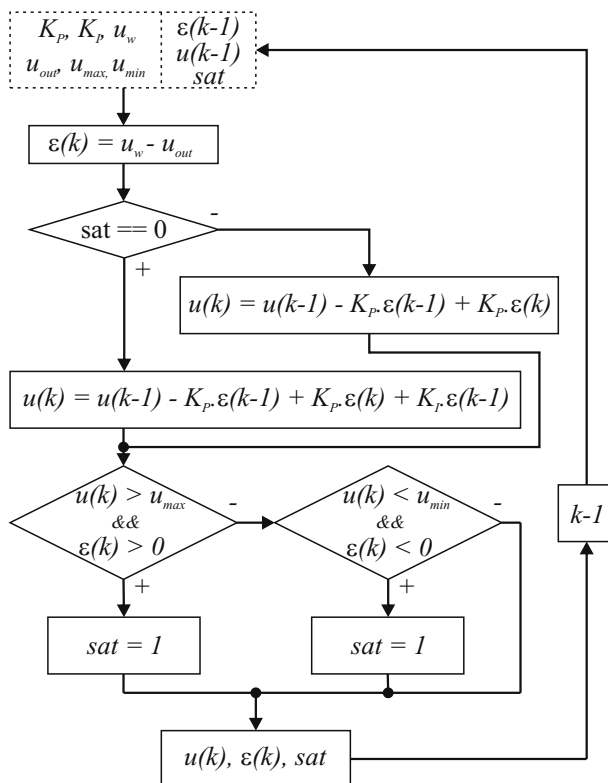
z předchozího cyklu pro výpočet nové hodnoty výstupu regulátoru. Tato zpětná vazba je ve schématu naznačena blokem  $k - 1$ . Pro ošetření saturace regulátoru je zde použita dvoustavová proměnná  $sat$ . Jestliže je  $sat = 0$ , pak regulátor není v saturaci a výpočet proběhne dle rov. 7.4. To znamená, že se od výstupu regulátoru z předchozího cyklu  $u(k - 1)$  odečte proporcionalní zesílení předchozího cyklu  $K_P \cdot \varepsilon(k - 1)$  a připočte se proporcionalní zesílení aktuální regulační odchylky  $K_P \cdot \varepsilon(k)$ . Nakonec se provede sumace regulační odchylky z předchozího cyklu násobené integrační konstantou. Pokud je  $sat = 1$ , sumace se neuskuteční. Po vypočtení rovnice regulace následuje už jen určení, zda je regulátor v saturaci, či ne.

### 7.3.1.3 PS regulátor - *anti-windup* algoritmus

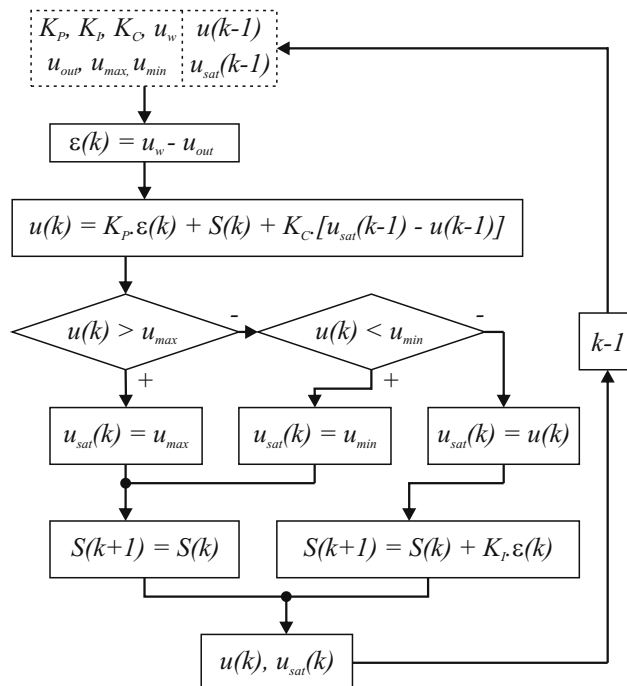
Přičteme-li k rovnici PS regulátoru složkového tvaru 7.2 korekční člen, vznikne algoritmus *Anti-windup* [23]:

$$u = K_P \cdot \varepsilon + \frac{K_P}{T_R} \int \varepsilon \cdot dt + K_C(u_{sat} - u) \quad (7.5)$$

Kde  $K_C$  je korekční konstanta,  $u_{sat}$  je výstup regulačního algoritmu za omezením a  $u$  výstup regulátoru před omezením. Na Obr. 7.5 je uvedeno blokové schéma *anti-windup* algoritmu. Po odečtení regulační odchylky je vypočten diskretní tvar regulační rovnice 7.5 a za ním následuje určení hloubky saturace  $u_{sat}$ . Sumace probíhá stejným způsobem jako u složkového tvaru algoritmu včetně bloku ošetření maximálního a minimálního výstupu. Na závěr jsou uloženy hodnoty  $u$  a  $u_{sat}$ , aby mohly sloužit jako zpětná vazba pro další cyklus algoritmu.



Obr. 7.4: Regulační algoritmus - rekurentní tvar



Obr. 7.5: Regulační algoritmus - anti-windup



## 7.4 Komunikace s uživatelem a PC

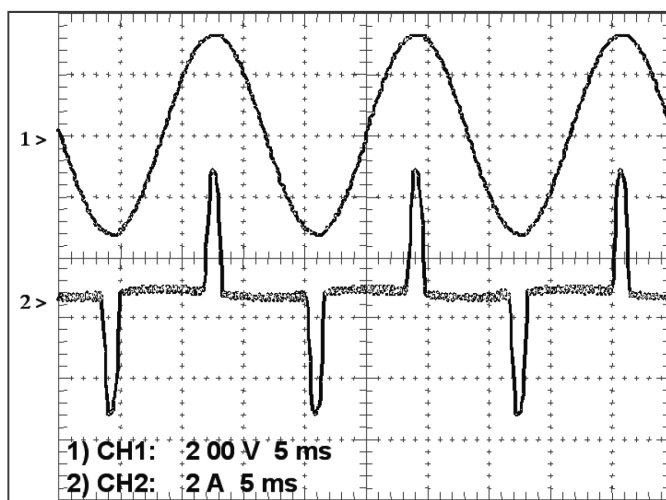
Výměna informací mezi mikroprocesorem a uživatelem probíhá v hlavní smyčce programu mimo rutinu přerušení. K zobrazování nastavených a aktuálních hodnot výstupního napětí a proudu byl použit LCD displej o počtu znaků 16 x 2, který je osazen na DPS rozhraní a zapsán do předního panelu spínaného zdroje. Podsvětlení tohoto displeje lze vypínat za pomoci přepínače, umístěného vedle. Další přepínač v panelu slouží pro zapínání/vypínání výstupu zdroje. Pro pohodlné nastavování výstupních hodnot jsou v panelu osazeny dva víceotáčkové potenciometry, na kterých je měřen úbytek napětí za pomoci A/D převodníku. Změřené napětí je v mikroprocesoru vyhodnoceno a zobrazeno na displeji.

Pro komunikaci mikroprocesoru s PC byl za pomoci lit. [24] navržen jednoduchý obvod s čipem FT323RL od firmy FTDI, který zprostředkovává konverzi mezi asynchronním sériovým rozhraním UART (RS-232) a USB. V procesoru je pro asynchronní sériový přenos použita jednotka SCI, jejíž výstup je dle referenční příručky [25] kompatibilní s uvedenou normou. Schéma a DPS obvodu s čipem FT323RL v programu Eagle je případně ke shlédnutí na přiloženém CD v souborech usb-uart.sch a usb-uart.brd.

# 8

## Vstupní obvody a PFC filtr

Impulzní zdroje způsobují svým provozem rušení, které může omezit, nebo znemožnit provoz ostatních zařízení. Toto rušení je dvojího charakteru, nízkofrekvenční a vysokofrekvenční. V druhém případě jde především o vyzařování elektromagnetických vln do prostoru. To lze potlačit vhodným návrhem a konstrukcí spínaného zdroje, případně jeho odstíněním. V prvním jmenovaném případě se jedná zejména o rušení druhou harmonickou složkou způsobené nabíjecími ději vstupních kondenzátorů o značné kapacitě připojených ke vstupnímu dvoucestnému usměrňovači. Proud má navíc nesinusový průběh, způsobuje proto i deformační výkon. Tvar síťového napětí a odebíraného proudu impulzním měničem bez odrušovacích prostředků je na Obr. 8.1. Šířka proudové špičky pak závisí především na vstupní kapacitě a na odebíraném výkonu.



**Obr. 8.1:** Průběh vstupního napětí (nahore) a proudu (dole) u spínaného zdroje bez odrušovacích prostředků |Převzato z [26]|

U neharmonických průběhů proudů a napětí dochází dle lit. [27] k nerovnosti:

$$S^2 \geq P^2 + Q^2 \quad (8.1)$$

Proto se zavádí pojem deformační výkon, který je definován rov. 8.2 a je popisován jako

výkon nesterých harmonických napětí a proudů. Stejně jako jalový výkon je newattový.

$$D = \sqrt{S^2 - (P^2 + Q^2)} \quad (8.2)$$

U neharmonických průběhů pak nestačí vyjadřovat účinník  $\cos\varphi$  a je zavedena veličina faktor výkonu (*Power Factor*) s označením PF:

$$PF = \frac{P}{S} = \frac{P}{\sqrt{P^2 + Q^2 + D^2}} \quad (8.3)$$

Jak uvádí lit. [27], pro posouzení obsahu harmonických složek v celkovém spektru se používá celkový činitel harmonických THF (rov. 8.4) nebo celkové harmonické zkreslení THD (rov. 8.5).

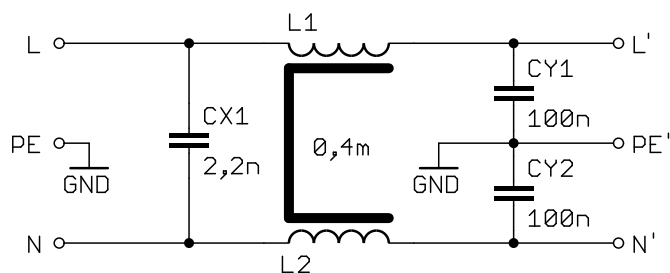
$$THF_U = \frac{\sqrt{\sum_{h=2}^{10} U_h^2}}{U} \quad THF_I = \frac{\sqrt{\sum_{h=2}^{10} I_h^2}}{I} \quad (8.4)$$

$$THD_U = \frac{\sqrt{\sum_{h=2}^{10} U_h^2}}{U_1} \quad THD_I = \frac{\sqrt{\sum_{h=2}^{10} I_h^2}}{I_1} \quad (8.5)$$

Přípustné hodnoty harmonických proudů zařízení se vstupním fázovým proudem do 16 A jsou uvedeny v normě ČSN EN 61000-3-2, do které spadá i navrhované zařízení.

## 8.1 EMC filtr

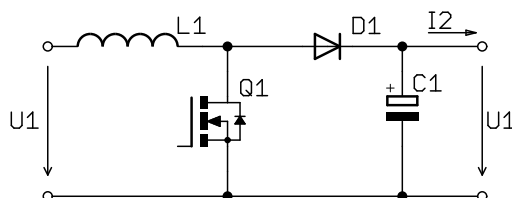
Vstupní EMC filtry jsou jedním z prostředků pro potlačení nežádoucího rušení ve spínaných zařízeních. Obsahují v podstatě 3 základní prvky. Těmi jsou proudově kompenzované tlumivky, alespoň jeden kondenzátor třídy X a dva kondenzátory třídy Y. Tlumivky jsou navinuté na společném jádře s vysokou permeabilitou. Jedná se o dvě souměrné cívky o stejném počtu závitů, které jsou zapojené tak, aby procházejí pracovní proud vytvořil dílčí magnetická pole, která se navzájem vykompenzují. Pro asymetrické proudy, reprezentující rušivou složku celkového proudu, představuje však tlumivka velkou indukčnost a tím dochází k potlačení těchto proudů. Kondenzátory jsou umístěny z důvodu omezení rušivých VF napětí. Kondenzátory třídy X jsou určeny pro použití tam, kde jejich průraz nemůže ohrozit bezpečnost lidského života a kondenzátory třídy Y se umísťují všude, kde je omezena přípustná hodnota unikajícího (svodového) proudu do vodiče PE a N. Filtr může být konstruován buďto z diskretních součástek a nebo lze zakoupit přímo celý modul. Pro zadanou aplikaci byl vybrán EMC filtr SCHURTER 5120.1006.0 s integrovaným síťovým konektorem IEC 60320. Tento filtr lze použít do hodnoty jmenovitého proudu 10 A a do hodnoty jmenovitého napětí 250 V(AC), což je plně postačující. Schéma zapojení integrovaného filtru i s hodnotami součástek je na Obr. 8.2.



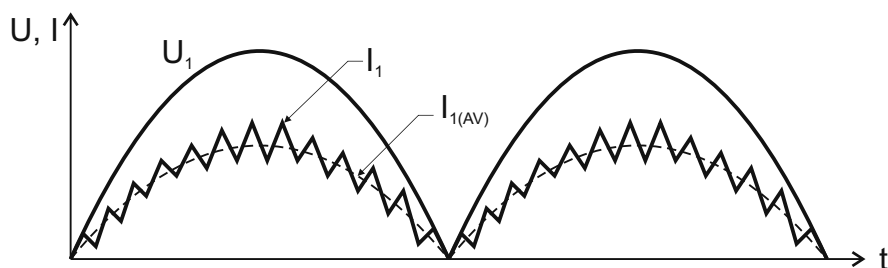
Obr. 8.2: Schéma vstupního filtru

## 8.2 PFC filtr

Tento filtr se umísťuje na vstup spínaného zařízení pro zmenšení velikosti harmonických složek vstupního proudu. Používají se zejména tři druhy: pasivní induktivní, pasivní kapacitní a aktivní PFC. Nejúčinnějšího potlačení harm. proudů dosahuje poslední jmenovaná metoda, proto bude u zadané aplikace použita.

Obr. 8.3: Principiální schéma jednočinného propustného zvyšujícího měniče (*step-up*)

Obvodové zapojení aktivního filtru PFC je dle Obr. 8.3 v podstatě stejné jako u jednočinného propustného zvyšujícího měniče (*step-up*). Ten pracuje tak, že v prvním cyklu je tranzistor  $Q_1$  sepnut a tím se v induktoru  $L_1$  akumuluje energie. Výstupní proud je po tuto dobu hrazen z kondenzátoru  $C_1$ . V dalším cyklu je tranzistor  $Q_1$  vypnut, na induktoru  $L_1$  se změnil polarita napětí a naakumulovaná energie se začne dodávat na výstup. Zároveň je i nabíjen kondenzátor  $C_1$ . Tento stav trvá do té doby, než tranzistor znovu zapne, nebo dokud není energie v induktoru zcela vyčerpána.



Obr. 8.4: Ilustrativní průběh vstupního napětí a proudu při použití aktivního PFC filtru

V případě aktivního PFC filtru je na vstupu zvyšujícího měniče síťové dvojnásobně usměrněné napětí  $U_1$ . Řízení je oproti klasickému zvyšujícímu měniči prováděno ve dvou

regulačních smyčkách. První regulační smyčka udržuje na výstupu měniče danou hladinu výstupního napětí  $U_2$  a v druhé regulační smyčce je na základě měření okamžitého vstupního napětí  $U_1$  udržován stejný tvar průběhu vstupního proudu  $I_1$ , tedy konstantní poměr okamžitých hodnot  $\frac{U_1}{I_1}$ . Dosahuje toho prostřednictvím řízení velikosti střední hodnoty proudu  $I_{1(AV)}$  v rámci spínací periody. Situace je naznačena na obr. 8.4, kde  $U_1$  je vstupní napětí,  $I_1$  vstupní proud a  $I_{1(AV)}$  střední hodnota vstupního proudu. Druhá jmenovaná regulace je dominantní, proto má PFC filtr oproti klasickému zvyšujícímu měnič, nebo jinému spínanému stabilizátoru napětí, velké provozní regulační odchylky výstupního napětí.

### 8.2.1 Tlumivka

Indukčnost vstupní tlumivky PFC filtru určuje zvlnění vstupního proudu  $\Delta I_1$ . Pro určení za jakých podmínek bude zvlnění proudu největší, byly provedeny následující úvahy a výpočty. Přenos napětí aktivního PFC filtru je dán vztahem 8.6,

$$M = \frac{U_2}{U_1} \quad (8.6)$$

kde  $U_1$  je usměrněné síťové vstupní napětí a  $U_2$  ideálně konstantní výstupní napětí. Jak uvádí například lit. [1], přenos zvyšujícího měniče  $M$  v závislosti na střídě řídicího PWM signálu  $D$  je:

$$M = \frac{1}{1-D} \quad (8.7)$$

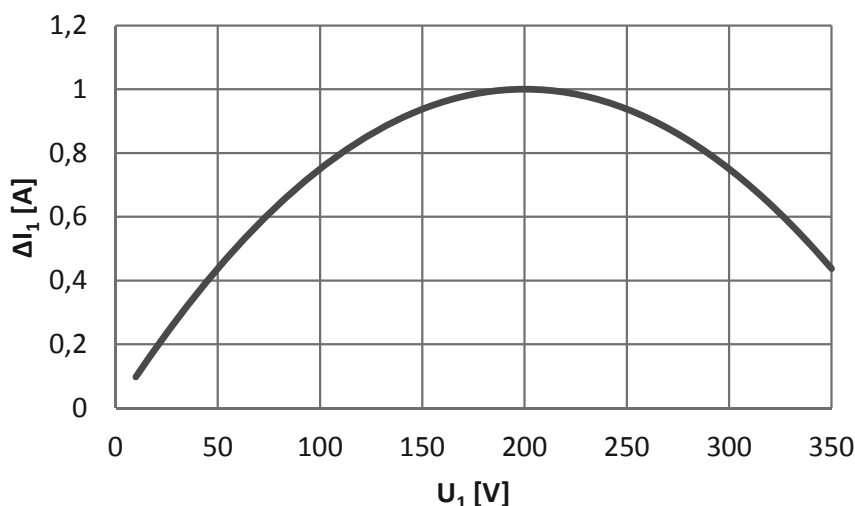
Po dosazení rov. 8.6 do vztahu 8.7 a vhodné úpravě vyjde závislost střídě na vstupním napětí (Výstupní napětí předpokládáme konstantní):

$$D = 1 - \frac{U_1}{U_2} \quad (8.8)$$

Z této závislosti vyplývá, že největší střída bude při minimálním vstupním napětí a nejmenší naopak při maximálním. Při určení spínací periody  $T_S = 10 \mu s$  ( $f_S = 100 kHz$ ), zvolení konstantního výstupu  $U_2 = 400 V$  a referenční indukčnosti  $L_{REF} = 1 mH$  je potom vyjádřena dle vztahu 8.9 závislost zvlnění proudu tlumivkou  $\Delta I_1$  na vstupním napětí  $U_1$ . Průběh této závislosti je zanesen v grafu na Obr. 8.5. Je zřejmé, že největší zvlnění proudu nastane při  $U_1 = \frac{U_2}{2} = 200 V$ , čemuž odpovídá střída  $D = 0,5$ .

$$\Delta I_1 = \frac{U_1}{L} D \cdot T_S \quad [A] \quad (8.9)$$

PFC kontrolér vytváří vstupní napětí pro hlavní měnič, který má pracovní rozsah 400–450 V. S přidáním rezervy bude tedy na výstupu PFC udržováno napětí mezi  $U_{2MAX} = 445 V$  a  $U_{2MIN} = 405 V$ . Při uvažování tolerance sítě 10% je minimální efektivní hodnota síťového napětí, která vyvolá největší vstupní proud  $U_{1(RMS)MIN} = 230 - 10\% = 207 \approx$



**Obr. 8.5:** Zvlnění proudu tlumivkou v závislosti na vstupním napětí pro konstantní výstup 400 V

200 V. Tomu odpovídá největší střední hodnota vstupního proudu tlumivkou  $I_{1(AV)}$  dle rov. 8.10. Protože zatím není známa účinnost spínaného zdroje, je k výstupnímu výkonu přičtena rezerva 15 %.

$$I_{1(AV)MAX} = \sqrt{2} \cdot I_{1(RMS)MAX} = \sqrt{2} \cdot \frac{P + rezerva}{U_{1MIN(RMS)}} = \sqrt{2} \cdot \frac{1050 + 15\%}{200} = 8,54 \quad [A] \quad (8.10)$$

Vyjádřením indukčnosti z rov. 8.9 a dosazením střídý z rov. 8.8 dospějeme ke vztahu 8.11:

$$L = \frac{U_1 \cdot T_S \cdot (1 - \frac{U_1}{U_2})}{\Delta I_1} \quad [H] \quad (8.11)$$

Dle předchozího zjištění je největší zvlnění vstupního proudu vyvoláno vstupním napětím  $U_1 = \frac{U_{2MAX}}{2}$ . Po dosazení tohoto vztahu do rov. 8.11 a zvolení maximálního zvlnění proudu  $\Delta I_1 = 40\% = 0,4 \cdot I_{1(AV)MAX} = 3,42 A$  lze vypočítat hodnotu potřebné indukčnosti vstupní tlumivky:

$$L = \frac{\frac{U_2}{4} \cdot T_S}{\Delta I_1} = \frac{\frac{445}{4} \cdot 10^{-5}}{3,42} = 325,67 \quad [\mu H] \quad (8.12)$$

Induktor bude realizován na dvojici jader ETD59 z materiálu 3F3. Z katalogu tohoto jádra [28] byla zjištěna hodnota efektivního průřezu  $S_{EF} = 368 mm^2$  a efektivní délka magnetického obvodu  $l_{EF} = 139 mm$ . Z dat v katalogu materiálu 3F3 [10] bylo určeno sycení  $B = 200 mT$  při permeabilitě  $\mu_r = 4500$ . Počet závitů cívky je pak určen:

$$N = L \cdot \frac{dI}{d\varphi} \quad [z] \quad (8.13)$$

$$N = L \cdot \frac{I_{1(AV)MAX} + \frac{\Delta I_1}{2}}{B \cdot S_{EF}} = 325,67 \cdot 10^{-6} \cdot \frac{8,54 + \frac{3,42}{2}}{200 \cdot 10^{-3} \cdot 368 \cdot 10^{-6}} = 46 \quad [z] \quad (8.14)$$

Délka vzduchové mezery ve středovém sloupku jader ETD59 lze vypočítat analogicky jako u blokujícího transformátoru z rov. 4.20. S dosazením hodnot  $L$ ,  $N$  a  $l_{EF}$  pak vychází délka vzduchové mezery  $l_{VZ} = 2,97 \text{ mm}$ .

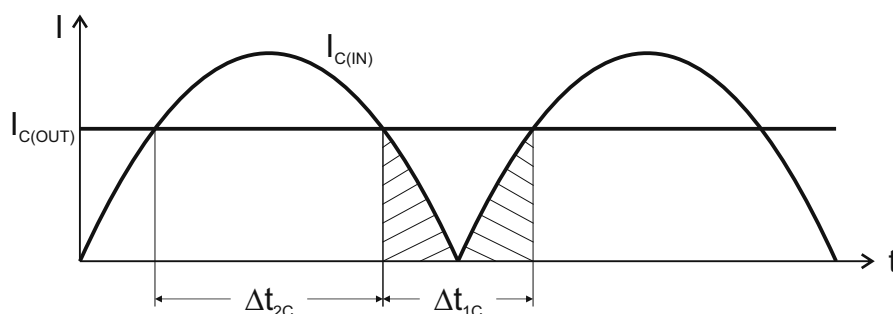
## 8.2.2 Kondenzátor

Při výpočtu kapacity výstupního kondenzátoru se vychází z obr. 8.6, kde je naznačen idealizovaný průběh vstupního proudu do kondenzátoru  $I_{C(IN)}$  a výstupního proudu z kondenzátoru  $I_{C(OUT)}$ . Proud z kondenzátoru je na výstup hrazen pouze po dobu  $\Delta t_{1C}$ , kdy je  $I_{C(IN)} < I_{C(OUT)}$ . V intervalu  $\Delta t_{2C}$  pak výstupem prochází vstupní proud  $I_{C(IN)}$ , který zároveň dobíjí kondenzátor. Střední hodnota vstupního proudu  $I_{C(IN)AV}$  v intervalu  $\Delta t_{1C}$  je dána rov. 8.15,

$$I_{C(IN)AV} = 2 \cdot \left( \frac{1}{\frac{\Delta t_{1C}}{2}} \int_0^{\frac{\Delta t_{1C}}{2}} I_{C(IN)MAX} \cdot \sin(\omega t) dt \right) = 3,9 \quad [A] \quad (8.15)$$

kde hodnota  $I_{C(IN)MAX}$  je rovna maximální střední hodnotě vstupního proudu PFC filtru  $I_{1(AV)MAX} = 8,54$  (viz. kap. 8.2.1) a  $\omega = 2\pi \cdot f_{site} = 2\pi \cdot 50$ . Hodnota  $\Delta t_{1C} = 2,96 \text{ ms}$  byla určena numericky z průsečíků proudů v obr. 8.6. Potřebná hodnota kapacity kondenzátoru při zvolení zvlnění výstupního napětí  $\Delta U_2 = 1 \text{ V}$  tedy je:

$$C = I_{C(IN)AV} \cdot \frac{\Delta t_{1C}}{\Delta U_2} = 3,9 \cdot \frac{2,96 \cdot 10^{-3}}{1} = 8,76 \quad [mF] \quad (8.16)$$



**Obr. 8.6:** Idealizovaný průběh vstupního a výstupního proudu výstupním kondenzátorem

## 9

# Závěr

Dle zadání práce byl v kap. 3 proveden rozbor možných koncepcí spínaného zdroje. Vybrány byly dvě nejvhodnější koncepce: plný můstek (*Full-Bridge*) a půlmůstek s kondenzátory (*Half-Bridge*). Pro obě topologie byl proveden orientační výpočet celkových ztrát, na základě kterého byla zvolena koncepce plného můstku jako energeticky výhodnějším řešením. Celkový ztrátový výkon  $P = 32,52 W$  je zde navíc vyzařován na čtyřech výkonových prvcích (namísto dvou u půlmůstku), čímž lze docílit efektivnějšího chlazení.

Návrhem pomocného zdroje, který zajišťuje napájení dílčích obvodů síťového spínaného zdroje, se zabývala kap. 4. Topologie izolovaného blokujícího měniče (*Flyback*) je zde řízena PWM kontrolérem UC3842. Po určení všech potřebných galvanicky oddělených výstupů, návrhu blokujícího transformátoru a výpočtu chlazení výkonového prvku, byl sestaven funkční vzorek. Po zprovoznění byla změřena zatěžovací charakteristika odbočky 5 V při různém zatížení odboček ostatních. Nejhorší výsledky byly změřeny ve stavu ostatních odboček naprázdno, nejlepší naopak při jejich plném zatížení. Dále byla změřena celková účinnost zdroje, která dosahovala při plném zatížení 82,38 % a se zmenšujícím se zatížením postupně klesala.

Kapitola 5 byla věnována především výpočtu chlazení výkonových prvků a návrhu pasivních výkonových součástek. Pro chlazení čtyř tranzistorů MOSFET a usměrňovače na sekundární straně transformátoru byl zvolen jednotný chladič s vypočtenou hodnotou tepelného odporu  $R_{\theta SA} = 0,9^{\circ}C/W$ , který byl situován do zadní části konstrukčního boxu.

Obvody pro měření napětí a proudu spolu s budiči tranzistorů byly popsány v kap. 6. Pro měření výstupního proudu hlavního měniče a vstupního proudu PFC byl použit integrovaný obvod ACS713 a proud primárním vinutím impulzního transformátoru je snímán SMT proudovým měřicím transformátorem B82801A, jehož výstupní signál je usměrněn prostřednictvím navrženého precizního usměrňovače. Pro galvanicky oddělená měření napětí PFC kontroléru bylo použito zapojení kompenzující převody a teplotní driftы optočtenů. Buzení tranzistorů zajišťují obvody HCPL-316J s integrovanou desaturační ochranou.

V kapitole 7 byla věnována pozornost především způsobu řízení. Po stručném po-



pisu procesoru a navržené vývojové desky byly rozebrány dva zásadní moduly procesoru: ePWM jednotka a A/D převodník. Následoval popis tří číslicových PS regulátorů, kterým je věnována pozornost za účelem zjištění, jaký z nich produkuje u daného spínaného zdroje nejlepší výsledky. Pro komunikaci s uživatelem byl zvolen LCD displej se dvěma potenciometry a výměnu informací s PC zajišťuje obvod FT323RL.

Určení vstupního EMC filtru spolu s návrhem aktivního PFC filtru byl proveden v kap. 8. První jmenovaný obvod byl osazen jako modul s integrovanou vstupní síťovou zásuvkou. Pro aktivní PFC filtr byla kompletně navržena vstupní tlumivka a výstupní kondenzátor.

Kromě aktivního PFC filtru byly všechny bloky síťového spínaného zdroje sestrojeny a umístěny do konstrukčního boxu. Fotografie sestaveného zařízení je v příloze na Obr. C.1. Zdroj však prozatím nebyl oživen a z toho důvodu nemohly být odměřeny jeho parametry. S tím souvisí další vývoj zařízení, jehož cílem zprovoznit sestrojený vzorek a odměřit parametry stanovené ve čtvrtém bodu zadání tak, aby mohly být výsledky prezentovány u obhajoby této práce.

Od volitelného úkolu, kterým bylo vytvoření jednoduchého software pro PC, bylo upuštěno.

# Literatura

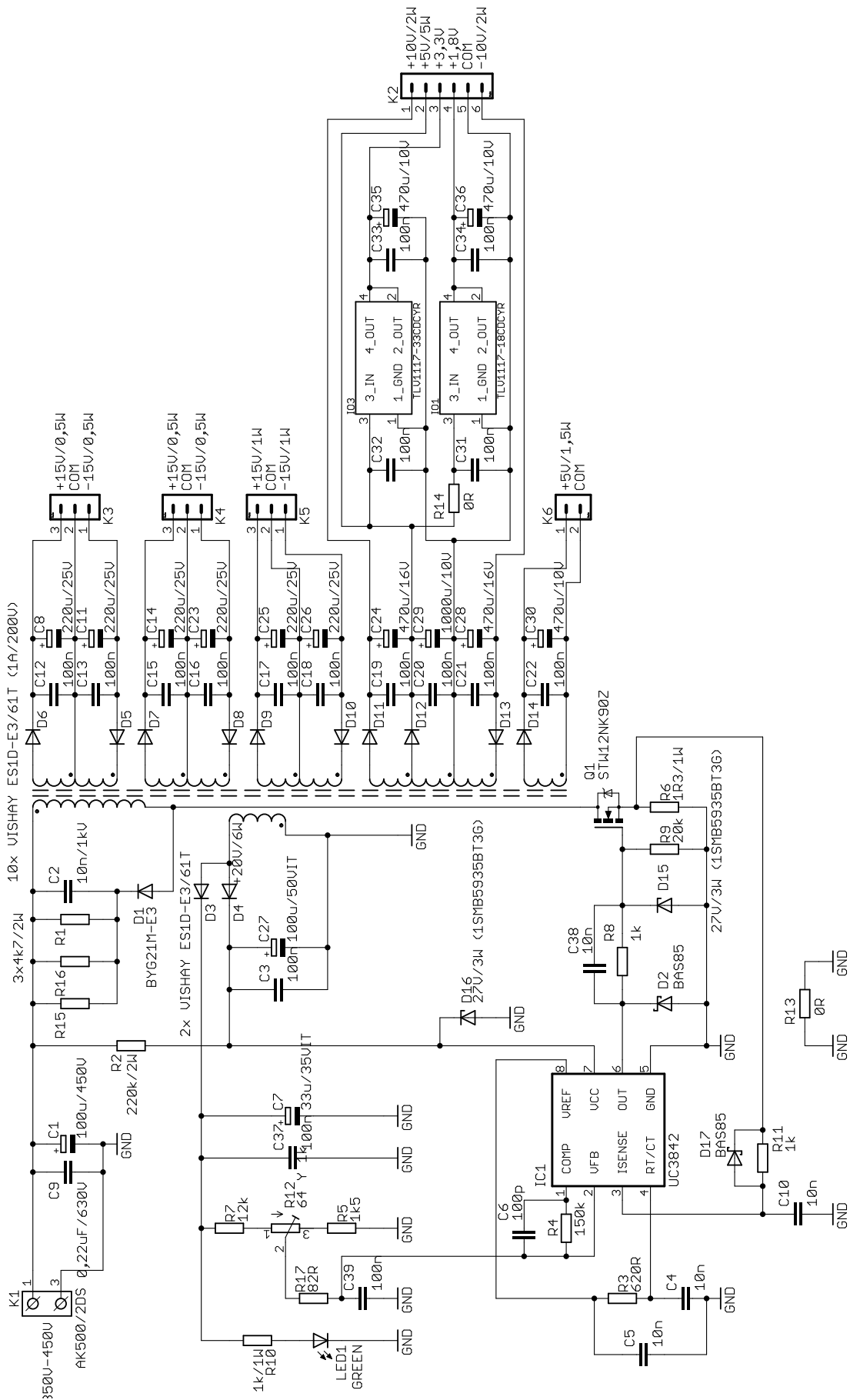
- [1] BILLINGS, Keith H a Taylor MOREY. *Switchmode power supply handbook*. 3rd ed. New York: McGraw-Hill Professional, c2011, 1 v. (various pagings). ISBN 00-716-3971-3.
- [2] HAMMERBAUER, Jiří. *Elektronické napájecí zdroje a akumulátory*. Vyd. 2. Plzeň: Západočeská univerzita, Elektrotechnická fakulta, 1998, 181 s. ISBN 80-708-2411-5.
- [3] KREJČÍŘÍK, Alexandr. *Napájecí zdroje I.: Základní zapojení analogových a spínacích napájecích zdrojů*. 2. vyd. Praha: BEN, 1997, 341 s. ISBN 80-860-5602-3.
- [4] IRFP450, SiHFP450. *Power MOSFET* [online]. 2008 [cit. 2012-10-15]. Dostupné z: <http://www.vishay.com/docs/91233/91233.pdf>
- [5] SODHI, Ritu, Steve BROWN a Dan KINZER. Integrated design environment for DC/DC converter FET optimization. *Proceedings of the ... International Symposium on Power Semiconductor Devices: ISPSD* [online]. 1999, 11th, 241 - 244 [cit. 2012-10-15]. ISSN 1063-6854. DOI: 10.1109/ISPSD.1999.764108. Dostupné z: <http://ieeexplore.ieee.org>
- [6] XIONG, Yali, Shan SUN, Hongwei JIA, Patrick SHEA a Z. JOHN SHEN. New Physical Insights on Power MOSFET Switching Losses. *IEEE Transactions on Power Electronics* [online]. 2009, roč. 24, č. 2, s. 525-531 [cit. 2012-10-15]. ISSN 0885-8993. DOI: 10.1109/TPEL.2008.2006567. Dostupné z: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=4783535>
- [7] UC3842/3/4/5 Provides Low-Cost Current-Mode Control. *Unitrode Application Note U-100A* [online]. 1999 [cit. 2013-02-10]. Dostupné z: <http://www.ti.com/lit/an/slua143/slua143.pdf>
- [8] Current Mode PWM Controller: UC3842/3/4/5. *SLUS223C* [online]. Texas Instruments, 2007 [cit. 2013-04-07]. Dostupné z: <http://www.ti.com/lit/ds/slus223c/slus223c.pdf>
- [9] ETD34/17/11: ETD cores and accessories. *Ferroxcube Datasheet* [online]. 2008 [cit. 2013-04-10]. Dostupné z: <http://www.ferroxcube.com/prod/assets/etd34.pdf>

- [10] 3F3: Material specification. *Ferroxcube Datasheet* [online]. 2008 [cit. 2013-04-10]. Dostupné z: <http://www.ferroxcube.com/prod/assets/3f3.pdf>
- [11] FUKÁTKO, Tomáš; FUKÁTKO, Jaroslav. *Teplo a chlazení v elektronice II.* 1. vydání. Praha : BEN - technická literatura, 2006. 120 s.
- [12] STENGL, Jens Peer; TIHANYI, Jenö. *Výkonové tranzistory MOSFET.* 1. české vydání. Praha : BEN - technická literatura, 1999. 192 s.
- [13] STW12NK90Z. *STMicroelectronics* [online]. 2011 [cit. 2013-04-12]. Rev 6. Dostupné z: <http://www.st.com>
- [14] 60CPQ150: Shottky rectifier [online]. rev. B, 10/06 [cit. 2013-03-30]. Dostupné z: <http://www.irf.com/product-info/datasheets/data/60cpq150.pdf>
- [15] ETD49/25/16: ETD cores and accessories. *Ferroxcube Datasheet* [online]. 2008 [cit. 2013-04-18]. Dostupné z: <http://www.ferroxcube.com/prod/assets/etd49.pdf>
- [16] ACS713: Fully Integrated, Hall Effect-Based Linear Current Sensor IC with 2.1 kVRMS Voltage Isolation and a Low-Resistance Current Conductor. *Datasheets* [online]. Rev. 12, 2013 [cit. 2013-04-26]. Dostupné z: <http://www.allegromicro.com>
- [17] SMT current sense transformers: B82801A. *EPCOS Datasheet* [online]. 2012 [cit. 2013-04-26]. Dostupné z: <http://www.epcos.com/inf/85/ds/b82801a.pdf>
- [18] AN1353: Op Amp Rectifiers, Peak Detectors and Clamps. *Microchip Application Notes* [online]. 2011 [cit. 2013-04-26]. Dostupné z: <http://ww1.microchip.com/downloads/en/AppNotes/01353A.pdf>
- [19] HCPL-316J: 2.5 Amp Gate Drive Optocoupler with Integrated (VCE) Desaturation Detection and Fault Status Feedback. *Avago Technologies Data Sheet* [online]. 2011 [cit. 2013-04-27]. Dostupné z: <http://www.avagotech.com/docs/AV02-0717EN>
- [20] TMS320F28044: Digital Signal Processor. *Texas Instrument Data Manual* [online]. 2010 [cit. 2013-04-28]. Dostupné z: <http://www.ti.com/lit/ds/sprs357c/sprs357c.pdf>
- [21] TMS320x280x, 2801x, 2804x Enhanced Pulse Width Modulator (ePWM) Module: 8PRU791F. *Texas Instrument Reference Guide* [online]. 2009 [cit. 2013-04-29]. Dostupné z: <http://www.ti.com/lit/ug/spru791f/spru791f.pdf>
- [22] TMS320x280x, 2801x, 2804x DSP Analog-to-Digital Converter (ADC): 8PRU716D. *Texas Instrument Reference Guide* [online]. 2010 [cit. 2013-04-29]. Dostupné z: <http://www.ti.com/lit/ug/spru716d/spru716d.pdf>
- [23] PEROUTKA, Zdeněk. FAKULTA ELEKTROTECHNICKÁ, ZČU v Plzni. *Výběr z přednášek předmětu Mikroprocesorové řízení pohonů (KEV/MRP).* Rev. 2. Plzeň, 2008. Dostupné z: <http://courseware.zcu.cz>

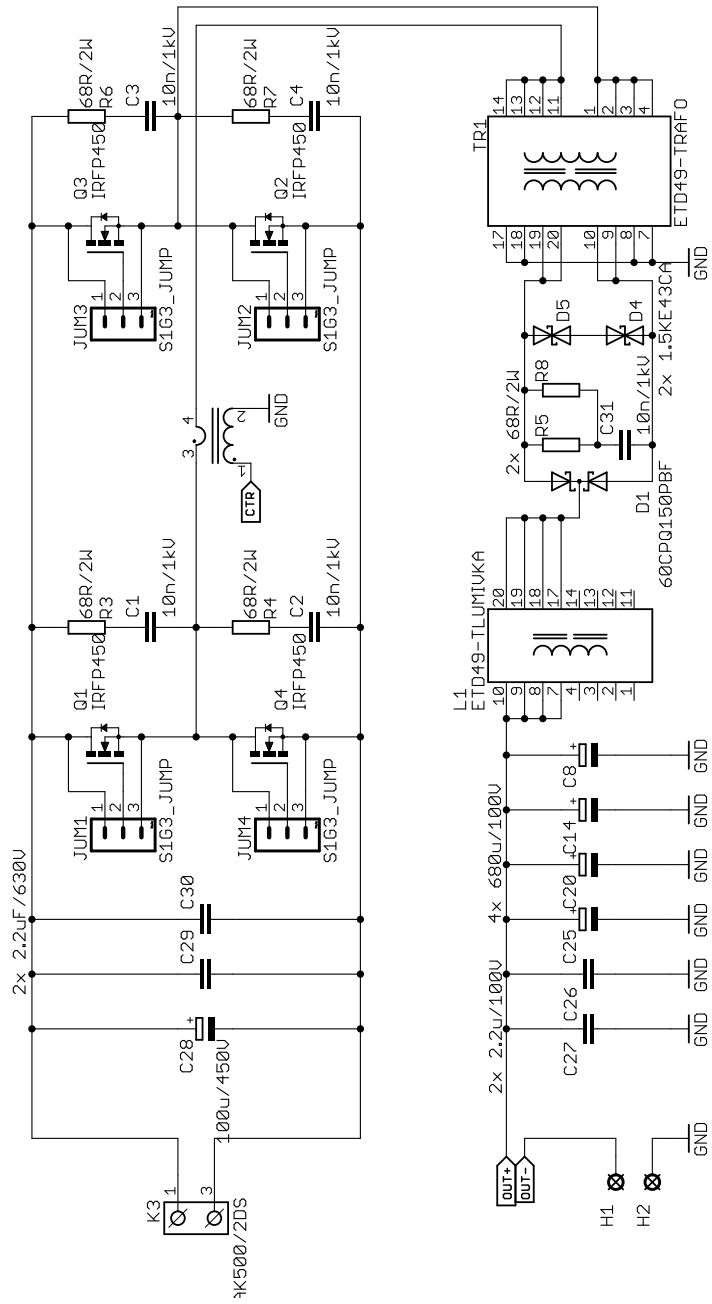
- [24] Future Technology Devices International Ltd.: FT232R USB UART IC. *Datasheet* [online]. 2010 [cit. 2013-04-29]. Dostupné z: <http://www.ftdichip.com/>
- [25] TMS320x280x, 2801x, 2804x Serial Communications Interface (SCI): SPRUFK7B. *Texas Instruments Reference Guide* [online]. 2011 [cit. 2013-04-29]. Dostupné z: <http://www.ti.com/lit/ug/sprufk7b/sprufk7b.pdf>
- [26] ON SEMICONDUCTOR. *Power Factor Correction (PFC) Handbook: Choosing the Right Power Factor Controller Solution* [online]. Rev. 4. 2011 [cit. 2013-05-05]. Dostupné z: <http://www.onsemi.com/pub`link/Collateral/HBD853-D.PDF>
- [27] KŮS, Václav. *Vliv polovodičových měničů na napájecí soustavu*. 1. vyd. Praha: BEN - technická literatura, 2002, 183 s. ISBN 80-730-0062-8.
- [28] ETD59/31/22: ETD cores and accessories. *Ferroxcube Datasheet* [online]. 2008 [cit. 2013-05-07]. Dostupné z: <http://www.ferroxcube.com/prod/assets/etd59.pdf>

# Příloha A

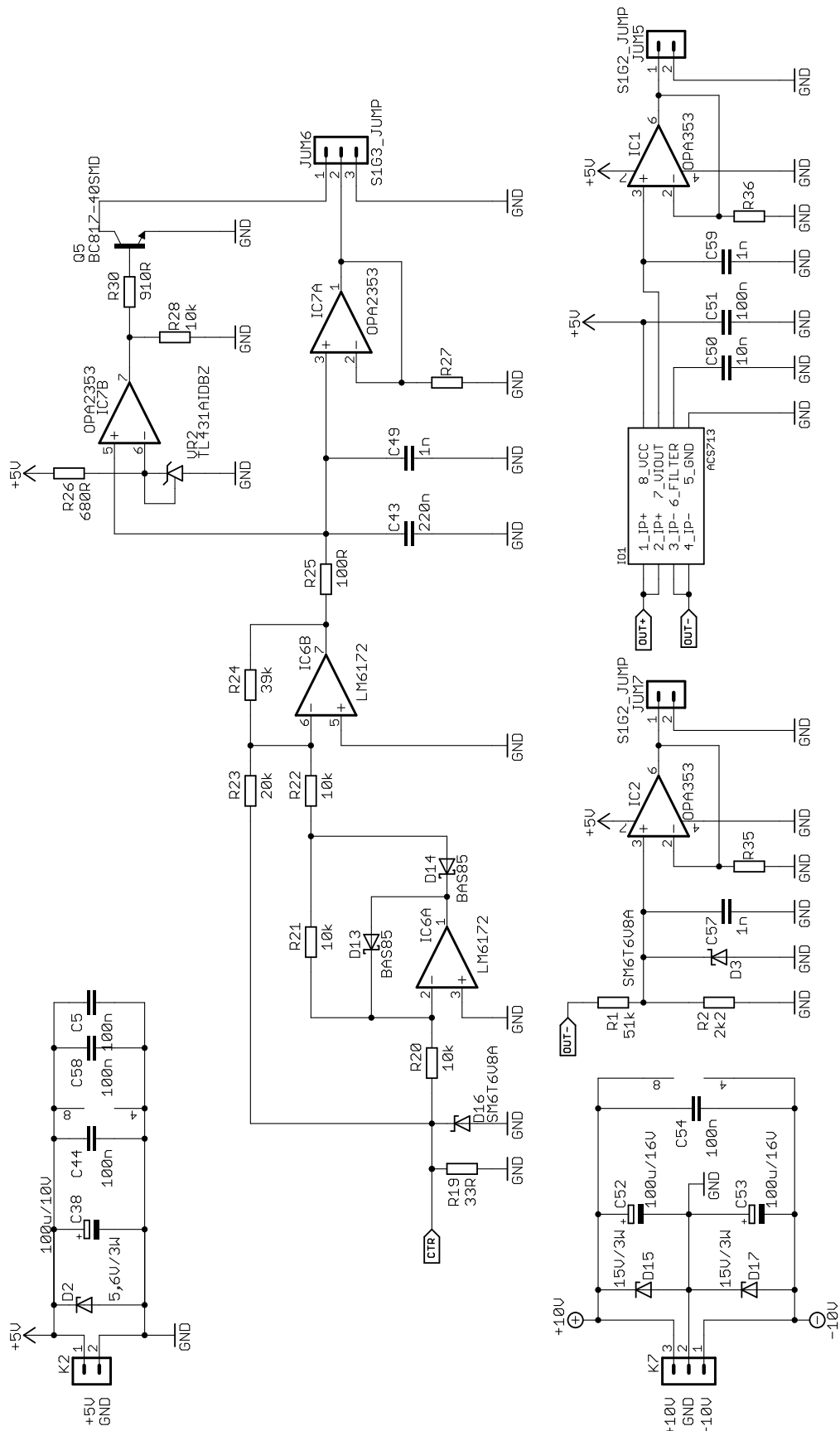
## Schémata zapojení



Obr. A.1: Úplné schéma pomocného zdroje



Obr. A.2: Schéma hlavního měniče



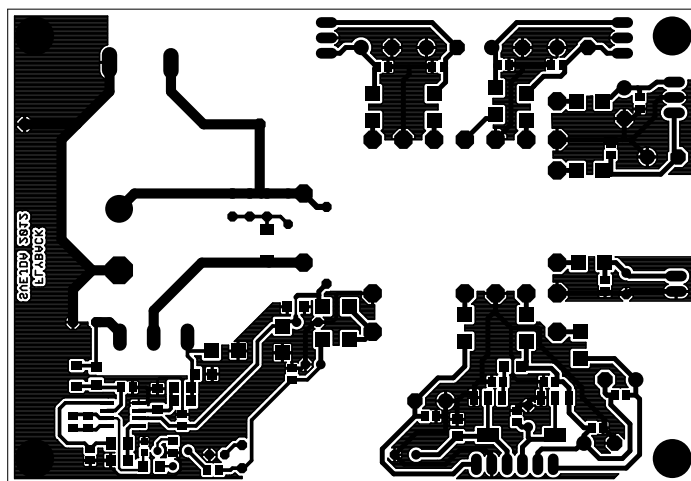
Obr. A.3: Schéma měřících obvodů hlavního měniče



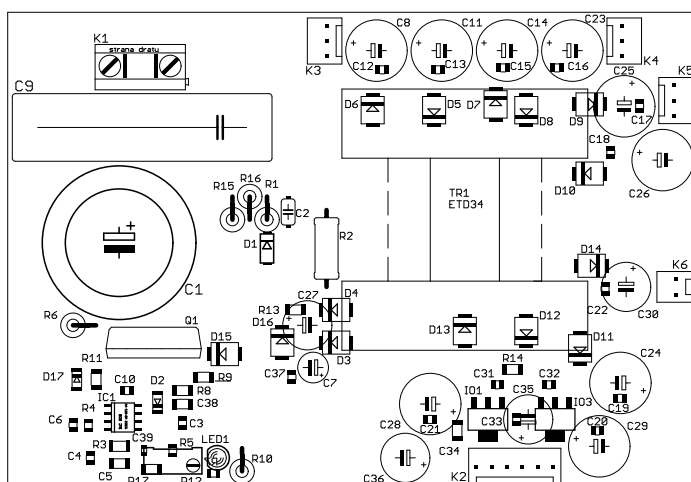


# Příloha B

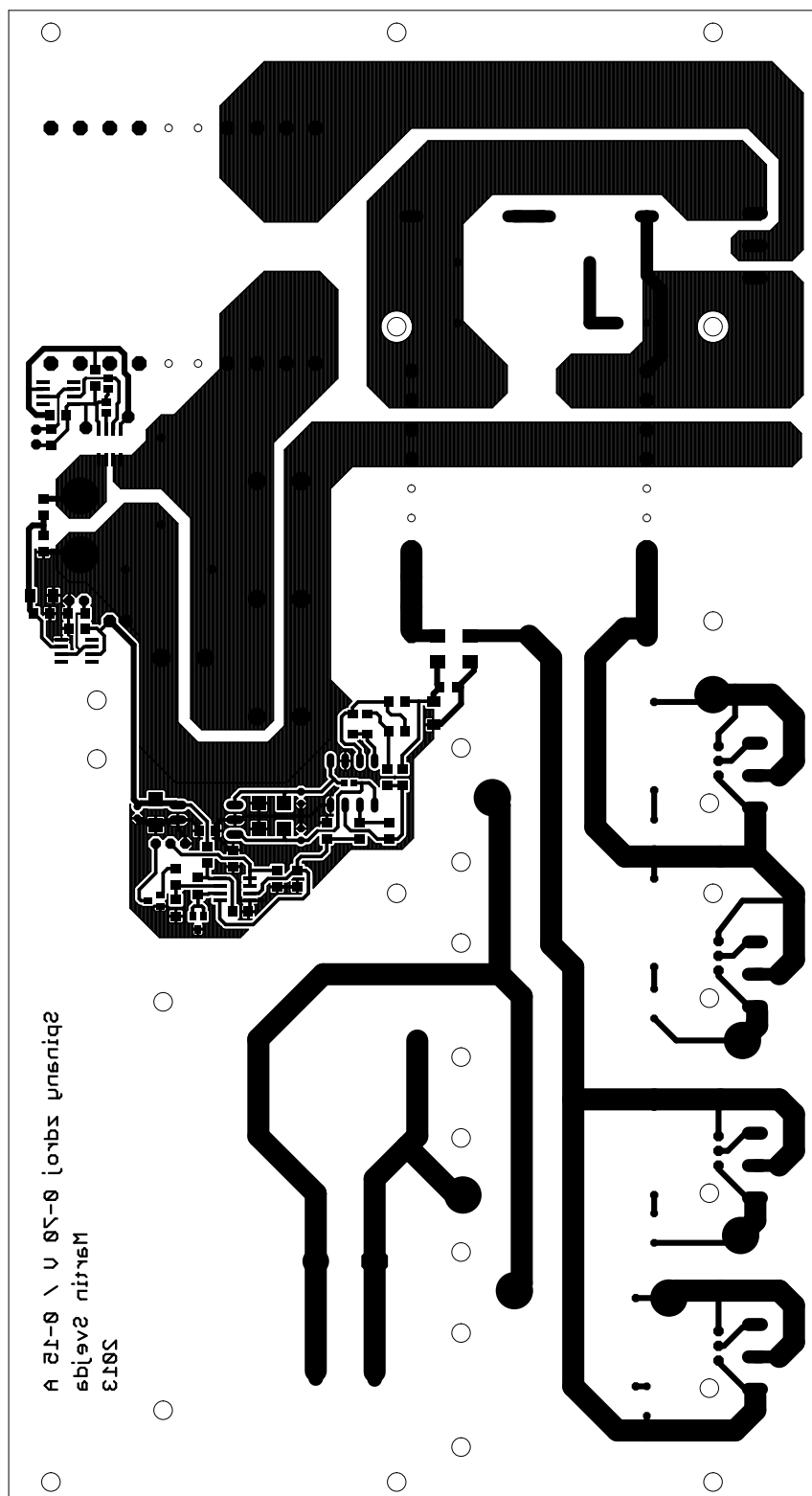
## Desky plošných spojů, výkresy



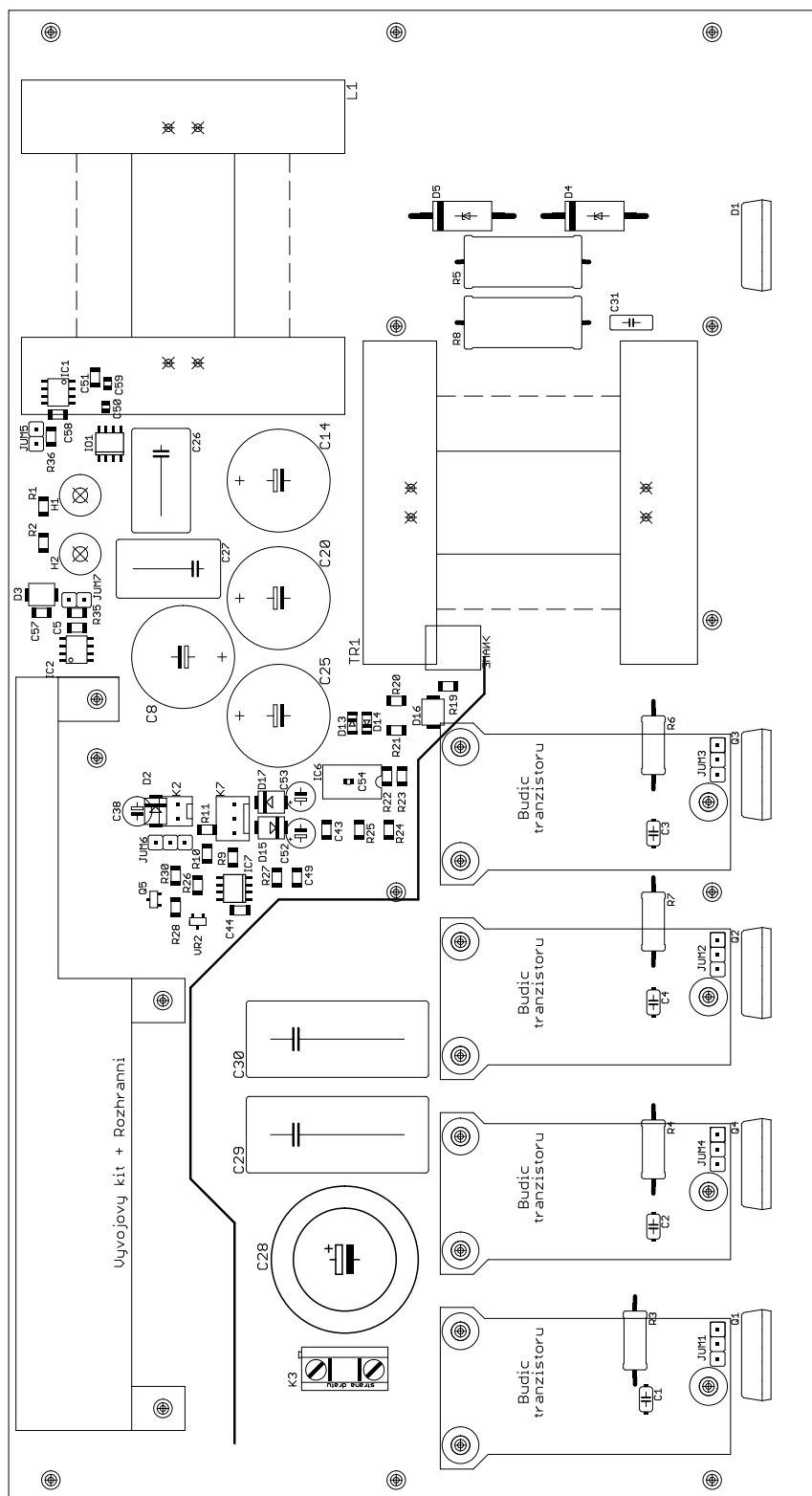
Obr. B.1: Deska plošných spojů pomocného zdroje (1:1,25)



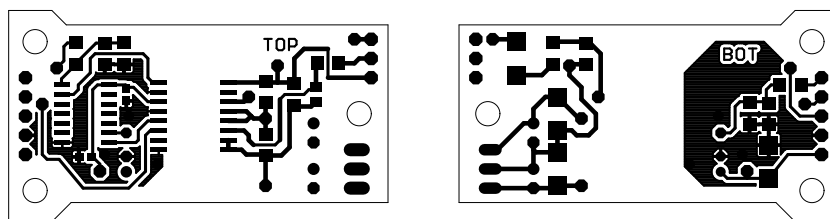
Obr. B.2: Osazovací plán pomocného zdroje (1:1,25)



Obr. B.3: Základní deska plošných spojů hlavního měniče (1:1,25)



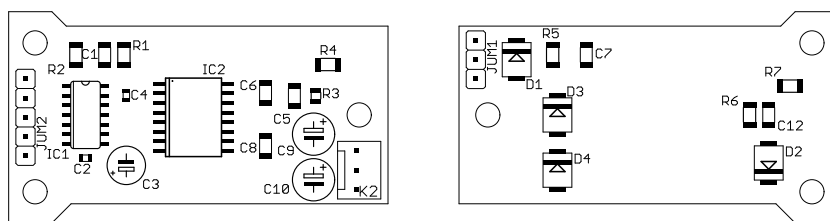
Obr. B.4: Osazovací plán základní desky hlavního měniče (1:1,25)



(a) vrstva TOP

(b) vrstva BOTTOM

**Obr. B.5:** Dvouvrstvá deska plošných spojů budiče MOSFET (1:1)



(a) vrstva TOP

(b) vrstva BOTTOM

**Obr. B.6:** Osazovací plán dvoustranné desky budiče MOSFET (1:1)

# Příloha C

## Fotografie



Obr. C.1: Fotografie sestaveného spínaného zdroje