



## Hodnocení diplomové práce oponentem

|              |  |             |           |
|--------------|--|-------------|-----------|
| Název práce: | Návrh univerzální mikroprocesorové desky s FPGA a procesorem ARM |             |           |
| Student:     | Bc. Petr LOKAJÍČEK   | Std. číslo: | E10N0207P |
| Oponent:     | Ing. Petr Burian   |             |           |

| Kritéria hodnocení práce oponentem                          | Max. body | Přidělené body |
|---|-----------|----------------|
| Splnění zadání práce (posuzuje se i stupeň kvality splnění) | 25        | 5              |
| Odborná úroveň práce  | 50        | 5              |
| Interpretace výsledků a jejich diskuze, příp. aplikace      | 15        | 2              |
| Formální zpracování práce, dodržování norem                 | 10        | 3              |

### Hodnocení obsahu a kvality práce, připomínky:

Předkládaná diplomová práce se zabývá návrhem univerzální mikroprocesorové desky s obvodem FPGA a procesorem s jádrem ARM.

První dvě kapitoly jsou věnovány obecnému popisu procesorů s jádrem ARM a obvodů FPGA. Tato část práce je akceptovatelná.

Druhá polovina práce se věnuje vlastnímu návrhu mikroprocesorové desky. Tento popis je velmi stručný a rozhodně neuspokojivý. Autor toho v této části práce mnoho nenabízí, pomineme-li napájecí zdroj, "katalogové" zapojení převodníku pro sběrnici RS-232 a budiče pro Ethernet, jedná se jen o vyvedení signálů na pinové lišty. Z technického hlediska je zvolený FPGA obvod zbytečně archaický. Zvolená 8-bitová paralelní sběrnice též není nejlepší řešení; měla by být rozšířena o pomocné řídicí signály. Na desce jsou vyvedeny dva JTAG konektory, avšak JTAG rozhraní obvodu FPGA není vůbec připojeno. Stejně tak není korektně nakonfigurován režim bootování FPGA obvodu pomocí signálů MSELx. Schéma obsahuje množství nedostatků a to jak z technického hlediska (například blokovací kondenzátory, nezapojené napájení u integrovaného obvodu MAX3221 apod.), tak z hlediska formálního (značky kondenzátorů, rezistorů, rohové razítko atd.). Návrh DPS není očividně dokončen a obsahuje technologické konflikty. Závažnějším faktem ovšem je, že nedošlo k realizaci desky, tudíž nebyl splněn významný bod zadání. Práce neobsahuje CD přílohu s návrhovými daty a tak není možné návrh desky podrobněji zkoumat a devalvuje to přínos celé práce.

Předkládaná práce je zřejmě zatížena nedostatkem času na její vypracování. Častý je výskyt překlepů, gramatických chyb, špatného skloňování a obecných frází. Mezery mezi odstavci jsou enormní a zkreslují tak reálný počet stránek. V textu se vyskytuje odkaz na neexistující přílohu či na obrázek "XY". Práce je psána spíše "žurnalistickým" stylem, což graduje například kapitolou 4.1. Další výrazy typu "ještě více embedded procesor" asi není vhodné v DP používat vůbec.

Závěr práce je naprosto nedostačující a bohužel odráží celkovou kvalitu práce.

Ze zmíněných důvodů, nelze práci doporučit k obhajobě.

### Dotazy oponenta k práci:

- Jak jste řešil vystavování resetovacích signálů pro procesor a FPGA ?
- Můžete vysvětlit jakým způsobem by mělo docházet k výměně dat mezi FPGA a procesorem ?
- Diskutujte ekonomickou stránku projektu.
- Uveďte na pravou míru parametry uvedené u zvoleného obvodu FPGA, opravdu obsahuje makrobuňky ? Jak je to s teplotním rozsahem ?
- V práci na str. 31 uvádíte, že blokovací kondenzátory jste použil kvůli stabilizaci napětí. Trváte na tomto tvrzení ?

Diplomovou práci hodnotím klasifikací **nevyhovuje** (podle klasifikační stupnice dané směrnici děkana FEL)

Západočeská univerzita v Plzni  
Fakulta elektrotechnická  
katedra elektroenergetiky a ekologie

*Shrnutí kopie s originálem*

22.5.2013