

**ZÁPADOČESKÁ UNIVERZITA V PLZNI  
FAKULTA ELEKTROTECHNICKÁ**

**KATEDRA ELEKTROENERGETIKY A EKOLOGIE**

# **DIPLOMOVÁ PRÁCE**

**Testovací pracoviště pro dveřní řídicí jednotku  
automobilu**

ZÁPADOČESKÁ UNIVERZITA V PLZNI

Fakulta elektrotechnická

Akademický rok: 2013/2014

## ZADÁNÍ DIPLOMOVÉ PRÁCE

(PROJEKTU, UMĚLECKÉHO DÍLA, UMĚLECKÉHO VÝKONU)

Jméno a příjmení: **Bc. Jan JENÍČEK**  
Osobní číslo: **E12N0139P**  
Studijní program: **N2644 Aplikovaná elektrotechnika**  
Studijní obor: **Aplikovaná elektrotechnika**  
Název tématu: **Testovací pracoviště pro dveřní řídicí jednotku automobilu**  
Zadávající katedra: **Katedra elektroenergetiky a ekologie**

### Z á s a d y p r o v y p r a c o v á n í :

1. Seznamte se s danou řídicí jednotkou a zdokumentujte soubor jejích vstupů a výstupů a jejich napojení na daný testovací systém.
2. Navrhněte a implementujte model okolí pro uzavření zpětnovazebních smyček a zprovozněte jej na testovacím systému.
3. Zhodnoťte dosažené možnosti testovacího pracoviště.

Rozsah grafických prací: podle doporučení vedoucího

Rozsah pracovní zprávy: 30 - 40 stran

Forma zpracování diplomové práce: tištěná/elektronická

Seznam odborné literatury:

**Student si vhodnou literaturu vyhledá v dostupných pramenech podle doporučení vedoucího práce.**

Vedoucí diplomové práce:

**Ing. Michal Kubík, Ph.D.**

Katedra aplikované elektroniky a telekomunikací

Datum zadání diplomové práce:

**14. října 2013**

Termín odevzdání diplomové práce:

**12. května 2014**

Doc. Ing. Jiří Hammerbauer, Ph.D.  
děkan



Doc. Ing. Karel Noháč, Ph.D.  
vedoucí katedry

V Plzni dne 14. října 2013

## **Abstrakt**

Předkládaná diplomová práce je zaměřena na analýzu testovacího pracoviště, určeného k testování řídicí jednotky dveří osobního automobilu, využívajícího metodu testování Hardware in the Loop (HiL). V úvodu této práce je stručný přehled teorie automatizovaného testování. Práce dále popisuje testovanou jednotku a hardwarové a softwarové prostředky pracoviště. Hlavní část se zabývá analýzou stávajícího modelu pro HiL testování. Následuje teoretický rozbor a vytvořením modelu odezvy elektricky ovládaného zpětného zrcátka. Závěr shrnuje výsledky této práce a možnosti testovacího systému s ohledem na jeho uplatnění.

## **Klíčová slova**

Hardware in the Loop, HiL, automatizace testování, elektronická řídicí jednotka, PROVEtech, Modelování.



## **Abstract**

The master thesis presents an analysis of the test-bench workstation for testing of the door control unit used in a passenger car. The test-bench uses method so called Hardware in the Loop automated testing. Brief summary of the automated testing theory is mentioned at the beginning of the thesis. Following section deals with the ECU description. Capability of the test-bench's hardware and software are described in following section. The analysis of the test-bench's model is the main part of the thesis, followed by the theoretical and practical application of the model of the electrically controlled mirror. The conclusion summarizes the results of this thesis and the capabilities of the test system in term of its application.

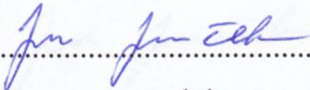
## **Key words**

Hardware in the Loop, HiL, Test Automation, Electronic Control Unit, PROVEtech, Modelling.

## Prohlášení

Prohlašuji, že jsem tuto diplomovou práci vypracoval samostatně, s použitím odborné literatury a pramenů uvedených v seznamu, který je součástí této diplomové práce.

Dále prohlašuji, že veškerý software, použitý při řešení této diplomové práce, je legální. Některé výrazy uvedené v této práci mohou být ochrannými známkami nebo registrovanými ochrannými známkami jejich případných vlastníků a uvedením těchto výrazů nejsou zpochybněna jejich vlastnická práva.



.....

podpis

V Plzni dne: 12.05.2014

Bc. Jan Jeníček

## **Poděkování**

Tímto bych rád poděkoval vedoucímu diplomové práce. Ing. Michalu Kubíkovi, Ph.D. za cenné profesionální rady, připomínky a metodické vedení práce.

# Obsah

<b>OBSAH</b> .....	<b>7</b>
<b>SEZNAM SYMBOLŮ A ZKRATEK</b> .....	<b>8</b>
<b>1 ÚVOD</b> .....	<b>9</b>
1.1 CÍLE PRÁCE.....	9
1.2 ÚVOD DO HiL TESTOVÁNÍ .....	9
<b>2 TESTOVANÁ JEDNOTKA</b> .....	<b>11</b>
<b>3 HARDWAROVÉ VYBAVENÍ TESTOVACÍHO SYSTÉMU</b> .....	<b>14</b>
3.1 OPERÁTORSKÉ STANOVIŠTĚ.....	15
3.2 TESTOVACÍ PLATFORMA – TESTBENCH.....	15
3.2.1 <i>Napájení testovací platformy</i> .....	15
3.2.2 <i>Hardware pro běh modelu v reálném čase</i> .....	16
3.2.3 <i>Úprava signálů – Signal Conditioning</i> .....	21
3.2.4 <i>Napájení testovaného zařízení</i> .....	21
3.3 ZÁTĚŽ TESTOVANÉ ŘÍDICÍ JEDNOTKY .....	22
<b>4 SOFTWAREOVÉ VYBAVENÍ TESTOVACÍHO SYSTÉMU</b> .....	<b>23</b>
4.1 SOFTWARE FIRMY DSPACE .....	23
4.2 MATLAB A SIMULINK .....	23
4.2.1 <i>Matlab</i> .....	23
4.2.2 <i>Simulink</i> .....	23
4.3 PROVĚTECH:TA.....	24
4.3.1 <i>Workpage</i> .....	24
4.3.2 <i>Test Manager</i> .....	25
4.3.3 <i>Diagnostic</i> .....	26
4.3.4 <i>Fault simulation</i> .....	27
<b>5 ANALÝZA MODELU V REÁLNÉM ČASE</b> .....	<b>29</b>
5.1 HARDWARE .....	30
5.2 SIGNAL CONDITIONING.....	31
5.2.1 <i>Vyhodnocované signály</i> .....	31
5.2.2 <i>Výstupní signály</i> .....	32
5.3 PLANT.....	34
5.4 CAN RESTBUS SIMULATION.....	34
<b>6 MODEL ZPĚTNÉHO ZRCÁTKA</b> .....	<b>37</b>
6.1 TEORETICKÁ ROZVAHA.....	37
6.2 VYTVOŘENÍ MODELU.....	38
<b>7 PŘESUN KONFIGURAČNÍCH SOUBORŮ</b> .....	<b>39</b>
7.1 USPOŘÁDÁNÍ SLOŽEK NA SÍTOVÉM ÚLOŽIŠTI .....	39
7.2 KLÍČOVÉ ZMĚNY V KONFIGURAČNÍCH SOUBORECH .....	40
<b>ZÁVĚR</b> .....	<b>41</b>
<b>SEZNAM LITERATURY A INFORMAČNÍCH ZDROJŮ</b> .....	<b>43</b>
<b>PŘÍLOHA A – VYUŽITÍ KONEKTORŮ TESTOVACÍ PLATFORMY</b> .....	<b>44</b>
<b>PŘÍLOHA B – VÝSTUPNÍ KONEKTORY KARET DSPACE</b> .....	<b>45</b>



## Seznam symbolů a zkratk

CAN.....	Controller Area Network
DUT .....	Device under Test – testované zařízení
ECU .....	Electronic Control Unit – elektronická řídicí jednotka
FIU .....	Failure Insertion Unit – jednotka pro vkládání poruch
HiL.....	Hardware in the Loop
HW.....	Hardware
IR .....	Infra-Red
ISA.....	Industry Standard Architecture
LIN.....	Local Interconnect Network
PHS Bus.....	Peripheral High-Speed Bus
RTI.....	Real Time Interface
S/C .....	Signal Conditioning – úprava signálů
SW .....	Software
TTL .....	Transistor-Transistor-Logic

# 1 Úvod

## 1.1 Cíle práce

Předkládaná diplomová práce se zabývá testovacím zařízením, určeným pro testování dveřních řídicích jednotek automobilů. Toto zařízení bylo v minulosti používáno k testování mnoha různých typů řídicích jednotek. Nyní je však určeno jako výukový a školicí systém pro nové zaměstnance firmy MBtech Bohemia, proto je v této práci zohledněno jeho použití pouze s konkrétní řídicí jednotkou. Jednotka je blíže popsána v kapitole: *2 Testovaná jednotka*. Cílem práce je zdokumentovat a srozumitelně popsat testované zařízení i testovací systém a princip jeho fungování. Dále vytvořit model odezvy elektricky řízeného zpětného zrcátka. A závěrem zhodnotit možnosti testovacího systému.

## 1.2 Úvod do HiL testování

Metoda použitá pro testování této řídicí jednotky je často využívána při vývoji v mnoha průmyslových odvětvích, např. automobilovém průmyslu, letectví, ale i zdravotnictví a potravinářském průmyslu. Předmětem testování je zpravidla řídicí jednotka, u které se testuje její funkčnost v rozmanitých provozních podmínkách. K tomu je zapotřebí měnit parametry prostředí, ve kterém je jednotka provozována. Toho lze dosáhnout fyzicky přítomným konfigurovatelným prostředím nebo toto prostředí jednotky může být simulováno. Simulace prostředí umožňuje širší možnosti nastavení parametrů prostředí, např. i takové, jaké by v reálných podmínkách vedly ke zničení simulovaných resp. nesimulovaných prvků.

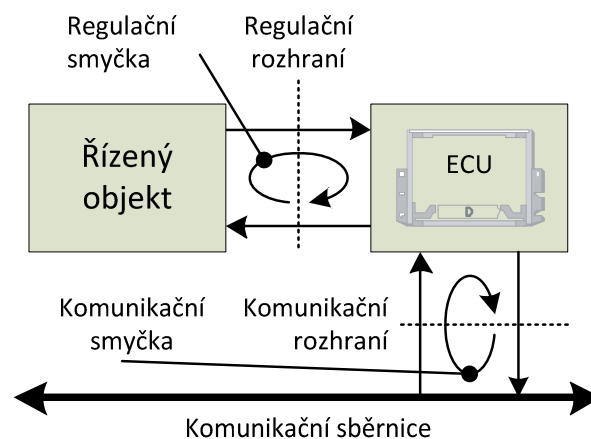


Schéma 1: Zpětnovazební smyčky

Název této metody vychází z obecného principu jejího fungování. HiL (příp. HIL) je zkratkou anglického Hardware in the Loop, neboli hardware ve smyčce. Objekt testování, označovaný také někdy jako DUT – Device under Test, je připojen svými vstupy a výstupy na testovací platformu (TESTBENCH). Ta vstupy jednotky stimuluje podněty, které odpovídají provozu v reálných, příp. požadovaných podmínkách. Výstupy jsou zachyceny a vyhodnoceny. K zajištění správné funkce je zapotřebí zajistit velmi přesné informace o časové posloupnosti jednotlivých událostí, proto je nutné využívat prostředky schopné provozu v reálném čase. Dalším důležitým požadavkem je na dostatečný počet vstupů a výstupů testovací platformy. Architektura x86/x64 PC není zcela vhodná, i když existují měřicí karty pro rozšíření v PC a software schopný pracovat v reálném čase. Pro komplexnější úlohy je zpravidla používán specializovaný hardware pracující v reálném čase.

*Schéma 1* znázorňuje obecný princip uzavírání různých zpětnovazebních smyček. V ilustraci jsou smyčky rozděleny na smyčku k řízení objektu a komunikační smyčku. Při podrobnějším popisu jsou uvažovány za smyčky jednotlivé signály k akčním členům a signály příslušných čidel. Podrobný popis zpětnovazebních smyček zařízení popisovaného v této práci je v kapitole: 2 *Testovaná jednotka*.

## 2 Testovaná jednotka

Jedná se o řídicí jednotku dveří řidiče typu *A 169 820 73 26* pro vozy značky Mercedes Benz A-Class (W169) (09/2004-...). Jednotka podporuje následující výbavu: elektricky ovládané okno, zámek dveří, osvětlení dveří, IR senzor a zpětné zrcátko. To dále umožňuje automatické sklopení do parkovací polohy, vyhřívání a také obsahuje směrové světlo. Jednotka dále obsluhuje ovládací panel pro obsluhu výše zmíněných funkcí včetně ovládaní ostatních dveří.



Schéma 2: Náhled řídicí jednotky

*Schéma 2: Náhled řídicí jednotky* zobrazuje přípravu pro 7 konektorů, z čehož je 5 osazených. Tato konstrukce vychází z univerzálního pouzdra, které je v průběhu výroby osazeno elektronikou pro konkrétní aplikace (typ jednotky). Osazené konektory jsou zleva číslovány následujícím způsobem: 5, 2, 1, 4, 3A. *Schéma 3* pak vyobrazuje rozmístění jednotlivých pinů.

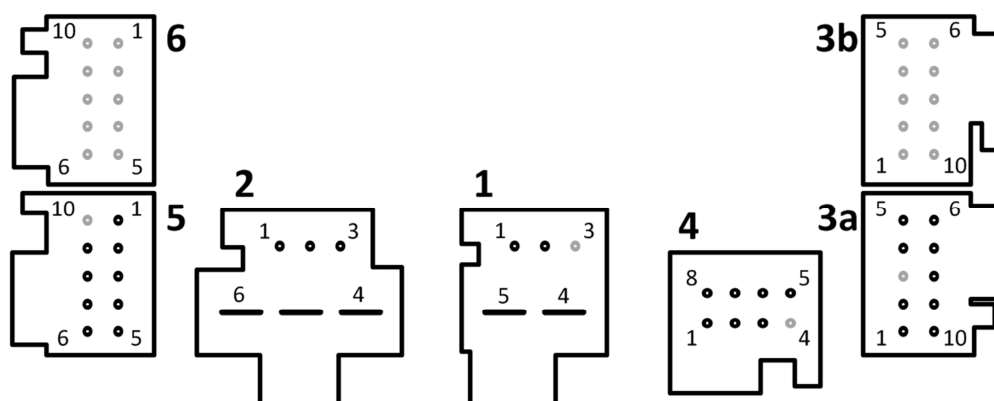


Schéma 3: Schématické vyobrazení pinů konektorů řídicí jednotky



Tabulka 1 popisuje jednotlivé signály řídicí jednotky a jejich funkce. Všimněme si, že ani mezi osazenými konektory nejsou využity všechny piny. Např. piny 3A.4, 5, 9 a 10 jsou u ostatních dveřních jednotek ve voze používány pro připojení ovladače okna, ale ve dveřích řidiče tuto funkci přebírá ovládací panel s vlastní elektronikou a veškeré informace z něj jsou předávány prostřednictvím sběrnice LIN.

**Tabulka 1: Pinout řídicí jednotky**

Pin	Jméno signálu	Popis signálu	
1.1	CAN_B_high	Kanál sběrnice CAN. Diferenciální vedení. Zajišťuje komunikaci s ostatními dveřními jednotkami a zbytkem vozidla.	
1.2	CAN_B_low		
1.3	NC	Pin není osazen.	
1.4	Svorka 30	Kladné napětí, napájení řídicí jednotky.	
1.5	Svorka 31	Společná zem vozu, napájení řídicí jednotky.	
2.1	Hall Sensor +	Kladné napětí, napájení Hallových senzorů.	Snímání pohybu okna. Princip IRC.
2.2	Hall Sensor Signál 1	Signál prvního senzoru.	
2.3	Hall Sensor Signál 2	Signál druhého senzoru.	
2.4	Hall Sensor -	Společná zem, napájení Hallových senzorů.	
2.5	Pohon okna +	Dvoupólové napájení pohonu okna.	Pohyb oběma směry.
2.6	Pohon okna -	Dvoupólové napájení pohonu okna.	
3A.1	Osvětlení dveří +	Kladné napětí, napájení osvětlení dveří.	Osvětlení při vystupování z vozu.
3A.2	Osvětlení dveří -	Společná zem, napájení osvětlení dveří.	
3A.3	NC	Pin není využíván.	
3A.4	<del>Okenní přepínač sv. 58d</del>	Piny nejsou v tomto typu jednotky využívány. Přepínač obsluhuje ovládací panel. Informace je předávána prostřednictvím LIN.	
3A.5	<del>Okenní přepínač stažení</del>		
3A.6	LIN Napájení	Kladné referenční napětí sběrnice LIN.	Zajišťuje komunikaci s ovládacím panelem.
3A.7	LIN sv. 31	Společná zem reference sběrnice LIN.	
3A.8	LIN Data	Signálový vodič sběrnice LIN.	
3A.9	<del>Okenní přepínač sv. 31</del>	Piny nejsou v tomto typu jednotky využívány. Přepínač obsluhuje ovládací panel. Informace je předávána prostřednictvím LIN.	
3A.10	<del>Okenní přepínač vytažení</del>		
3B	NC	Konektor není osazen.	
4.1	IR-snímač +	Kladné napětí, napájení IR snímače.	Slouží k detekci ruky na klice.
4.2	IR-snímač Signál	Signál IR snímače.	
4.3	IR-snímač -	Společná zem, napájení IR snímače.	
4.4	NC	Pin není využíván.	
4.5	Pohon zámku +	Dvoupólové napájení pohonu zámku.	Zamykání a odemykání dveří.
4.6	Pohon zámku -	Dvoupólové napájení pohonu zámku.	
4.7	Západkový kontakt +	Snímač zapadnutí západky dveří.	Detekce úplného uzavření dveří.
4.8	Západkový kontakt -	Snímač zapadnutí západky dveří.	
5.1	Zrcátko nahoru	Dvoupólové napájení pohonu zrcátka.	Směr pohybu je volen vzájemnou polaritou vodičů.
5.2	Zrcátko vlevo/dolů	Dvoupólové napájení pohonu zrcátka.	
5.3	Zrcátko vpravo	Dvoupólové napájení pohonu zrcátka.	
5.4	Vyhřívání zrcátka -	Společná zem, napájení vyhřívání zrcátka.	
5.5	Vyhřívání zrcátka +	Kladné napětí, napájení vyhřívání zrcátka.	
5.6	Sklopení zrcátka - jízda	Signál odklopení zrcátka, režim jízdy.	
5.7	Sklopení zrcátka - parkování	Signál sklopení zrcátka, režim parkování.	
5.8	Směrový ukazatel +	Kladné napětí, napájení směrového ukazatele.	
5.9	Směrový ukazatel -	Společná zem, napájení směrového ukazatele.	
5.10	NC	Pin není osazen.	
6	NC	Konektor není osazen.	

Schéma 4 znázorňuje uzavírání veškerých zpětnovazebních smyček řídicí jednotky. Přerušovanou čarou je vyznačena zpětná vazba polohy zrcátka, uzavíraná přes ovládací panel. Ovládací panel předává veškeré informace řídicí jednotce prostřednictvím zpráv na sběrnici LIN. Tyto zprávy mohou být zasílané panelem samotným nebo testovacím systémem. Panel není předmětem testování, a proto v této práci nebude blíže popisován.

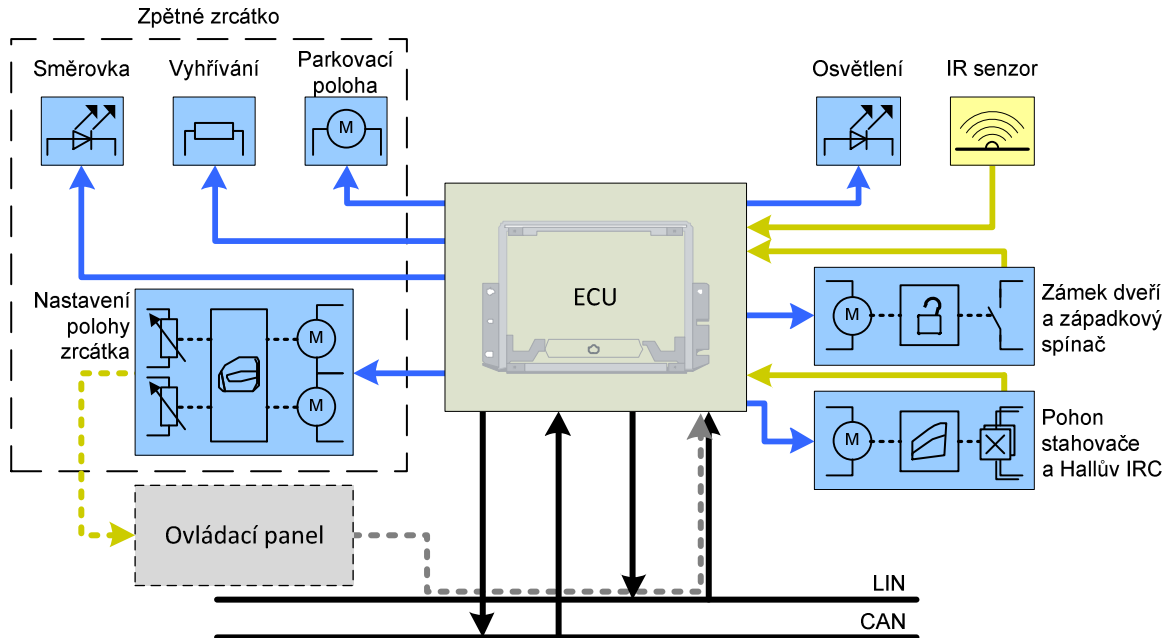
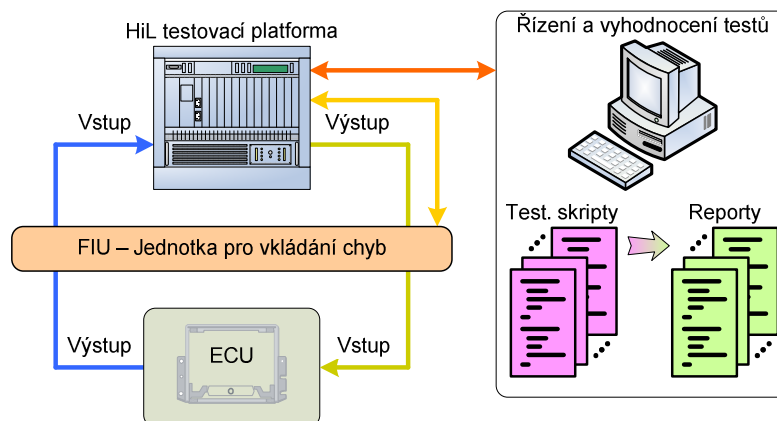


Schéma 4: Uzavírání zpětnovazebních smyček řídicí jednotky

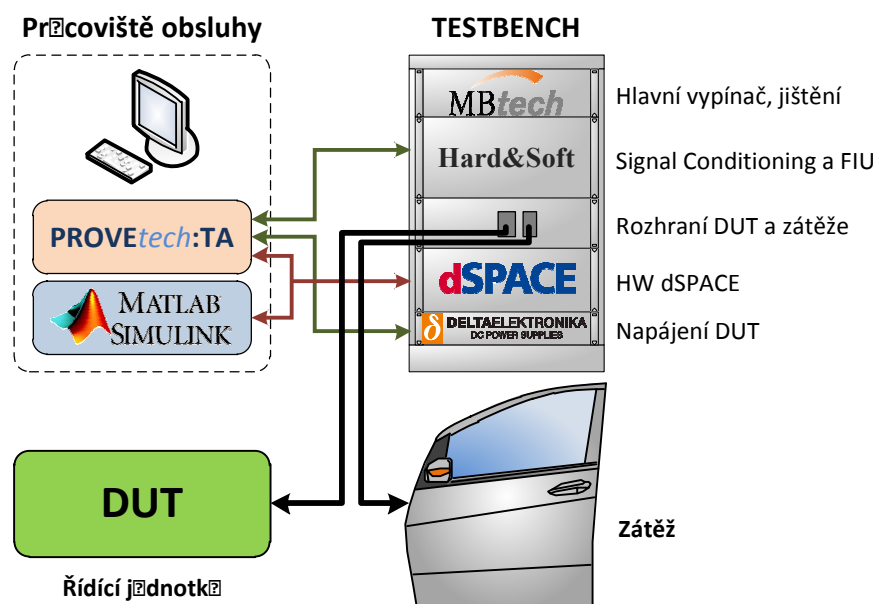
### 3 Hardwarové vybavení testovacího systému

Tato sekce se zabývá popisem hardwarových prostředků testovacího systému, jejich účelem a možnostmi. *Schéma 5* zobrazuje přibližné uspořádání a provázanost řídicí jednotky, testovací platformy a operátorského stanoviště.



**Schéma 5: Struktura testovacího systému, převzato z disertační práce M. Kubíka [1]**

Konkrétní uspořádání testovacího systému popisovaného v této práci znázorňuje *Schéma 6*. Na schématu jsou znázorněny celkem čtyři hlavní části. Pracoviště obsluhy popisované v kapitole 3.1 z pohledu hardwaru a v kapitole 4 z pohledu softwaru. Testbench popisovaný v kapitolách 3.2 a 5. Řídicí jednotka, která byla popsána v předcházející kapitole (2) a zátěži se věnuje kapitola 3.3.



**Schéma 6: Struktura testovacího systému, zelené propojení – RS232, ovládání zdroje a diagnostika, červené propojení – optický kabel, komunikace dSPACE.**

### 3.1 Operátorské stanoviště

Jedná se o klasický osobní počítač, platformy x86/x64, jehož úkolem je zprostředkovat správu testovacího systému pro obsluhu. Jedním z nejdůležitějších úkolů je zprostředkování komunikace mezi testovacím systémem a databází testů, která obsahuje krom jiného i výsledky veškerých v minulosti proběhlých testů. Dalším úkolem operátorského stanoviště je automatická správa a spouštění testů dle zadaných parametrů. K těmto úkonům používá softwarovou výbavu popisovanou v kapitole: *4 Softwarové vybavení testovacího systému*, především program PROVEtech:TA.

Operátorské stanoviště může sloužit v určitých případech i jako lokální server databáze, pracoviště pro tvorbu testů i jejich vyhodnocení. Ale zpravidla jsou tyto činnosti distribuovány na jiná pracoviště a databáze je uložena na centrálním nebo k tomu vyhrazeném serveru firmy, který je zálohován a chráněn proti výpadku a ztrátě dat.

### 3.2 Testovací platforma – TESTBENCH

Hlavním úkolem tohoto zařízení je běh modelu v reálném čase, řešení fyzického propojení s testovaným zařízením a předávání vyhodnocovaných signálů mezi zařízením a operátorským stanovištěm. Zařízení také obsahuje jednotku vkládání chyb (*FIU*) a zdroj pro napájení testovaného zařízení (*DUT*). *Schéma 7* znázorňuje zjednodušené uspořádání testbenche. V bloku dSPACE je vyznačen model popisovaný v kapitole 5 a HW s bloky reprezentujícími fyzické vstupy a výstupy karet dSPACE popsané v kapitole 3.2.2.

#### 3.2.1 Napájení testovací platformy

Jedná se o rozvod elektrické energie pro jednotlivá zařízení obsažená v testovací platformě. Tyto zařízení zpravidla disponují vlastním zdrojem nízkých napájecích napětí, proto se jedná o rozvod pouze síťového napětí rozšířeného o hlavní vypínač, případně jištění nadproudů a zkratů.



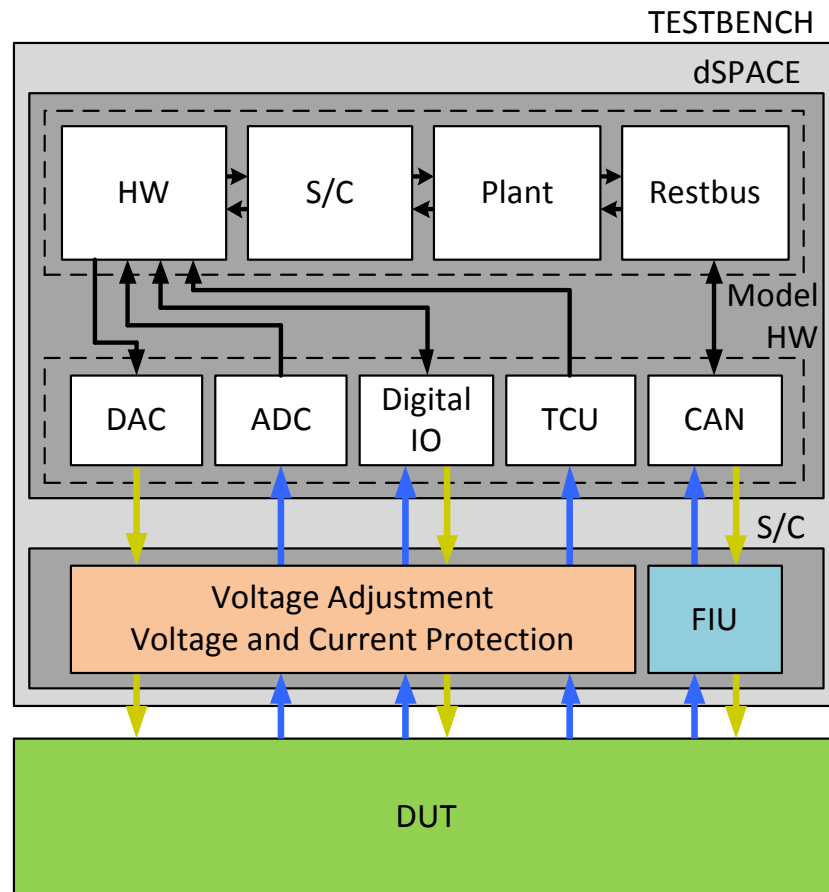


Schéma 7: Zjednodušená struktura testovací platformy

### 3.2.2 Hardware pro běh modelu v reálném čase

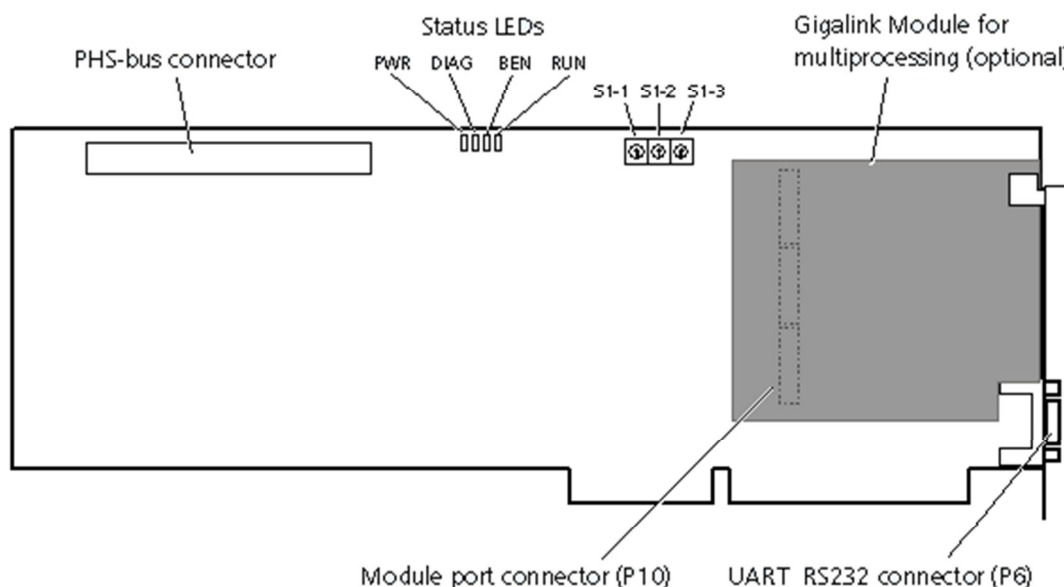
V tomto konkrétním případě se jedná o platformu německé firmy dSPACE a její systém modulárního hardwaru. Jeho základním prvkem je procesorová karta využívající procesor s architekturou PowerPC od firmy IBM. Jednotlivé karty systému využívají k napájení sběrnice ISA, která je napájena vlastním zdrojem. Vzájemná komunikace mezi kartami probíhá prostřednictvím sběrnice PHS, jejíž hlavní výhodou je rychlost, zpětná kompatibilita a dlouhá doba, po kterou je zajištěna dostupnost hardwaru u výrobců.

Celý systém je postavený univerzálně, pro testování více typů řídicích jednotek. Následující popis se zabývá hardwarem používaným pro testování konkrétní řídicí jednotky, určené pro tuto práci.

#### Procesorová karta DS1005

Procesorová karta tvořící základní výpočetní jednotku. Je osazena procesorem PowerPC 750, který pracuje jako Real-Time procesor (RTP) s frekvencí 480 MHz. Tento

procesor spravuje veškeré připojené I/O karty. Karta obsahuje 128 MB SDRAM paměti pro výměnu dat a aplikace a také 16 MB flash paměti, z kterých je 1 MB rezervován pro bootovací firmware a zbylých 15 MB může být použito uživatelskou aplikací. Dále zde nalezneme dva univerzální čítače, kontrolér přerušení až s 18 vstupy a jednotku synchronizace taktu pro víceprocesorové systémy.



**Schéma 8: Schéma karty DS1005, převzato z dokumentace fy dSPACE [6]**

Procesorová karta může být ovládána pomocí 16 bitové ISA sběrnice, zároveň používá tuto sběrnici pro napájení. Karta dále obsahuje konektor PHS sběrnice, signalizační diody a přepínače pro volbu adresy dané karty. Volitelně může obsahovat Gigalink modul, který zajišťuje komunikaci s ostatními procesorovými deskami, pokud jsou použity.

### **Karta sběrnice CAN DS4302**

Karta DS4302 obsahuje 4 nezávislé kanály sběrnice CAN, pro každý kanál je osazena třemi různými CAN vysílači pro jednotlivé standardy (ISO11898-2; ISO11519-1; Modifikovaný RS485). Karta může být dále rozšířena moduly obsahujícími upravené transceivery pro rozhraní CAN, např. vysílače s opticky oddělenými výstupy. Sběrnice CAN jsou vyvedeny na *Interface connector (J 13)* viz. *Příloha B – Výstupní konektory karet dSPACE*. DS4302 dále obsahuje přepínač (S1), kterým je volena adresa karty, a signalizační diody.

Pro testování řídicí jednotky je využit pouze jeden kanál sběrnice CAN v režimu LOW speed (ISO 11519-1), vyvedený na pinech konektoru *J 13* (CAN\_L1, CAN\_H1) a připojený k řídicí jednotce na pinech 1.2, 1.1.

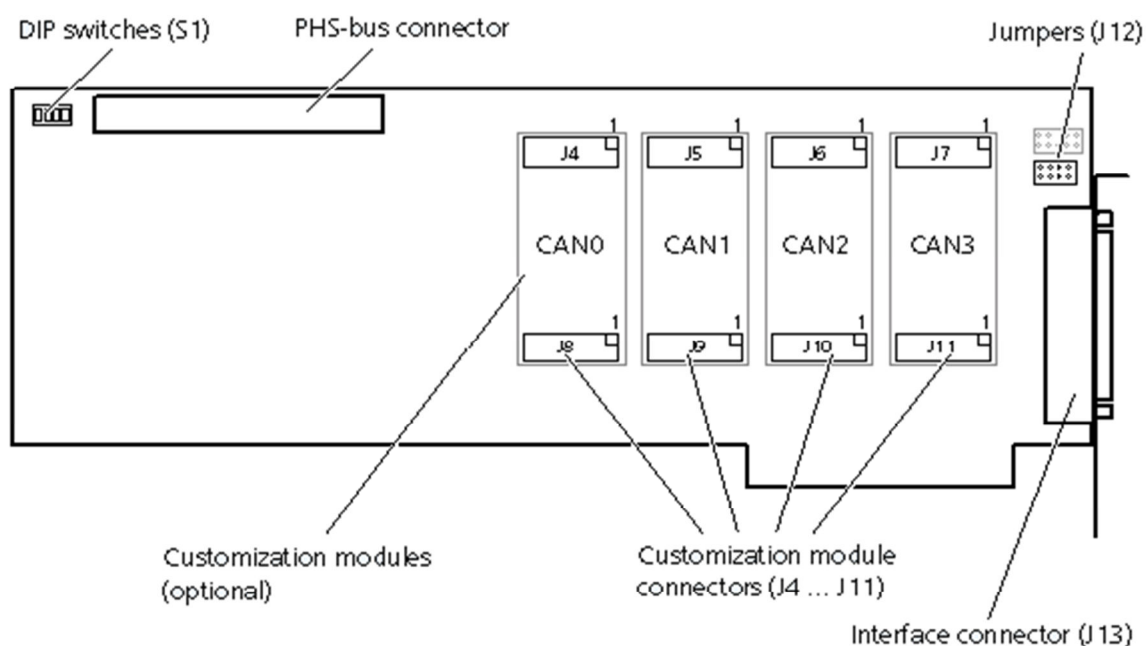


Schéma 9: Schéma karty DS4302, převzato z dokumentace fy dSPACE [6]

### Karta digitálních vstupů a výstupů DS4003

Tato karta obsahuje 96 digitálních linek, kompatibilních s TTL, rozmístěných na třech identických portech. Každý port obsahuje navíc dva signály handshake a přerušení pro synchronizaci přenosu dat s externím zařízením.

Pro komunikaci se zadanou řídicí jednotkou je využit jeden výstup (IO14 na portu 2) simulující koncový spínač uzavření dveří připojený na pin jednotky 4.7. Část pinů je vyhrazena pro ovládání S/C, kde slouží pro ovládání reléových kontaktů připínajících reálnou zátěž v podobě dveří. Několik dalších signálů je vyhrazeno pro ovládání napájecích úrovní.

### Karta časových a digitálních vstupů a výstupů DS4002

Hlavní součástí této karty je 8 časových kanálů s rozlišením 200ns, každý individuálně programovatelný jako vstup nebo výstup. V režimu signal capturing (zachytávání signálů) karta zaznamenává časový údaj a polaritu každé hrany až do 512 záznamů o jednotlivé délce 30 bitů na záznam. Dále je možné programově nastavit detekci pouze sestupné příp. vzestupné hrany a předání přerušení řídicímu členu po definovaném počtu hran. Karta také

umožňuje generování obdélníkových impulzů specifické délky a PWM signálů. Další konektivitu poskytuje 32 digitálních linek stejného typu jako u karty DS4003.

Pro zadanou řídicí jednotku jsou využity vstupy pro snímání směru pohybu motoru, pohánějícího stahování okna připojeného na piny jednotky 2.5 a 2.6 (IO14, IO15), dále také pro snímání osvětlení dveří na pinech 3A.1, 3A.2 (IO4, IO5) a snímání vyhřívání zrcátka na pinech 5.4, 5.5 (IO0, IO1).

### **Karta AD převodníku DS2002,**

Karta určená k digitalizaci analogových signálů obsahuje dva nezávislé AD převodníky, každý s 16 kanálovým multiplexem s nezávislým vzorkováním. Celkově tedy disponuje 32 kanály. Možnost programového nastavení rozlišení je v rozsahu 4, 8, 12, 16 bitů, rychlost převodu se pak pohybuje v rozmezí od 1,5 – 5  $\mu$ s v závislosti na rozlišení. Napěťový rozsah je programově volitelný  $\pm 5$  V nebo  $\pm 10$  V.

U této řídicí jednotky je využito celkem 14 kanálů AD převodníku DS2002. Monitorují se úroveň napájení vyhřívání zpětného zrcátka na pinech jednotky 3A.1, 3A.2 (VIN08, VIN09), pohon náklonu zrcátka na pinech jednotky 5.1, 5.2, 5.3 (VIN10, VIN11, VIN12), sklopení a narovnání zpětného zrcátka při parkování na pinech jednotky 5.6, 5.7 (VIN15, VIN16), napájení IR senzoru na pinech jednotky 4.1, 4.3 (VIN23, VIN24), napájení Hallova senzoru pohybu okna na pinech jednotky 2.1, 2.4 (VIN26, VIN27), napájení LIN sběrnice na pinech jednotky 3A.6, 3A.7 (VIN28, VIN29) a úroveň napájecího napětí na pinu jednotky 1.4 (VIN03).

### **Karta AD převodníku DS2003**

Tato karta obsahuje také dva nezávislé AD převodníky s 32 bitovým multiplexem. Na rozdíl od karty DS2002 tato karta disponuje synchronním vzorkováním a dále obsahuje vstupní signál externího spouštění převodu. Rozlišení je možné nastavit v rozmezí 4, 8, 10, 12, 13, 14, 15 a 16 bitů. Doba převodu se pohybuje v rozmezí 1,2 – 4,2  $\mu$ s v závislosti na rozlišení. Napěťový rozsah je programově volitelný  $\pm 5$  V nebo  $\pm 10$  V.

Pro zadanou řídicí jednotku je využito 11 kanálů AD převodníku DS2003 pro měření úrovně analogových signálů. Monitorované signály jsou napájení vyhřívání zpětného zrcátka

na pinech jednotky 5.4, 5.5 (VIN01, VIN02), vnitřní osvětlení dveří na pinech jednotky 3A.1, 3A.2 (VIN05, VIN006), úroveň napětí Hall senzoru na pinech jednotky 2.2, 2.3 (VIN21, VIN22), pohon zámku dveří na pinech jednotky 4.5, 4.6 (VIN13, VIN14) a měření napětí a proudu pohonu stahování okna na pinech jednotky 2.5, 2.6 (VIN23, VIN24, VIN25).

### **Karta sériového rozhraní SIO DS4201-S**

Karta obsahuje 4 nezávislé sériové rozhraní s podporou standardů RS232-C, RS422 a RS485.

Pro zadanou řídicí jednotku se využívá dvou kanálů. Jeden kanál vysílá a přijímá signál IR senzoru na pinech konektoru karty 13 (TXD2) a 30 (RXD2), připojených na pin jednotky 4.2. Druhý pak komunikuje se sběrnici LIN na pinech 10 (TXD3) a 27 (RXD3), připojených na pin jednotky 3A.8. Řešení pomocí sériových linek na místo karty s přímou podporou sběrnice LIN se využívá proto, že řídicí jednotka nemusí být vždy buzena signály dodržujícími standard zpráv sběrnice LIN.

### **Karta rozhraní LIN DS4330**

Karta obsahuje 16 nezávislých kanálů sběrnice LIN, s integrovaným transceiver Infineon TLE6259. Zároveň umožňuje připojení vlastních transceiverů, podobně jako karta DS4302.

Rozhraní této karty slouží pro komunikaci se sběrnici LIN dveřní řídicí jednotky, stejně jako karta DS4201-S. Využívá se pro monitorování komunikace jednotky a také pro odesílání standardních zpráv na tuto sběrnici.

### **Síťová komunikační karta DS814**

Síťová karta DS814 komunikující s procesorovou kartou po ISA sběrnici. Obsahuje duplexní optické rozhraní, zajišťující komunikaci s PC, kde je osazen její ekvivalent DS817 určený pro sběrnici PCI. Tato komunikace probíhá po rozhraní s fyzickou vrstvou převzatou ze standardu Ethernet. Vyšší vrstvy s tímto standardem nejsou kompatibilní, a proto není možné tento typ propojení kombinovat se standardní infrastrukturou.

### 3.2.3 Úprava signálů – Signal Conditioning

Napěťové úrovně řídicí jednotky jsou rozdílné od úrovní karet dSPACE. Proto systém obsahuje jednotku Signal Conditioning (S/C), která slouží k úpravě signálů. Tento konkrétní testbench zároveň integruje do této části funkce FIU (bližší popis 4.3.4 *Fault simulation*), pro některé signály.

Vstupy AD převodníku jsou ošetřeny pasivním děličem napětí v poměru 200k $\Omega$ /100k $\Omega$ , tím je rozsah upraven pro napětí od – 30 V do 30 V (resp.  $\pm 32$  V). Vstupy zachytávající spínání pohonu oken jsou ošetřeny děličem napětí s ochranným obvodem a komparátorem s analogově nastavitelnou úrovní sepnutí. Sběrnice CAN je s řídicí jednotkou propojena přes obvod FIU, jehož zjednodušené zapojení zobrazuje *Schéma 10: FIU*. Tento obvod umožňuje simulovat přerušování vodiče (příp. vodičů) sběrnice, jejich zkrat na zem nebo napájecí napětí. Je dokonce možné v omezené míře propojit různé signálové vodiče mezi sebou.

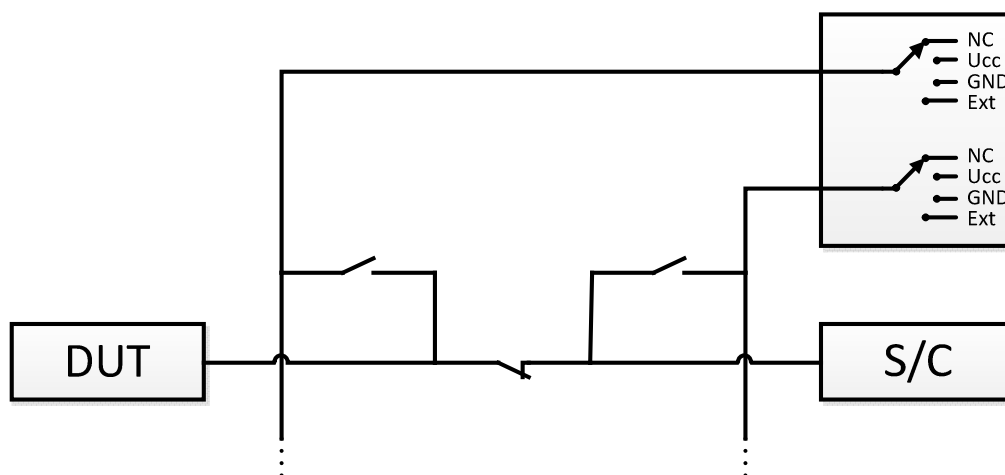


Schéma 10: FIU

Veškeré výše zmíněné funkce jsou provedeny na hardwarových kartách firmy Hard&Soft (nyní Softing). Jedná se o zákaznické řešení, tzn., že jsou tyto karty vytvořeny konkrétně pro tento systém.

### 3.2.4 Napájení testovaného zařízení

Napájení pro testované zařízení zajišťuje zdroj od firmy DELTA ELEKTRONIKA SM 35 – 45, který je rozšířen o modul pro vzdálené ovládání pomocí sériového portu. Tento zdroj je schopný dodat napětí v rozsahu 0 – 35 V a proud v rozsahu 0 – 45 A.

**Tabulka 2: Vybrané parametry zdroje (převzato z datasheetu zdroje [5])**

Výstup		Spotřeba na prázdko		Efektivita (max. zátěž)		Doba náběhu 0 – 30V	
Napětí	0 - 35 V	$U_o = I_o = 0$	12 W	$U_{nap} = 230$ V	90%	Zátěž 10%	5,1 ms
Proud	0 - 45 A	$U_o = U_{max}$	22 W	$U_{nap} = 110$ V	86%	Zátěž 100%	15,4 ms

Zdroj je programově nastaven na dodávání napětí  $U_{bat} \approx 12$  V pro řídicí jednotku a celý testovaný systém (řídicí jednotka, akční členy, senzory). Toto napětí může být průběžně měněno dle požadavků testování. Výstup zdroje je veden skrze jednotku S/C, kde je rozdělen na stálé napájení (svorka 30) a na napájení přiváděné po otočení klíče v zapalování (svorka 15).

### 3.3 Zátěž testované řídicí jednotky

Při testování se snažíme o to, aby funkčnost zařízení byla ověřována v podmínkách odpovídajícím reálnému nasazení, příp. ještě náročnějším. Zejména u výstupů ovládajících akční členy je nezbytné tyto výstupy při testování zatěžovat stejnými výkony jako v provozu. Za tímto účelem mohou být testovací systémy vybaveny náhradními zátěžemi. V některých případech se využívá reálně připojených akčních členů.

Systém popisovaný v této práci obsahuje kompletní dveře. Tím je zajištěna zátěž veškerých výstupů řídicí jednotky a zároveň i odezva snímačů sledujících akční členy.



## 4 Softwarové vybavení testovacího systému

Tato sekce se zabývá zejména softwarovou výbavou operátorského stanoviště. Zbylé části testovacího systému obsahují z pravidla firmware, který je daný výrobcem, případně model, kterému je vyhrazena samostatná kapitola: 5 *Analýza modelu v reálném čase*.

### 4.1 Software firmy dSPACE

Stejně jako firma MBtech i firma dSPACE nabízí softwarová řešení pro testovací systémy. Základní software jejich nabídky je program ControlDesk, který nabízí obdobnou funkcionalitu jako Workpage programu PROVEtech:TA (viz. kapitola 4.3.1 *Workpage*). Tento program je součástí základního SW balíčku při nákupu hardwaru. Při běhu testovacího systému není nijak využit, slouží ale k jednorázové registraci HW dle licenčních podmínek firmy dSPACE. Další software obsažený v tomto balíčku je překladač a program pro zavedení binárního kódu do karet, jejich použití je popsáno v kapitole 4.2.2 *Simulink*.

### 4.2 Matlab a Simulink

#### 4.2.1 Matlab

„Název MATLAB vznikl z anglického matrix laboratory. Slovy firemní literatury je MATLAB vysoce výkonný jazyk pro technické výpočty. Integruje výpočty, vizualizaci a programování do jednoduše použitelného prostředí, kde problémy i řešení jsou vyjádřeny v přirozeném tvaru. Jde o interaktivní systém, jehož základním datovým typem je dvourozměrné pole, bez nutnosti deklarovat rozměry. Tato vlastnost spolu s množstvím zabudovaných funkcí umožňuje relativně snadné řešení mnoha technických problémů, speciálně takových, které vedou na vektorovou či maticovou formulaci, v mnohem kratším čase než řešení v klasických jazycích jako je C.“ citace diplomové práce P. Housara.[2]

#### 4.2.2 Simulink

Simulink je grafickým prostředím a nadstavbou programu Matlab. Obsahuje předdefinované bloky. Umožňuje integraci vlastních bloků psaných v Matlabu, C, Fortranu případně Adě. Dále také integraci dalších specializovaných knihoven, které mohou být objekty licence třetích stran. Kombinací těchto bloků získáme blokové schéma reprezentující

modelovaný systém. Obecně platí, že jednotlivé bloky reprezentují matematické operace, propojení těchto bloků určuje jejich matematickou vazbu.

Jednou z klíčových funkcí, využitou v tomto systému, je možnost generování kódu. Celý model je přeložen do jazyka C. Následuje automatické volání překladače a nahrání výsledného programu do hardwarové platformy firmy dSPACE. Poslední dva zmíněné kroky zajišťuje software poskytovaný firmou dSPACE (součást nákupu HW). Z uživatelského hlediska je ale vše provedeno automaticky z prostředí Simulinku.

### **4.3 PROVEtech:TA**

Softwarovou sadu PROVEtech vyvíjí firma MBtech Group GmbH & Co. KGaA. Zkratka TA pochází z anglického „Test Automation“. Jedná se o grafickou aplikaci sloužící k ovládání a automatizaci testovacího procesu. Právě v tomto prostředí dochází k implementaci testů, jejich běhu a zpravidla i vyhodnocení. Při práci se zaběhnutým testovacím systémem je tento program jediné rozhraní, se kterým přichází obsluha do styku. Software popsany v předchozích kapitolách běží na pozadí nezávisle, případně je ovládaný z PROVEtech:TA, nebo slouží jednorázově při sestavování zařízení (příp. servisu, nebo změně DUT).

Ovládání PROVEtechu je rozděleno na 4 hlavní části popsané v následujících kapitolách.

#### **4.3.1 Workpage**

Slouží k zobrazení a simulaci některých signálů. Je zde možné manuálně nastavovat hodnotu námi vybraných signálů pomocí ovládacích prvků (např.: tlačítka, posuvnými ovladači, atd.). Dále je zde možné zobrazovat průběhy signálů pomocí různých grafů, případně je reprezentovat pomocí grafických vyobrazení, jak předdefinovanými, tak i nově vytvořenými v prostředí programu.



Schéma 11: Náhled na část Workpage:  
vlevo tzv. Cockpit viditelný i v ostatních částech programu;  
vpravo Workpage s ovládacími a zobrazovacími prvky.

#### 4.3.2 Test Manager

Umožňuje testování reakcí jedné nebo více ECU na široké spektrum hodnot signálů, vyskytujících se v automobilu. V reálných podmínkách jsou signály generovány senzory a jinými řídicími jednotkami. V oblasti Workpage (viz. kapitola 4.3.1) mohou být tyto signály ovládány manuálně a zároveň zde mohou být pozorovány reakce testovaného systému na tyto podněty. Test Manager zajišťuje automatizaci těchto stimulů i záznam reakcí testovaného zařízení pomocí naprogramovaných testů (skriptů), čímž výrazně rozšiřuje možnosti testování.

Test Manager se skládá z prostředí pro programování testovacích skriptů a z úplné správy všech existujících a spuštěných testů. Testy samotné mohou být spuštěny samostatně nebo ve skupinách, zároveň jsou ukládány společně se svými výsledky a protokoly.

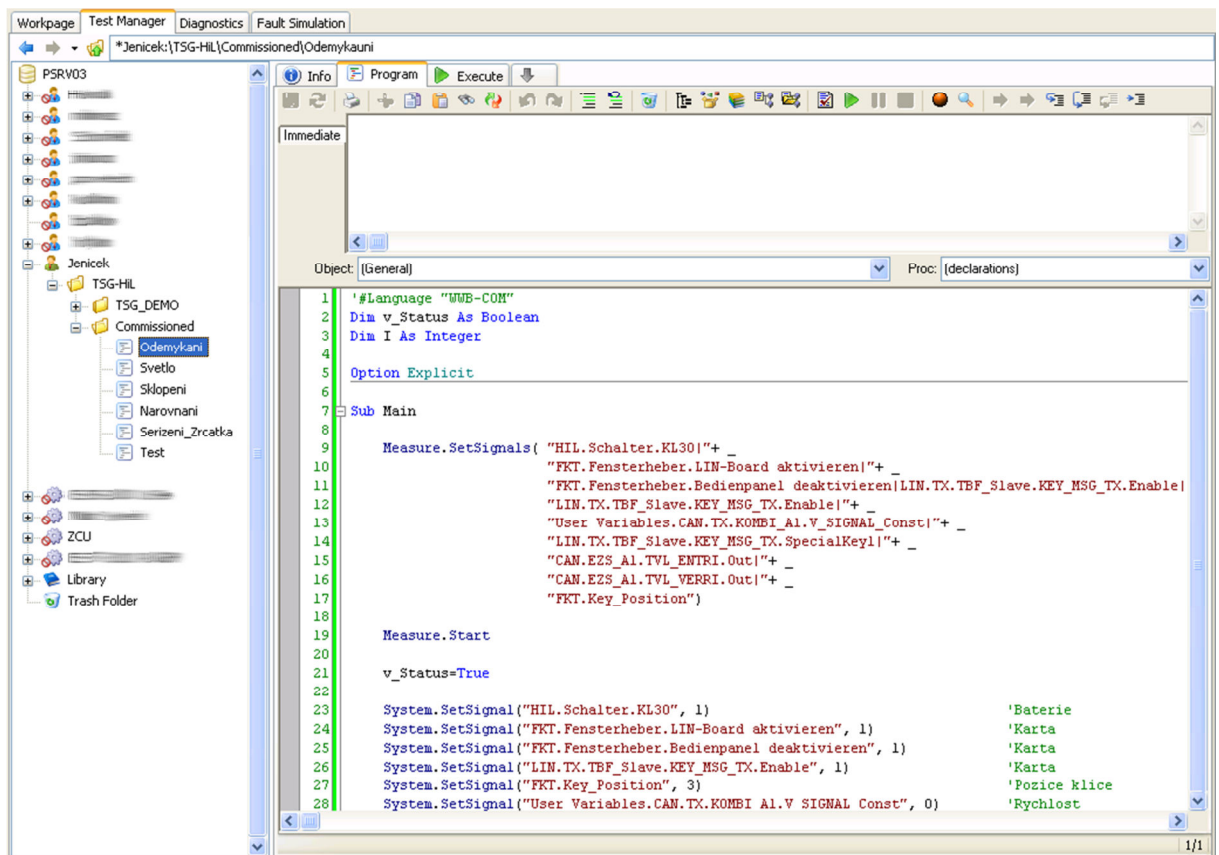
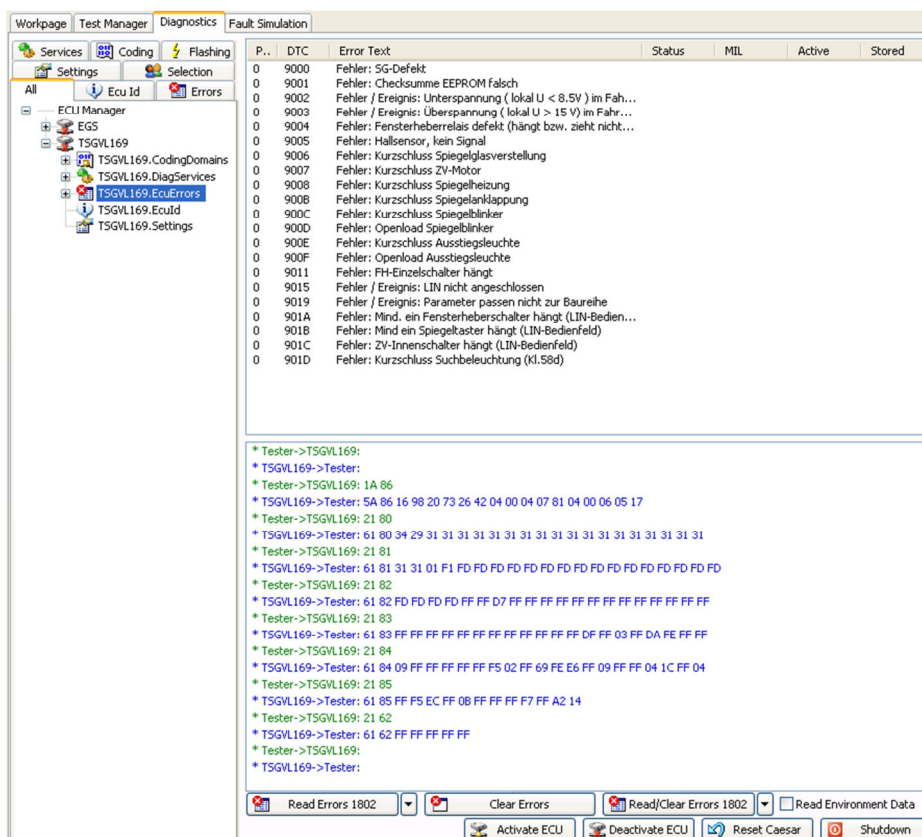


Schéma 12: Náhled Test Manager

### 4.3.3 Diagnostic

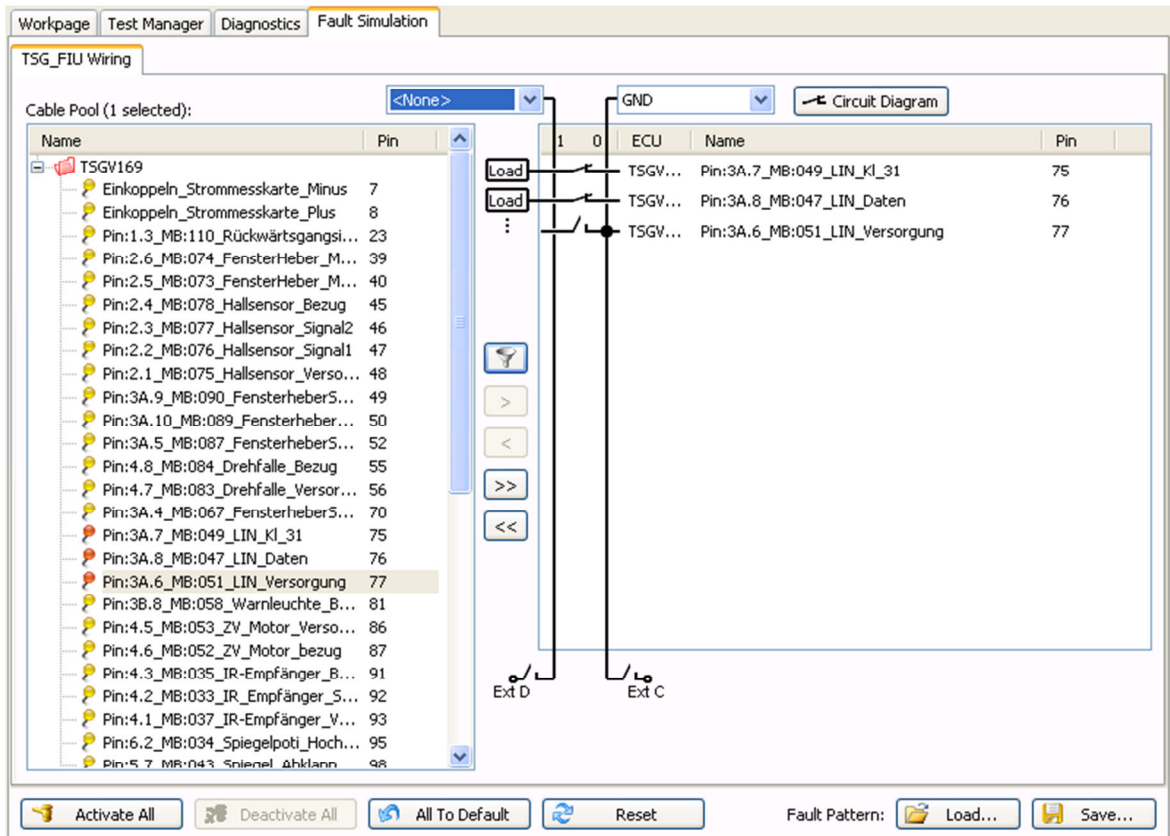
PROVEtech:TA podporuje dvě varianty diagnostiky. Pro účely tohoto testovacího systému je použita varianta CAESAR diagnostika, vycházející ze softwarové knihovny. Ta je standardním diagnostickým balíčkem firmy Daimler AG. Diagnostika se v základu skládá ze dvou částí, databáze a komunikační části, kde komunikační část používá informace z databáze. Databáze obsahuje podrobný popis vlastností řídicí jednotky, ten je použit pro správné adresování při komunikaci a obsahuje další podrobné informace o předávaných zprávách. Databáze je pro tuto diagnostiku ve formátu .cbf (CAESAR Binary Format).



**Schéma 13: Rozhraní PROVEtech:TA pro diagnostiku:**  
**vlevo stromová struktura řídicích jednotek, jejich funkcí a vlastností;**  
**vpravo nahoře informace o vybraném prvku ve stromové struktuře;**  
**vpravo dole hexadecimální výpis zpráv CAN komunikace.**

#### 4.3.4 Fault simulation

Tato část umožňuje simulovat poruchy v elektrických systémech vozidla, jako jsou CAN sběrnice a kabeláž. Tyto poruchy mohou být zaměřeny na jednu či více řídicích jednotek. PROVEtech:TA zároveň umožňuje vkládat více chyb současně. Ovládat vkládání chyb je možné i programově v testech zpracovávaných v Test Manageru. K zajištění těchto funkcí je nezbytné aby systém obsahoval odpovídající fyzické moduly. V tomto konkrétním případě se jedná o moduly firmy Hard&Soft (nyní Softing). *Schéma 14* zobrazuje pohled na rozhraní Fault Simulation. Zde můžeme pozorovat tři programově ovládané spoje. Ve středu je spoj simulující přerušeni signálového vodiče. Po stranách jsou dva spoje, které propojují signálový vodič se dvěma nezávislými sběrnicemi, které mohou být propojeny nezávisle s napájecím napětím, zemí nebo externě přivedenou úrovní. Díky tomu je možné simulovat zkrat proti zemi i napájecímu napětí na různých vodičích přiváděných do testované jednotky.



**Schéma 14: Rozhraní Fault Simulation:**  
vlevo výběr ze všech signálů procházejících FIU;  
vpravo vybrané signály, kde napájení LIN sběrnice  
je zkratováno proti zemi.

## 5 Analýza modelu v reálném čase

Tato část se zabývá modelem obsluhujícím signály řídicí jednotky. Model zajišťuje uzavření zpětnovazebních smyček vstupů a výstupů testované řídicí jednotky a tím této jednotce simuluje reálné prostředí, ve kterém bude řídicí jednotka v provozu nasazena.

V celém modelu jsou z pravidla veškeré proměnné uloženy v datovém formátu double (tzn. 64b), hodnoty proměnných jsou reprezentovány ve formátu plovoucí desetinné čárky. Veškeré vstupy modelu jsou do tohoto formátu převedeny (s výjimkou dat. typu boolean) a zároveň veškeré signály určené k výstupu jsou upraveny do rozsahu výstupních portů karet. Tyto operace obstarává blok S/C, popsáný v kapitole 5.2.

Model je vytvořen v prostředí Simulink, které je rozšířením programu Matlab. Toto prostředí je grafickým editorem, kam je možné umisťovat jednotlivé funkční bloky z knihoven základních i jiných. Tyto bloky reprezentují matematické operace prováděné Matlabem, později převedené a zkompilované pro běh v hardwaru firmy dSPACE. Další bloky nezbytné pro tvorbu modelu dodávají knihovny. První z doplňkových knihoven je *TOILib – Test and Operating Interface* firmy MBtech. Jak název napovídá, jedná se o rozhraní, které umožňuje komunikaci s programem PROVEtech:TA. Toto rozhraní v kombinaci s programem poskytuje rozšířené možnosti manipulace se signály, předávání jejich jmen a dodatečných informací. Díky této knihovně je možné dynamicky zasahovat do hodnot signálů simulace zpracovávaných kartami dSPACE a číst jejich hodnoty v průběhu simulace a to buď automaticky nebo manuálně z prostředí programu PROVEtech:TA (více v kapitole 4.3.1 *Workpage* a 4.3.2 *Test Manager*).

Další nezbytné knihovny poskytuje (licencuje) firma dSPACE. V první řadě se jedná o *RTI Board Library*. Ta obstarává obsluhu hardwarových karet a také čtení a odesílání signálů na jejich portech. Další knihovny jsou *RTI CAN MultiMessage Blockset* a *RTI LIN MultiMessage Blockset*. Ty obsahují automatické funkce generování zpráv příslušných sběrnic, funkce na rozklíčování zachycených zpráv a také funkce podávající informace o stavu zpráv na sběrnici (např. chyba parity, bitová chyba apod.).



Celý model je rozdělen do 4 hlavních bloků, popsaných v následujících kapitolách. Schéma 15 zobrazuje jejich uspořádání.

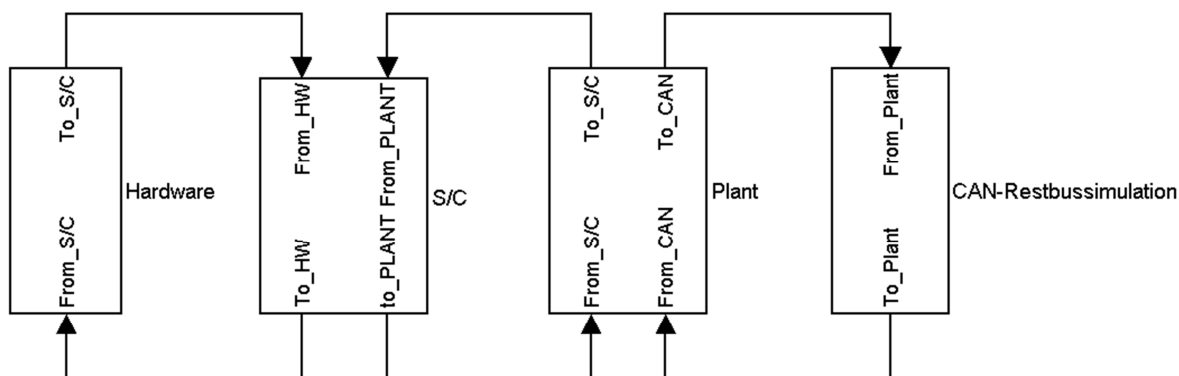


Schéma 15: Základní schéma modelu

### 5.1 Hardware

Tato část rozděluje a popisuje signály předávané v obou směrech ze S/C jednotlivým kartám. Tím páruje jednotlivé signály zpracovávané elektronicky s fyzickými výstupy karet. Z důvodu zajištění přehlednosti se v celém modelu využívá sdružování jednotlivých signálů do sběrnic. V této části dochází k rozdělení signálů pro jednotlivé karty a následné napojení konkrétních signálů na piny bloků z knihoven firmy dSPACE reprezentující fyzické porty karet. Tím je zajištěno správné nastavení karet a správné přiřazení snímaných a vysílaných hodnot ke správným proměnným.

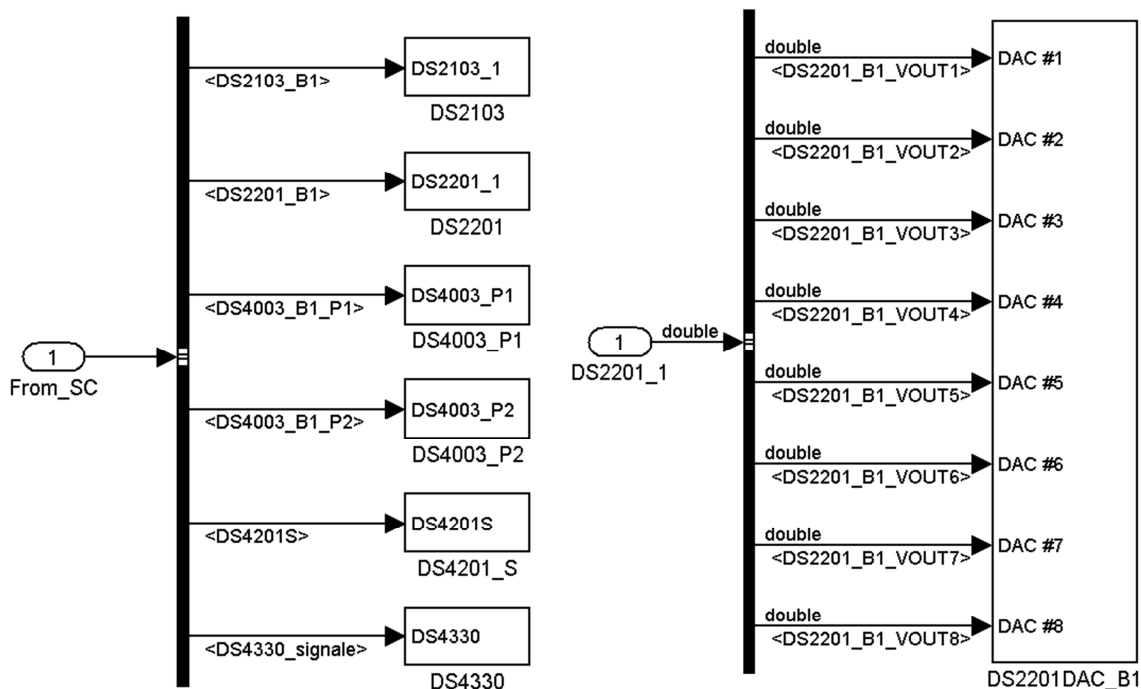


Schéma 16: Vybraná část z modelového úseku Hardware: vlevo rozdělení výstupních signálů pro jednotlivé karty; vpravo detail bloku karty DS2201 a svázání signálů s jednotlivými piny.

## 5.2 Signal Conditioning

Model v bloku Signal Conditioning můžeme rozdělit do dvou základních částí. První z nich se zabývá signály jdoucími z bloku Hardware, tzn. výstupy řídicí jednotky a vstupy pro simulaci. Druhá část se zabývá signály v opačném směru, tzn. vstupy řídicí jednotky a zároveň výstupy modelu.

### 5.2.1 Vyhodnocované signály

Jedná se o veškeré vstupní signály karet dSPACE, které zde jsou rozděleny do bloků dle významu. *Schéma 17* znázorňuje část bloků vyhodnocovaných signálů. Celkový výčet těchto bloků je následující:

- |                               |   |
|-------------------------------|---|
| • HIL-Steuerung               | Ovládání HiL – např. měření napětí zdroje pro DUT |
| • Spiegelheizung              | Vyhřívání zrcátka                                 |
| • Spiegelverstellung          | Nastavení zrcátka                                 |
| • Blinker                     | Směrové světlo                                    |
| • Abklappen_Spiegel           | Sklopení zrcátka                                  |
| • Ausstiegsbeleuchtung        | Osvětlení dveří                                   |
| • Warnbeleuchtung             | Varovná světla                                    |
| • ZentralverriegelungMotor    | Pohon centrálního zamykání                        |
| • Spiegelpotentiometer_In     | Potenciometr zpětného zrcátka                     |
| • IR-Senzor_In                | Infračervený senzor                               |
| • FensterheberHallsensoren_In | Snímač pohybu okna                                |
| • FensterheberMotor_In        | Pohon stahovače okna                              |
| • FensterheberSchalter_In     | Koncový spínač okna                               |
| • TOI_DS4330_Rxd              | Komunikace LIN sběrnice (ovládací panel)          |

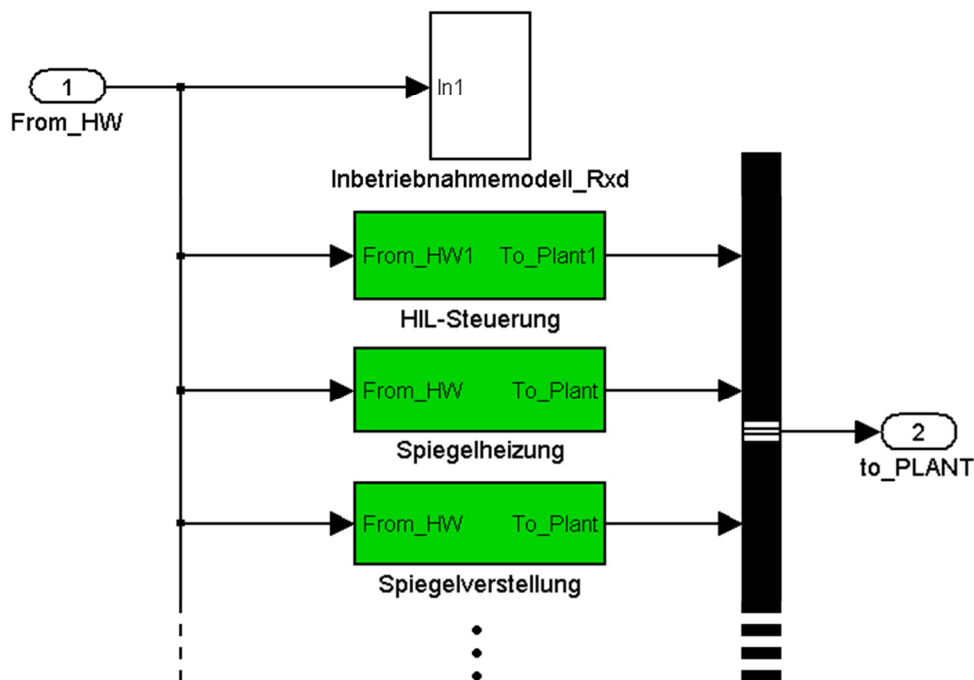


Schéma 17: Část bloku S/C – Vyhodnocované signály

*Schéma 18: Uspořádání bloku Warnbeleuchtung* je příkladem vnitřního uspořádání bloku. Jednotlivé bloky obsahují různý počet vyhodnocovaných signálů, ale jsou zpravidla tvořeny podobnou strukturou. Sběrnice přivedené z bloku Hardware jsou rozděleny na jednotlivé signály. Analogové signály z AD převodníků jsou přepočítány do reálných rozsahů, aby byl odstraněn vliv úpravy signálu popisovaný v kapitole 3.2.3 *Úprava signálů – Signal Conditioning*. Signály digitálních vstupů jsou pouze přejmenovány. Následuje blok z knihovny *TOI Lib* (Get double/boolean; modrá barva), který zajišťuje předávání signálů do PROVEtechu. Upravené a přejmenované signály jsou pak znovu sdruženy do sběrnice a předávány do bloku PInat.

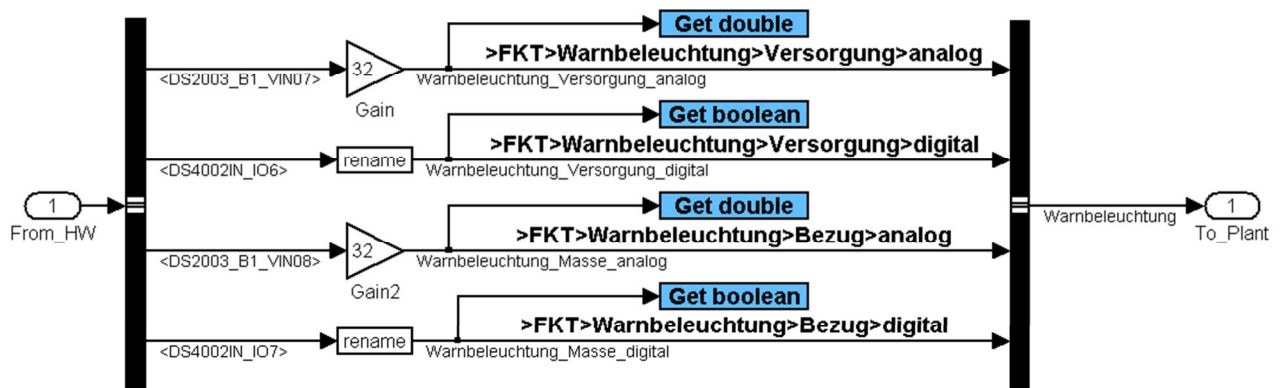


Schéma 18: Uspořádání bloku Warnbeleuchtung

Kromě výše uvedených bloků je v modelu proveden blok *Inbetriebnahmemodel\_Rxd*. V tomto bloku jsou všechny signály předávány PROVEtechu v nezměněné podobě s názvy obsahujícími typ karty a označení pinu, ze kterých je daný signál čten. Při testování se nepoužívají, slouží k servisním účelům a v průběhu vývoje testbenche.

## 5.2.2 Výstupní signály

Obdobně jako u vyhodnocovaných signálů (5.2.1) se jedná o veškeré výstupní signály karet dSPACE. Veškeré signály jsou na počátku rozděleny do bloků dle významu, z těch jsou vyvedeny a rozděleny dle typu signálu, rozříděny a přerozděleny do sběrnic pro jednotlivé karty. Veškeré tyto sběrnice jsou sloučeny a předány do bloku Hardware. *Schéma 19: Část bloku S/C – Výstupní signály* zobrazuje část tohoto uspořádání. *Schéma 20: Uspořádání bloku IR-Sensot\_Out* je příkladem vnitřního uspořádání jednoho bloku. Veškeré bloky jsou následující:

- HIL-Steuerung\_Out Ovládání HiL – např. spínání svorky 15
- Spiegelpotentiometer\_Out Potenciometr zpětného zrcátka
- FensterheberHallsensoren\_Out Snímač pohybu okna
- IR-Sensor\_Out Infračervený senzor
- Rückwärtsgangsignal Signál zpátečky
- FensterheberMotor\_Out Pohon stahovače okna
- DrehfallenkontaktFond\_Out Signál západky zámku dveří
- FensterheberSchalter\_Out Koncový spínač okna
- TOI\_DS4330\_Txd Komunikace LIN sběrnice (ovládací panel)

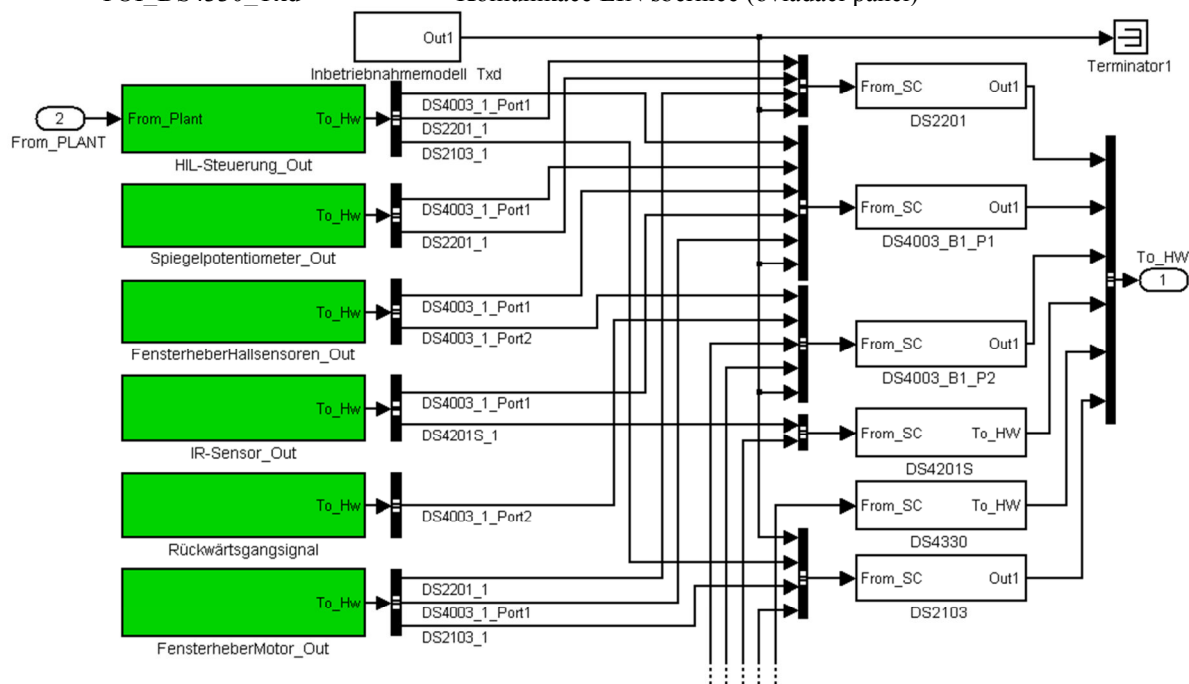


Schéma 19: Část bloku S/C – Výstupní signály

Také v této části se objevuje blok Inbetriebnahmemodell\_Txd, který přináší možnost ovládání výstupních signálů karet, identifikovaných přímo jménem karty a pinu. I zde tento blok slouží k servisním účelům a v průběhu vývoje.

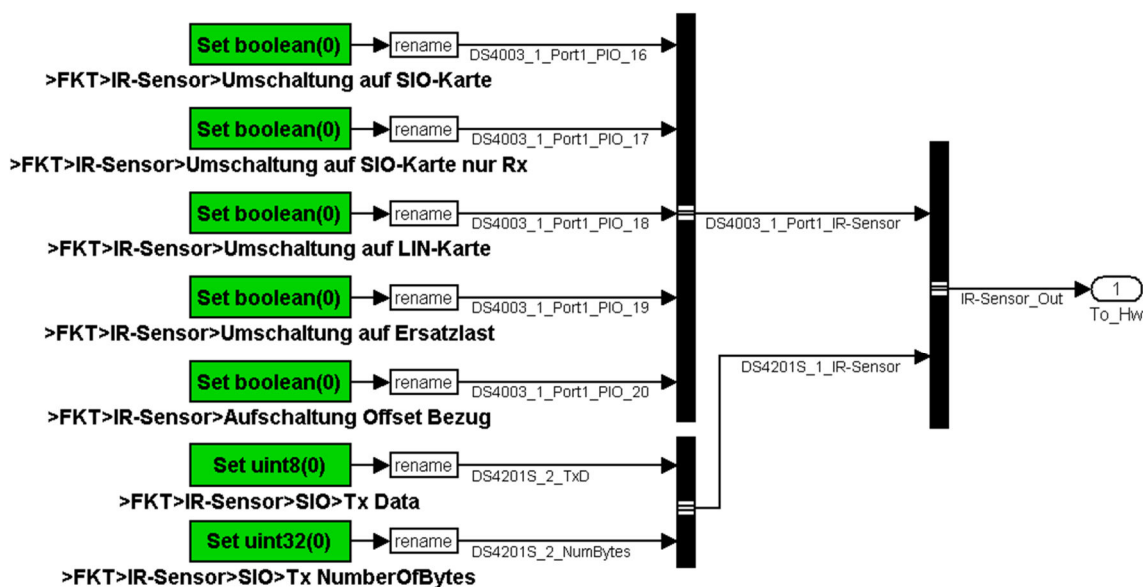


Schéma 20: Uspořádání bloku IR-Sensot\_Out

### 5.3 Plant

Tento blok reprezentuje fyzické zařízení komunikující s řídicí jednotkou. Zadané uspořádání této práce obsahuje kompletní dveře automobilu, není proto potřeba simulovat zátěž, kterou představují různé akční členy (např. pohon oken, apod.). Proto je tento blok ze strany vstupů ze S/C prázdný, respektive jsou zde tyto vstupy ukončeny, aby byl model formálně kompletní a nechybělo zde propojení ze S/C směrem do bloku Plant. Přenos informací o těchto signálech k vyhodnocení do PROVEtechu je programově řešen v bloku S/C.

Je zde vytvořen blok, který reprezentuje akci řidiče. Obsahuje celkem 4 signály reprezentující jednotlivé stavy spínací skříňky a dva signály odemčení a zamčení vozidla. Tyto informace jsou předávány Restbus Simulaci a zároveň S/C. *Schéma 21* znázorňuje celý blok.

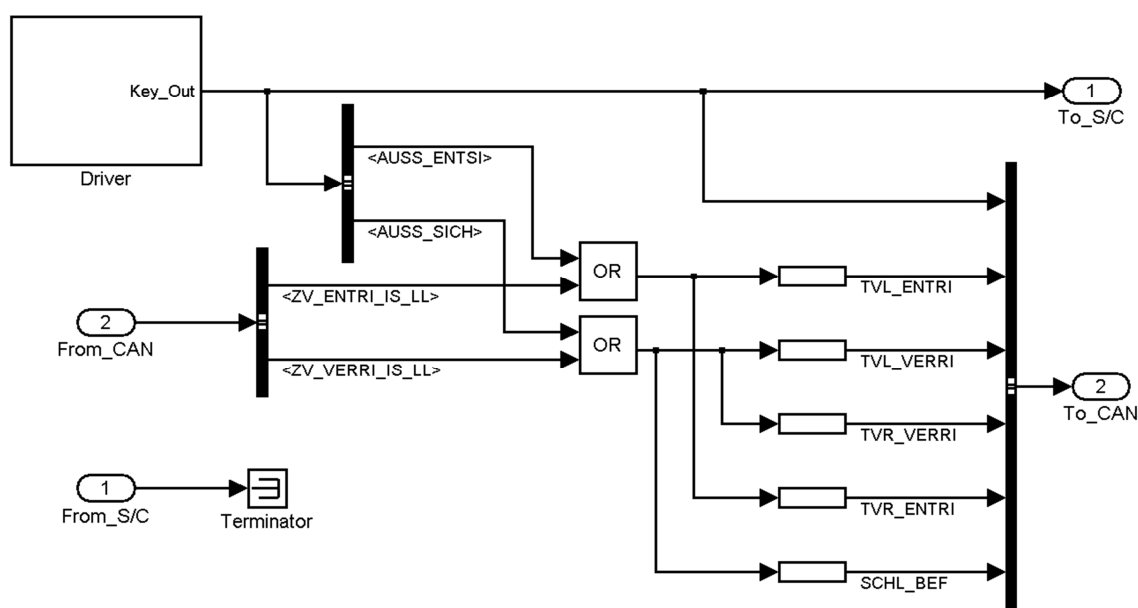


Schéma 21: Uspořádání modelu v bloku Plant

### 5.4 CAN Restbus Simulation

Restbus simulace je součástí modelu, kde dochází k simulaci zbylých řídicích jednotek na sběrnici CAN, které se v testovacím systému fyzicky nevyskytují, ale ovlivňují jeho funkci. *Schéma 22* znázorňuje uspořádání tohoto bloku.

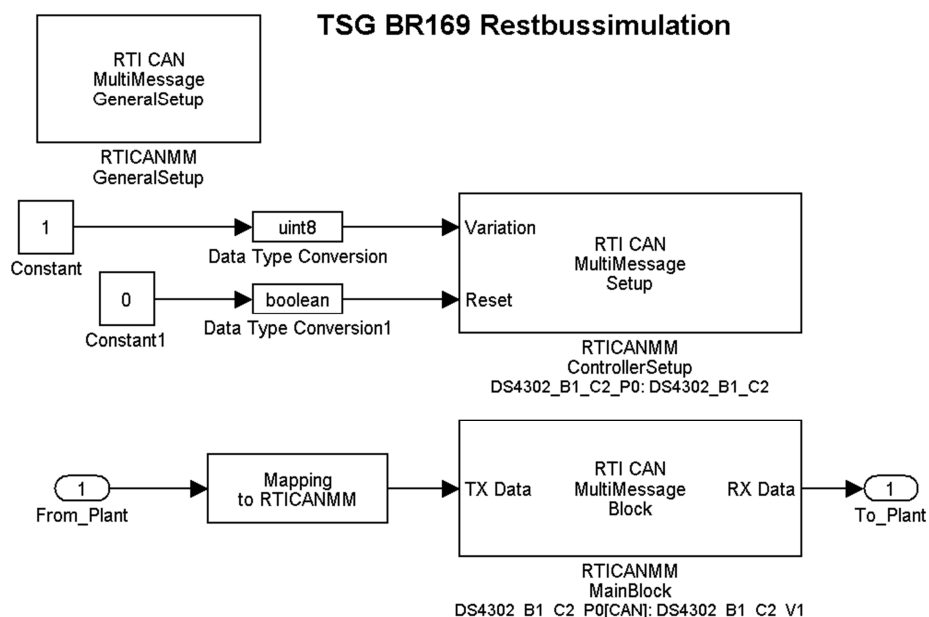


Schéma 22: Uspořádání bloku CAN-Restbussimulation

*RTI CAN MultiMessage Block* je hlavním blokem restbus simulace. Tento blok obstarává generování zpráv pro sběrnici CAN. Zdrojem dat pro tyto zprávy je soubor typu .dbc, který zpravidla obsahuje zprávy všech jednotek komunikujících na příslušné sběrnici a jejich základní hodnoty. Z veškerých dat obsažených v souboru .dbc je možné vybrat jen část, případně měnit obsah těchto zpráv a upravovat jejich periody odesílání. Změny obsahu zpráv jsou prováděny na základě vstupních signálů z bloku *Plant*, k tomuto účelu je zde vygenerován blok *Mapping to RTICANMM*, kde dochází k přiřazení jednotlivých signálů k odpovídajícím zprávám.

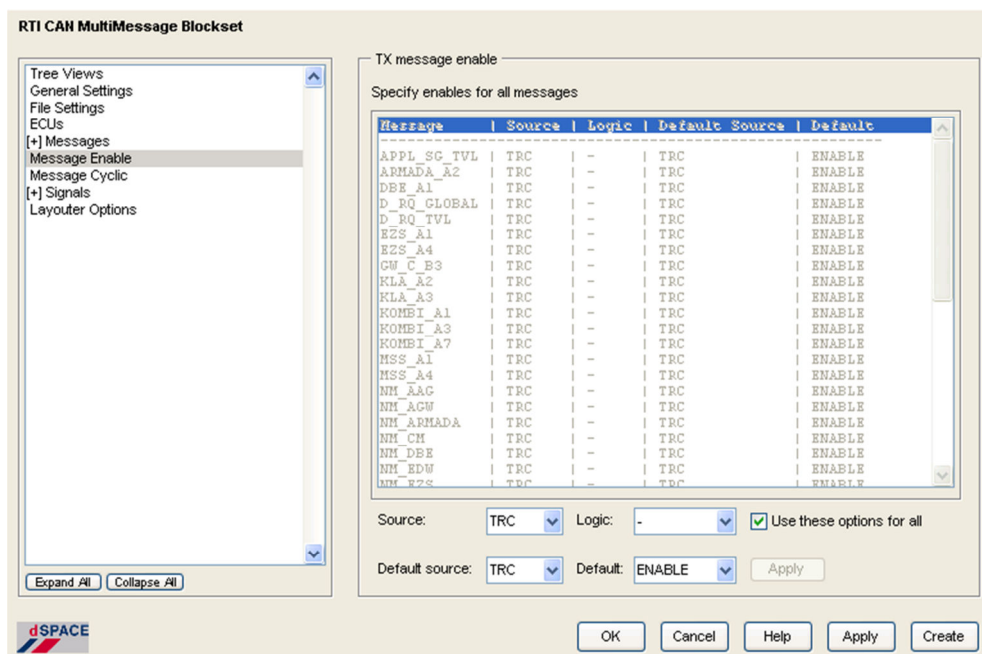


Schéma 23: Náhled ovládání RTICANMM Block – seznam povolených signálů

*Blok RTI CAN MultiMessage Setup* slouží k nastavení hardwaru, který má být použit ke komunikaci po sběrnici. Další možností je např. nastavení rychlosti komunikace po sběrnici CAN.

*Blok RTI CAN MultiMessage GeneralSetup* tento blok se uplatňuje nejčastěji v rozsáhlejších modelech obsahujících více bloků *RTI CAN MM Block*. Je zde nastavena cesta pro ukládání generovaných nastavení bloků *RTI CAN MM*. Zároveň umožňuje generování těchto konfiguračních souborů hromadně pro veškeré bloky restbus simulace.



## 6 Model zpětného zrcátka

Účelem tvorby modelu je nahrazení reálného zařízení jeho simulovaným ekvivalentem. Tento model musí na základě povelů řídicí jednotky vytvářet zpětnou vazbu ve formě signálů pro řídicí jednotku, odpovídající reálnému objektu. Tímto procesem dojde k uzavření zpětnovazebné smyčky a jednotka může pracovat stejným způsobem, jakoby ovládala reálné zařízení.

### 6.1 Teoretická rozvaha

Do zrcátka vstupují celkem tři signály využívané pro ovládání polohy. Kombinací těchto vstupů je možné ovládat dva servomotory v obou směrech. Omezení této metody spočívá v možnosti pohybu vždy pouze jedním základním směrem, pro ovládání zrcátka je toto omezení nepodstatné. *Tabulka 3* popisuje jednotlivé stavy ovládacích signálů a závislého pohybu zrcátka. Jednička v tabulce reprezentuje napájecí napětí na daném vodiči, nula uzemnění vodiče.

**Tabulka 3: Pohyb zrcátka v závislosti na přiváděných signálech**

Signálový vodič			Pohyb zrcátka
nahoru	vlevo/dolů	vpravo	
0	0	0	klidový stav
0	0	1	vpravo
0	1	1	dolů
1	0	0	nahoru
1	1	0	vlevo
1	1	1	klidový stav

Výstupem zrcátka jsou dva signály. Tyto signály jsou generovány dvěma potenciometry, každý z nich je svázán s polohou v jedné ose pohybu.

Model rozdělíme do následujících bloků: úprava vstupních signálů, vyhodnocení směru pohybu, up/down čítač polohy a úprava výstupních rozsahů. Model samotný se bude nacházet v bloku Plant, kam vstupují signály přepočítané do reálných rozsahů z bloku S/C. Pro vyhodnocení směru pohybu je vhodné používat proměnou typu boolean. K převedení datového typu využijeme komparátory. V další části vyhodnotíme směr pohybu na základě výše popsané pravdivostní tabulky. Takto získané signály zavedeme do dvou čítačů, každý reprezentuje jeden potenciometr.

## 6.2 Vytvoření modelu

Model vytvoříme v programu Simulink za použití běžných funkčních bloků. Podle postupu popsaného v předchozí kapitole vložíme jako první bloky tři komparátory. Jejich komparační hladinu zvolíme rovnou 6 V, protože hodnota signálu se bude pohybovat v rozsahu 0 – 12 V (princip práce s datovým typem proměnných viz. kapitola 5 odst. 2). Tyto signály zavedeme do multiplexoru, díky čemuž získáme jednorozměrný vektor o 3 členech. Další použitý blok je kombinační logika, tento blok obsahuje matici o  $2^n$  řádcích, kde  $n$  je délka vstupního vektoru. Vstupní vektor je použit jako adresa řádku, který má být odeslán na výstup. Matice výstupů bloku kombinační logika pak vychází následujícím způsobem:

↑	↓	←	→
0	0	0	0
0	0	0	1
0	1	1	0
0	1	0	0
1	0	0	0
1	0	0	1
0	0	1	0
0	0	0	0

Všimněme si, že na 3. a 6. řádku jsou aktivní dva směry současně. Tyto stavy jsou mechanicky blokovány na manuálním voliči, ale z důvodu simulace poruch vodičů je musíme respektovat a zahrnout do tabulky.

Výstupní vektor o 4 členech je převeden zpět do datového typu double. Následně prochází demultiplexorem, kde dochází k rozdělení vektoru do 4 nezávislých signálů. Vždy jeden signál dvou protichůdných směrů je invertován. Odpovídající signály jsou následně sloučeny a zavedeny do dvou čítačů tvořených bloky součtu, paměti a omezení saturačních limit. *Schéma 24* zobrazuje model zrcátka v zapojení pro ověření správné funkce.

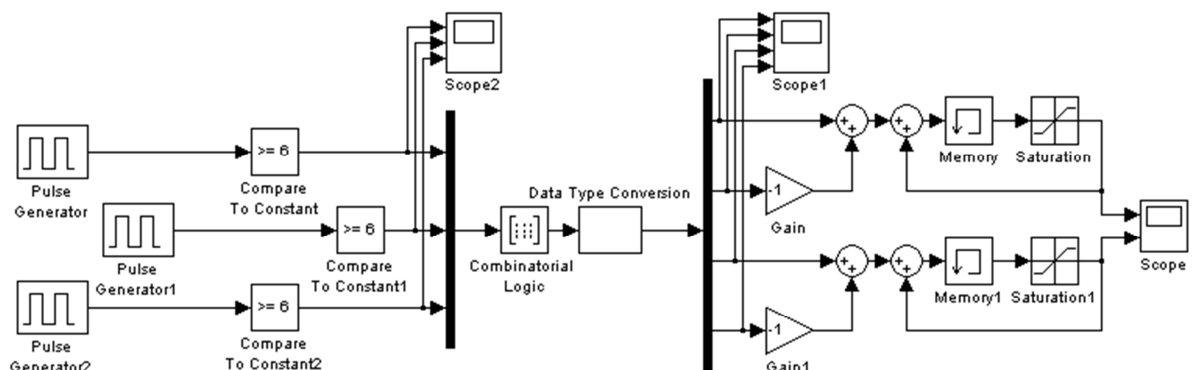


Schéma 24: Model zrcátka – v zapojení pro ověření správné funkce

## 7 Přesun konfiguračních souborů

Tato část pojednává o možnostech a postupu přenosu konfiguračních souborů a dalších nezbytných součástí daného projektu na síťové úložiště. Takovéto umístění je zvoleno z několika důvodů. Mezi hlavní patří zajištění zálohování. Firemní síťová úložiště jsou vždy zálohována na několika úrovních a jejich zabezpečení je na vysoké úrovni. Z hlediska ceny je výhodnější zálohovat jedno nebo více velkých síťových úložišť než zálohovat celý a každý lokální počítač. Proto se projevuje snaha o přesun veškerých dat právě na síťová úložiště.

Další podstatný důvod přesunu dat na síťové úložiště je zajištění dostupnosti těchto dat pro všechny členy týmu, kteří na zadaném projektu pracují. A to včetně zajištění toho, že všichni budou pracovat se stejnou verzí konfiguračních souborů, modelu, atd.

### 7.1 Uspořádání složek na síťovém úložišti

Pro snadnou orientaci v systému konfiguračních souborů bylo vytvořeno určité uspořádání, které je možné využívat napříč projekty, bez ohledu na hardware, na kterém jsou dané projekty realizovány. *Schéma 24* zobrazuje náhled tohoto uspořádání.

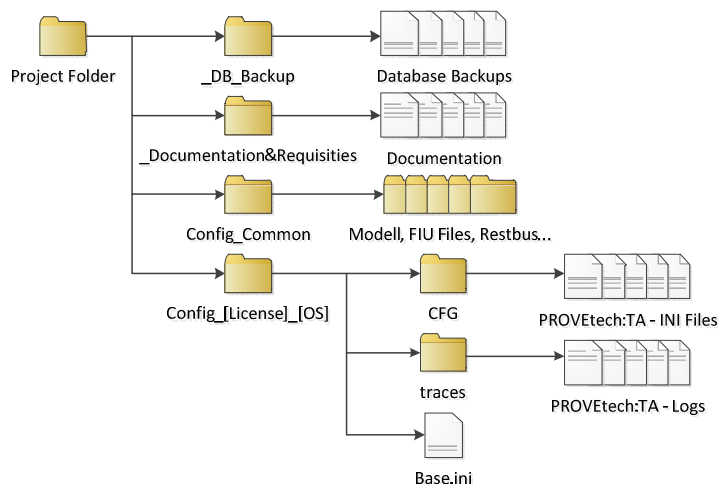


Schéma 25: Schéma uspořádání konfiguračních souborů

*\_DB\_Backup* je složka vyhrazena pro ukládání zálohy databáze programu PROVEtech. Zároveň slouží i k manuálnímu zálohování veškerých potřebných souborů.

*\_Documentation* slouží k ukládání veškeré dokumentace, jak o testovaném zařízení, tak i testovací platformě a veškerém hardwaru i softwaru použitým v projektu.

*Config\_Common* obsahuje veškeré konfigurační a jiné soubory, které jsou nezávislé na platformě, na které je PROVEtech:TA spouštěn. Tato složka krom jiného obsahuje soubory nezbytné pro Restbus Simulaci, diagnostiku, samotný model nahrávaný do testbanche a také např. uložené uspořádání Cockpitu a Workpage (viz. 4.3.1 *Workpage*) pro všechny uživatele.

*Config\_[Licence]\_[OS]* následuje několik složek pojmenovaných podle následujícího klíče. Pole *[Licence]* může být zastoupeno slovem „Desktop“ jedná-li se o konfigurační soubory k použití s tzv. desktopovou licencí, která je určena pro tvorbu testů, jejich vyhodnocení a další činnosti nevyžadující běh modelu. Tato licence není určena pro spuštění a běh celého testovacího systému. Pokud je pole *[Licence]* nahrazeno slovem „TS“ jedná se o konfigurační soubory pro licenci určenou právě pro běh na PC obsluhujícím testovací systém. Pole *[OS]* respektuje verzi operačního systému, pro který jsou dané konfigurační soubory určené (např.: WXP, W7, W8...).

## 7.2 Klíčové změny v konfiguračních souborech

Základním konfiguračním souborem programu PROVEtech:TA je tzv. *Base.ini*. Tento soubor je vždy umístěn ve složce, kde je program nainstalován a není možné jej přemístit. Nicméně je nezbytné vytvořit jeho šablonu ve složce *Config\_[Licence]\_[OS]*, kterou si uživatel zkopíruje do adresáře své lokální instalace PROVEtech:TA. Tento soubor obsahuje pouze cestu k umístění dalších konfiguračních souborů, které jsou umístěny ve složce {<síťové\_umístění>\Config\_[Licence]\_[OS]\CFG}. Tento jediný krok tak zajistí načtení správné konfigurace celého programu.

Úprava dalších souborů je značně rozsáhlá a jednorázová, proto zde nebude podrobně popsána. Obecně, většina konfiguračních souborů obsahuje hodnoty proměnných, tyto hodnoty jsou nezávislé na umístění, proto je netřeba měnit. Další informace v konfiguračních souborech jsou zejména cesty. Ty mohou směřovat na další konfigurační soubory, na složky se vstupními nebo výstupními daty (popis signálů apod.), nebo na binární soubory zpracovávané PROVEtechem (např. knihovny vygenerovaného modelu). Tyto cesty je třeba upravit a přizpůsobit k umístění síťového úložiště. Z důvodu zajištění přenositelnosti, jsou tyto cesty, až na výjimky, zapsány relativní formou oproti absolutnímu způsobu, kterým jsou zadávány prostřednictvím nastavení programu PROVEtech.

## Závěr

V úvodní části jsou stručně popsány cíle práce a vybrané části teorie automatizovaného testování. V následující kapitole této diplomové práce byla, dle dostupné dokumentace, popsána testovaná řídicí jednotka a to zejména souhrn vstupů a výstupů této jednotky. Další kapitoly se zaměřují na popis samotného testovacího systému a to z pohledu jak použitého hardwaru, tak i softwaru. Vzhledem k počtu signálových vstupů a výstupů, které testovací platforma obsahuje je v příslušné kapitole (3.2) popsána pouze ta část, která je v dané konfiguraci pro uvažovanou řídicí jednotku používána. Naopak kapitola popisující softwarové vybavení (4) zahrnuje jak programy určené pro obsluhu systému, tak i software používaný pro účely tvorby systému příp. změny jeho určení. Podrobnější popis této kapitoly byl zvolen, z důvodu zaměření této práce na analýzu a tvorbu modelu, k čemu je využíván právě popsáný software.

Následující dvě kapitoly se zabývají problematikou modelu. V první, ze zmíněných kapitol, byla popsána struktura modelu a jeho jednotlivých částí. Ve druhé byl vytvořen model zpětného zrcátka. Využití tohoto modelu spočívá v možnosti nahradit fyzický přítomnou zátěž (zpětné zrcátko). Aplikace tohoto postupu na veškeré části zátěže by umožnila její odstranění, to by vedlo ke snížení prostorových nároků systému. Překážkou tohoto postupu je zejména absence dostatečně výkonově dimenzovaných náhradních zátěží a to zejména pro simulaci pohonu oken. Tyto zátěže by mohly být realizovány buď spínatelným odporovým polem, nebo aktivní zátěží.

Poslední kapitola dokumentuje přesun konfiguračních souborů na síťové uložení. Ten byl proveden v průběhu tvorby této práce a přináší lepší zálohování a synchronizaci nastavení a dokumentace celého systému.

Z celkového pohledu testovací systém obsahuje dostatek vstupů a výstupů. To je způsobeno zejména tím, že byl koncipován jako univerzální systém pro testování různých řídicích jednotek. Na druhou stranu systém neobsahuje vlastní zátěže, které by mohly simulovat výkonové akční členy. Tyto zátěže jsou náročnější na implementaci z důvodu nároků na prostor uvnitř zařízení a zejména na odvod tepla. S ohledem na tyto vlastnosti je systém vhodný pro testování řídicích jednotek, které přímo neovládají energeticky náročné

akční členy, nebo pro testování v kombinaci s reálnou zátěží, tak jak je tomu v nynější konfiguraci.

System je i přes své stáří (cca 10 let) stále plně schopný komerčního nasazení pro testování moderních řídicích jednotek. To je důkazem toho, že pokud je systém dostatečně robustně dimenzován při svém návrhu, může být využíván velmi dlouho, čímž je zajištěna návratnost poměrně vysoké počáteční investice. Testování významně šetří náklady spojené s nápravou chyb (poruch) a to zejména při samotném vývoji. Nasazení automatizovaného testování navíc zajišťuje kontrolované podmínky při testování a opakovatelnost těchto testů. Další výhodou je i snížení nároků na obsluhu a možnost testovat mimo běžnou pracovní dobu (noční nebo víkendové testování). Obecně platí, že čím je dané vyvíjené zařízení komplexnější, tím vhodnější je ho testovat v průběhu vývoje. V poslední době se proto automatizované testování při vývoji rozšiřuje z tradičních oblastí, jako je automobilový průmysl, letectví apod. i do oblastí řízení v potravinářských procesech, chladírenských systémů a zdravotnických přístrojů.

## Seznam literatury a informačních zdrojů

- [1] Kubík, Michal: Testování elektronických systémů automobilu. Plzeň, 2011. Disertační práce (Ph.D.) Západočeská univerzita v Plzni. Strana 16.
- [2] Housar, Pavel: Model okolí pro HiL testování dveřních jednotek automobilu Škoda. Plzeň, 2007. Diplomová práce. Západočeská univerzita v Plzni. Strana 25.
- [3] PROVEtech:TA User Manual. [PDF]. MB-technology GmbH. Verze 2009.
- [4] PROVEtech:TA Test Language. [PDF]. MB-technology GmbH. Verze 2009.
- [5] Datasheet SM1500-Series. [PDF; online]. Poslední změna září 2012. [Cit. 25.11.2013] Dostupné z: <<http://www.delta-elektronika.nl/en/products/sm1500-series.html>>
- [6] dSPACE\_Helper. [offline html]. Vydání prosinec 2006. [Cit. 06.02.2014]
- [7] Lühdorff H.; Cokgezen F.: HiL Demonstrator Komponentenprüfstand für TSG Manual. [PDF]. Verze 07.05.2009, poslední změna 14.03.2006.
- [8] Butting B.: KPS\_TSG\_3\_1\_Höh\_18.1.06. [PDF]. 18.01.2006



## Příloha A – Využití konektorů testovací platformy

Tabulky znázorňují využití pinů hlavních konektorů testbenche s ohledem na jejich připojení a význam k zátěži a testované řídicí jednotce. První řádka a levý sloupec obou tabulek udává označení pinu konektoru. Hodnota buněk uvnitř tabulek obsahuje číselné označení signálu respektující tabulku 1 z kapitoly 2.

**Konektor pro připojení zátěže**

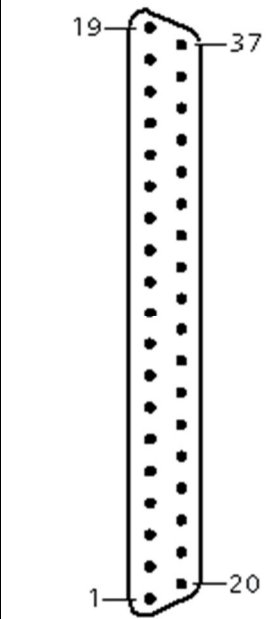
	01	02	03	04	05	06
A	5.5	3A.1				
B	5.4	3A.2				
C	5.3					
D	5.2					
E	5.1					
F	5.8					
G	5.9					
H						
J		4.5				
K	5.7	4.6				
L	5.6	2.5	2.5	2.6	2.6	
M		2.5	2.5	2.6	2.6	
N		2.5	2.5	2.6	2.6	
P						
R						
S						
T						
U						
V						
W						
X	4.1	4.2	4.3	3A.6	3A.8	3A.7
Y				2.3	2.4	
Z					2.1	2.2
a						
b	gnd	gnd	gnd	gnd	gnd	gnd
c	U <sub>bat</sub>	U <sub>bat</sub>	U <sub>bat</sub>	U <sub>bat</sub>	U <sub>bat</sub>	U <sub>bat</sub>

**Konektor pro připojení řídicí jednotky**

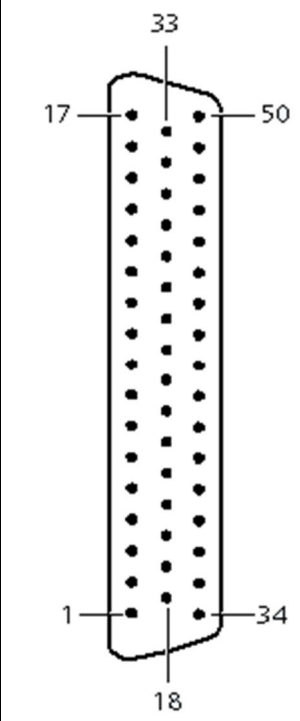
	01	02	03	04	05	06	07	08	09	10
A	5.5	3A.1								
B	5.4	3A.2								
C	5.3									
D	5.2									
E	5.1									
F	5.8									
G	5.9									
H										
J		4.5								
K	5.7	4.6								
L	5.6	2.5	2.5	2.6	2.6					
M		2.5	2.5	2.6	2.6					
N		2.5	2.5	2.6	2.6					
P										
R										
S										
T										
U										
V										
W										
X	4.1	4.2	4.3	3A.6	3A.8	3A.7				
Y				2.3	2.4					
Z					2.1	2.2				
a									1.2	1.1
b		gnd	gnd	gnd	gnd	gnd	gnd	gnd	gnd	gnd
c		U <sub>bat</sub>	U <sub>bat</sub>	U <sub>bat</sub>	U <sub>bat</sub>	U <sub>bat</sub>	U <sub>bat</sub>	U <sub>bat</sub>	U <sub>bat</sub>	U <sub>bat</sub>

## Příloha B – Výstupní konektory karet dSPACE

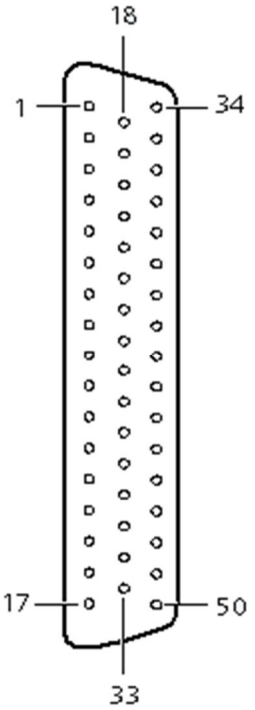
### DS4302

Interface Conn. (J13)	Pin	Signal	Pin	Signal
	19	Not used	37	IGND0
	18	EXT_VCC	36	User-defined
	17	User-defined	35	IGND0
	16	CAN_H0	34	CAN_L0
	15	IGND0	33	User-defined
	14	IGND1	32	EXT_VCC
	13	User-defined	31	User-defined
	12	IGND1	30	CAN_H1
	11	CAN_L1	29	IGND1
	10	User-defined	28	IGND2
	9	EXT_VCC	27	User-defined
	8	User-defined	26	IGND2
	7	CAN_H2	25	CAN_L2
	6	IGND2	24	User-defined
	5	IGND3	23	EXT_VCC
	4	User-defined	22	User-defined
	3	IGND3	21	CAN_H3
	2	CAN_L3	20	IGND3
	1	User-defined		

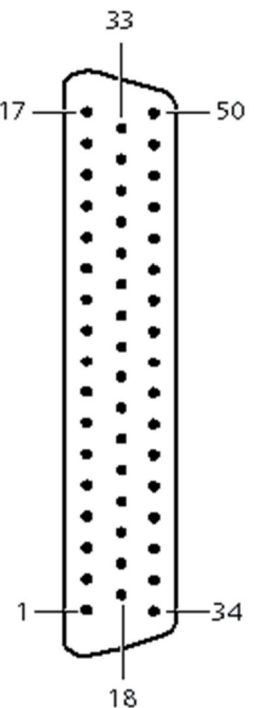
### DS4003

I/O Connector (P1, P2, P3)	Pin	Signal	Pin	Signal	Pin	Signal
	17	GND			50	VCC
	16	GND	33	RELEASE	49	GND
	15	GND	32	GND	48	GND
	14	GND	31	/OIOERR	47	GND
	13	GND	30	GND	46	USRINT
	12	/PRDY	29	/PIOERR	45	/PACK
	11	IO30	28	PSTB	44	IO31
	10	IO27	27	IO29	43	IO28
	9	IO24	26	IO26	42	IO25
	8	IO21	25	IO23	41	IO22
	7	IO18	24	IO20	40	IO19
	6	IO15	23	IO17	39	IO16
	5	IO12	22	IO14	38	IO13
	4	IO9	21	IO11	37	IO10
	3	IO6	20	IO8	36	IO7
	2	IO3	19	IO5	35	IO4
	1	IO0	18	IO2	34	IO1

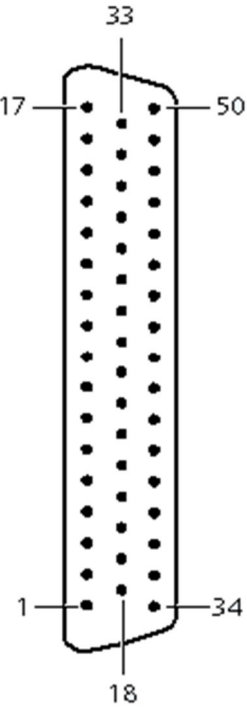
**DS4002**

I/O Connector (P2)	Pin	Signal	Pin	Signal	Pin	Signal
	1	GND			34	IO0
	2	IO2	18	IO1	35	IO3
	3	IO5	19	IO4	36	IO6
	4	IO7	20	PSTB	37	IO8
	5	IO10	21	IO9	38	IO11
	6	IO12	22	VCC	39	IO13
	7	IO15	23	IO14	40	IO16
	8	IO17	24	/PACK	41	IO18
	9	IO20	25	IO19	42	IO21
	10	IO22	26	GND	43	IO23
	11	IO25	27	IO24	44	IO26
	12	IO27	28	/PRDY	45	IO28
	13	IO30	29	IO29	46	IO31
	14	CH1	30	GND	47	CH2
	15	CH4	31	CH3	48	CH5
	16	CH6	32	GND	49	CH7
	17	TRIGA	33	CH8	50	TRIGB

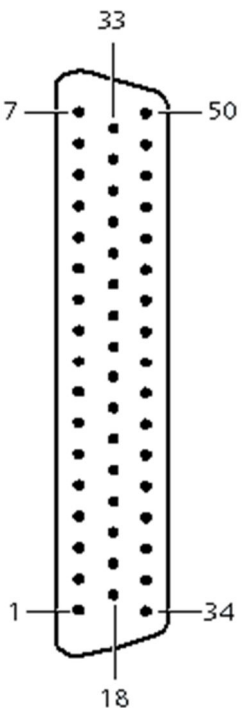
**DS2002**

ADC Connector	Pin	Signal	Pin	Signal	Pin	Signal
	17	NC			50	NC
	16	VIN31	33	GND2	49	VIN32
	15	VIN29	32	GND2	48	VIN30
	14	VIN27	31	GND2	47	VIN28
	13	VIN25	30	GND2	46	VIN26
	12	VIN23	29	GND2	45	VIN24
	11	VIN21	28	GND2	44	VIN22
	10	VIN19	27	GND2	43	VIN20
	9	VIN17	26	GND2	42	VIN18
	8	VIN15	25	GND1	41	VIN16
	7	VIN13	24	GND1	40	VIN14
	6	VIN11	23	GND1	39	VIN12
	5	VIN9	22	GND1	38	VIN10
	4	VIN7	21	GND1	37	VIN8
	3	VIN5	20	GND1	36	VIN6
	2	VIN3	19	GND1	35	VIN4
	1	VIN1	18	GND1	34	VIN2

**DS2003**

ADC Connector	Pin	Signal	Pin	Signal	Pin	Signal
	17	GND			50	Ex. Trg
	16	VIN31	33	GND	49	VIN32
	15	VIN29	32	GND	48	VIN30
	14	VIN27	31	GND	47	VIN28
	13	VIN25	30	GND	46	VIN26
	12	VIN23	29	GND	45	VIN24
	11	VIN21	28	GND	44	VIN22
	10	VIN19	27	GND	43	VIN20
	9	VIN17	26	GND	42	VIN18
	8	VIN15	25	GND	41	VIN16
	7	VIN13	24	GND	40	VIN14
	6	VIN11	23	GND	39	VIN12
	5	VIN9	22	GND	38	VIN10
	4	VIN7	21	GND	37	VIN8
	3	VIN5	20	GND	36	VIN6
	2	VIN3	19	GND	35	VIN4
	1	VIN1	18	GND	34	VIN2

**DS4201-S**

Interface Connector (P1)	Pin	Signal	Pin	Signal	Pin	Signal
	17	DSR1			50	DCD1
	16	/TXD1	33	/RXD1	49	RTS1
	15	RI1	32	CTS1	48	DTR1
	14	DSR2	31	GND	47	DCD2
	13	/TXD2	30	/RXD2	46	RTS2
	12	RI2	29	CTS2	45	DTR2
	11	DSR3	28	GND	44	DCD3
	10	/TXD3	27	/RXD3	43	RTS3
	9	RI3	26	CTS3	42	DTR3
	8	DSR4	25	GND	41	DCD4
	7	/TXD4	24	/RXD4	40	RTS4
	6	RI4	23	CTS4	39	DTR4
	5	Not used	22	GND	38	Not used
	4	Not used	21	Not used	37	Not used
	3	Not used	20	Not used	36	Not used
	2	Not used	19	Not used	35	Not used
	1	Not used	18	Not used	34	Not used

**DS4330**

Interface Conn. (P1)	Pin	Signal	Pin	Signal	Pin	Signal
	17	VCC12			50	VCC GND
	16	UBAT16	33	LIN16	49	GND16
	15	UBAT15	32	LIN15	48	GND15
	14	UBAT14	31	LIN14	47	GND14
	13	UBAT13	30	LIN13	46	GND13
	12	UBAT12	29	LIN12	45	GND12
	11	UBAT11	28	LIN11	44	GND11
	10	UBAT10	27	LIN10	43	GND10
	9	UBAT9	26	LIN9	42	GND9
	8	UBAT8	25	LIN8	41	GND8
	7	UBAT7	24	LIN7	40	GND7
	6	UBAT6	23	LIN6	39	GND6
	5	UBAT5	22	LIN5	38	GND5
	4	UBAT4	21	LIN4	37	GND4
	3	UBAT3	20	LIN3	36	GND3
	2	UBAT2	19	LIN2	35	GND2
	1	UBAT1	18	LIN1	34	GND1