

## Oponentský posudek disertační práce

**Autor práce:** Ing. Tomáš Košan  
**Název disertační práce:** Vybrané problémy z řízení vícehladinových měničů a výpočetně extrémně náročných pokročilých algoritmů regulace elektrických pohonů implementovaných v hradlových polích

**Oponent:** Ing. Pavel Cejnar, Ph.D.  
  
Sécheron Tchéquie, s.r.o.  
VGP Park Horní Počernice, hala D1  
F.V.Veselého 2635/15  
193 00 Praha 20

Tento oponentní posudek je vypracován na základě žádosti Fakulty elektrotechnické Západočeské univerzity v Plzni v souladu s požadavky zákona č. 111/1998 Sb. o vysokých školách ve znění pozdějších předpisů, a Zásadami studia v doktorském studijním programu na ZČU FEL v Plzni.

### 1. Aktuálnost řešeného tématu a jeho význam pro praxi a rozvoj oboru

Současný nárůst komplexity elektronických měničů související s velmi dynamickým vývojem součástkové základny prvků výkonové elektroniky, prvků řídicích i diagnostických, klade vysoké nároky na rychlé zpracování regulačních a diagnostických úloh měničů. Předkládaná disertační práce, především ale komplexní hardwarová platforma autorem vyvinutá a popsaná v této práci, představuje dle mého názoru úspěšné zpracování velmi moderního, univerzálního, komplexního řešení pro splnění těchto narůstajících požadavků ve velmi široké oblasti potenciálního využití- od energetiky, pohonů, dopravní techniky a strojnictví, až po speciální aplikace jako je například technická diagnostika nebo i lékařská elektronika, přestože autor zmiňuje pouze využití pro regulace elektrických pohonů.

### 2. Obsah disertační práce, posouzení zvolené metodiky řešení

Posuzovaná disertační práce sestává z osmi hlavních kapitol čítajících v celkovém rozsahu práce 132 stran. V první kapitole autor uvádí současný stav ve zkoumané problematice a stanovuje si cíle práce a metodiku řešení. Ve třetí kapitole autor analyzuje Stanovených technických parametrů pro tři typy víceúrovňových topologií definovaných ve 4. kapitole. Volbu více typů topologií považují za správnou vzhledem k reálnému ověření možností širšího uplatnění. Pro splnění vytyčených cílů, především bodů 1)-7) definovaných jako cíle v kapitole 1.2, vyžadovalo zpracování HW řešení s vysoko mírou integrity. Autor v kapitole 2 posuzuje postupně požadavky na systém, počet vstupů a výstupů,

v kapitole 3 návazně analyzuje správnost volby procesoru a požadavky na JTAG emulátor pro dostatečnou transparentnost systému pro vizualizaci i programování pomocí PC. Za velice přínosnou považují také práci uvedenou v kapitole 7 s vývojem a popisem autorova bloku pro Simulink, které jistě naleznou další uplatnění.

Při hodnocení vycházím z faktu, že samotné detailní publikační zpracování celého tématu práce vzhledem k jejímu rozsahu by zabralo několikanásobně větší obsah, než dovolují osnovy. Přesto ale považují některé části za zbytečné, např. popis vlastností JTAG emulátorů v kapitole 3 je jistě zajímavé téma, zde bych jej ale naprosto vynechal, a ušopený prostor v práci věnoval více popisu výsledků autorova zkoumání vlastností hradlových polí při použití v pohonech, shrnutí pozitiv a negativ, které by přineslo cennější informace z poznatků autora.

Práce v úvodu také nemluví o typu pohonu nebo obecněji o množině výkonových systémů, na který bude systém využit - přestože je v práci systém automatického řízení popsán jako univerzální, bylo by vhodné nebrat práci chronologicky, a již v úvodu představit vyvinutý systém řízení a jeho případná možná koncepční a topologická omezení.

Z formálního hlediska je práce zpracována pečlivě, až na drobné nedostatky nemám připomínek.

### **3. Posouzení přínosu disertační práce**

#### **a) Cíle disertační práce a jejich splnění**

Cíle disertační práce stanovené v osmi bodech v kapitole 1.2 byly (po teoretické funkční analýze uvedené v kapitole 4) dle prezentovaných výsledků v kapitole 5 splněny.

#### **b) Výsledky disertační práce, dosažené nové poznatky a jejich přínos pro praxi a rozvoj vědního oboru**

Za významný považují jednoznačně přínos práce pro řešení vědecko-výzkumných úloh - výsledek práce, hlavně díky své univerzalitě, ale také díky poskytnutí simulačního modelu pro Simulink, ušetří významně čas potřebný pro vývoj i velice speciálních a komplexních systémů automatického řízení. To dovolí potenciálním budoucím uživatelům věnovat se naplno své problematice především v oblasti elektronických měničů, elektrických pohonů či energetiky bez vysilování se s vývojem vlastního hardwarového řešení systému automatického řízení, práci završuje blok pro velmi rozšířený Matlab Simulink. Z těchto důvodů považují přínos disertační práce pro vědeckotechnická pracoviště za zásadní.

### **4. Hodnocení publikační činnosti doktoranda**

Při hodnocení publikační činnosti autora jsem vycházel ze seznamu uvedeného na straně 120. Přehled publikační činnosti obsahuje 11 publikací prezentovaných na mezinárodních konferencích, 6 na českých konferencích, 26 vědecko-technických zpráv ohledně autorových funkčních vzorků a 15 výzkumných zpráv. Je zřejmé, že autor výsledky své rozsáhlé práce dostatečně publikoval, je s publikovanou problematikou dobře obeznámen, a proto zde nemám námitek.

## 5. Dotazy a komentáře k disertační práci

K práci uvádím několik dotazů a připomínek, které ale nemají za cíl napadat dobrou odpornou úroveň předkládané práce:

- 1) Str.9- lze přijmout Vaše tvrzení, že se víceúrovňové měniče vyznačují menším  $du/dt$ ?
- 2) Tabulka 2.1 udává max. počet čidel, nikoliv však rychlost jejich čtení- z kap. 3.5.5.6 to není patrné, v kap. 3.7.1. a Obr. 3.25 je sice zkrácený čas jednoho čtení pomocí DMA, chybí ale zmínka o možné periodě čtení pro mezní počet signálů- odpovídá také počet čidel hodnotě v tabulce 3.10, str. 52?
- 3) Signály PWM nemluví o omezení spínací frekvence (v kap.3.6.2 zmínka pouze o možnosti spínání s měkkou komutací v řádu stovek [kHz], ovšem pouze u výstupů bez přizpůsobení úrovní), také nemluví o možné volbě a kroku mrtvých časů (v kap. 4.1.1. resp. 4.3.1 pouze naznačena možnost, v kap. 4.4.1 uvedeno min. 2.4[us] v popisu demultiplexeru). Jaké je toto omezení?
- 4) Str.14, odkaz [36]- nebylo obtížné navázat takto komplexní platformu na platformu určenou pro jednofázový proudový pulsní usměrňovač? Z čeho se vycházelo?
- 5) Str.17, A/D integrované převodníky a problematika jejich zarušení od procesoru- nelze podle Vás alespoň teoreticky zastavit i čítač a po přerušení přesně definované doby externím časovačem tuto hodnotu doplnit, s ohledem na rozsah systému i predikovat maximální dobu přerušení?
- 6) Mělo snížení přenosové rychlosti z 6 Mb/s na 3.5Mb/s vlivem galvanického oddělení JTAG sběrnice zásadní dopad (HW nebo SW) na říditelnost a stabilitu některých topologií?
- 7) Kap. 3.4.1- fail-safe funkce emulátoru JTAGv5 vyvolá reset mikrokontroléru- co to znamená pro FPGA a odezvy na úrovni PWM pulsů? (V kap. 3.5.1 je popsáno „...blokování výstupů...“, přičemž v kap. 3.5.3 se popisuje i chování pro měniče proudového typu- znamená to individuální uvedení výstupů do bezpečného resp. definovaného klidového stavu)?
- 8) Jak jsou řešeny v systému případná hlášení od errorů driverů či jiných periférií? V Obr. 3.1 se mluví pouze o desaturační ochraně- je ale také uvažován power-down nebo ochrana mrtvých časů? Jak je uvažováno toto hlášení např. od 24 driverů přes MLC interface v Obr.3.13?
- 9) Str.71, vztah 5.1 uvádí podmínku nabíjení  $U_{ci3} \geq U_{ci2} \geq U_{ci1}$  (zároveň pro index  $U_{cr1}, U_{cr2}, U_{cr3}$ )- lze na 4L-FLC splnit prakticky podmínku  $U_{ci3} > U_{ci2} > U_{ci1}$ ?
- 10) Kap.5.2.3- chybí zmínka jakým způsobem je provedeno vyhodnocení úhlové rychlosti motoru? Počet pulsů případně úrovní na otáčku nebo např. čtení ADC převodníkem?
- 11) Kap. 5.2.4- „...plovoucí kondenzátory jsou mírně předbíjeny před zahájením předbíjecí sekvence...“, dále „...toto kompenzuje vybíjení plovoucích kondenzátorů...“- proč je tomu tak? Jsou důvodem budiče tranzistorů? Nebo zbytkové proudy protékající transistory?
- 12) Odchylka mezi skutečnou polohou rotoru a odhadnutou polohou rotoru se (Obr.6.3,6.4), snižuje s vyšší dynamikou změny zadání- jedná se o systematický jev?

## 6. Závěr

Autor disertační práce Ing. Tomáš Košan podle mého názoru splnil stanovené cíle disertační práce a prací i rozsahem publikační prokázal svoji dobrou znalost problematiky a schopnost řešení regulačních úloh jak po teoretické, tak po praktické stránce- z práce je zřejmé, že praktická stránka převládá. To se také projevilo na detailním popisu programování a související technologie JTAG, která dle mého mínění do disertační práce nepatří.

Na základě posouzení disertační práce pana Ing. Tomáše Košana na téma „Vybrané problémy z řízení vícehladinových měničů a výpočetně extrémně náročných pokročilých algoritmů regulace elektrických pohonů implementovaných v hradlových polích“, a po seznámení se s výsledky jeho odborné práce ve smyslu §47 zákona č. 111/1998 Sb. O vysokých školách ve znění pozdějších předpisů, doporučuji disertační práci k obhajobě.

V Praze, dne 30.4.2015

Ing. Pavel Cejnar, Ph.D.



## Oponentní posudek disertační práce

Název: **Vybrané problémy řízení vícehladinových měničů a výpočetně extrémně náročných pokročilých algoritmů regulace elektrických pohonů implementovaných v hradlových polích**

Autor: **Ing. Tomáš Košan**

Školitel: prof. Ing. Zdeněk Peroutka, Ph.D.

Oponent: doc. Ing. Petr Palacký, Ph.D.  
Katedra elektroniky  
Fakulta elektrotechniky a informatiky  
VŠB-Technická univerzita Ostrava  
17. listopadu 15, 708 33 Ostrava-Poruba  
Tel. 597 324 276, e-mail: [petr.palacky@vsb.cz](mailto:petr.palacky@vsb.cz)

Předložená disertační práce se v rozsahu 132 stran věnuje problematice řídicích systémů s využitím signálových procesorů a hradlových polí pro řízení víceúrovňových měničů a možnost implementace výpočetně náročných algoritmů. Dosažené výsledky jsou v práci dokumentované jednak pomocí testovacích programů vyvinutých jednotek a jednak experimentálním ověřením při řízení víceúrovňových měničů a komplexních měničových sestav. Obsahově je práce rozdělena do osmi kapitol, seznamu literatury, autorových publikací a příloh. Dle doporučení pro zpracování oponentských posudků hodnotím uvedenou práci z následujících hledisek:

### a) Zhodnocení významu disertace pro obor

Téma disertační práce je velice aktuální, neboť je zaměřeno do oblasti řídicích systémů pro oblast moderních polovodičových měničů, jejichž význam se v poslední době dostává do popředí zájmu výzkumu. Zejména vysokonapěťové měniče jsou řešeny jako víceúrovňové, což klade velmi vysoké nároky na řídicí systémy z hlediska počtu digitálních vstupů a výstupů, ale také i z hlediska složitosti výpočetního algoritmu a jeho možnosti implementace do těchto systémů. Z těchto důvodů jsou na koncepci řídicích systémů takových měničových aplikací kladeny vysoké požadavky. Tyto požadavky také plynou ze stále zvětšující se nároků na jejich využití pro výzkum a vývoj a s tím spojený určitý uživatelský komfort při modifikacích pro nové úlohy a rychlou implementaci vyvíjených algoritmů. Neméně důležitý je taktéž požadavek na koncepci vývojových nástrojů. Vzhledem k tomu, že se práce věnuje právě problematice návrhu řídicího systému pro měničové aplikace s akceptováním výše uvedených vlastností, považuji její význam pro obor za zcela zásadní.

### b) Vyjádření k postupu řešení problému, použitým metodám a ke splnění stanoveného cíle

Zvolený postup řešení je dle mého názoru plně v souladu s obecnými zvyklostmi i se stanovenými cíli uvedených v kap. 1.2.

Vlastní řešení je obsahem kapitol 3 až 7. Práce je logicky členěna od úvodu do problematiky řídicích systémů měničových aplikací spolu s analýzou současného stavu, HW požadavků pro jednotlivé typy měničů, přes návrh optimální koncepce řídicího systému a detailního řešení navrženého systému, až k vývoji konkrétního hardwarového řešení spolu s kompletní programovou podporou. Navržená a realizovaná řešení jsou pak následně experimentálně testována. Tím jsou naplněny i cíle disertační práce.

Některé uvedené metody návrhu jsou známé a v dostupné literatuře zpracované, některé naopak nejsou běžně publikované a v praxi ověřené.

### **c) Stanovisko k výsledkům disertační práce a původního konkrétního přínosu disertanta**

Disertační práce se zaměřuje především na řešení návrhu nové koncepce řídicího systému, který pokryje široký rozsah aplikací víceúrovňových měničů s ohledem na moderní způsoby řízení, bezpečnost provozu, komfort implementace a v neposlední řadě i odolnost proti elektromagnetickému rušení. V úvodních částech jsou zde velmi dobře popsány požadavky na hardware z hlediska potřeb měniče, technologii výroby a taktéž požadavky pro speciální algoritmy řízení. Součástí úvodních částí jsou také uvedena možná řešení topologií propojení mikropočítače se signálovým procesorem a programovatelných hradlových polí. Hlavní částí práce se zabývají návrhem nové koncepce řídicího systému pro víceúrovňové měniče a výpočetně náročné algoritmy regulace v elektrických pohonech. Nejprve se autor zabývá problematikou koncepcí vývojových prostředků založené na JTAG emulátorech. Zde se zaměřuje na řešení jejich odolnosti proti rušení. V dalších částech pak detailně řeší postup návrhu samotného mikroprocesorového regulátoru založeném na spojení mikropočítačového systému s programovatelnými logickými obvody a dalšími prvky tvořící interface MLC. Součástí je taktéž návrh programového vybavení pro mikropočítač tak, aby uživatel nemusel mít podrobné znalosti periférií MLC interface. Pro tento interface pak byly vyvíjeny PWM modulátory pro jednotlivé typy vícehladinových měničů. Za použití MLC interface spolu s vyvinutými algoritmy byla otestována implementace několika regulací asynchronního i synchronního motoru s vektorovým řízením s využitím víceúrovňových měničů. Tyto experimenty jsou doloženy průběhy nejdůležitějších veličin daných regulačních obvodů. Stejně tak byla testována možnost implementace časově náročného algoritmu marginalizovaného částicového filtru do FPGA. Rovněž i tato implementace je doložena experimentálními výsledky s grafy průběhů důležitých veličin. V poslední části je taktéž uvedeno řešení podpory rapid prototypingu pro MLC interface, kdy v prostředí Matlab/Simulink byl vytvořen základní blok pro podporu hardwarových periférií přítomných na MLC interface. Za disertabilní jádro a tedy i konkrétní přínos disertanta považuji právě navržený řídicí systém spolu s algoritmy PWM modulátorů a výše uvedenou podporu pro rapid prototyping.

Poznámky k disertační práci a otázky pro disertanta, které v žádném případě nesnižují úroveň této práce a slouží především k diskusi při obhajobě, jsou uvedeny v příloze.

### **d) Vyjádření k systematičnosti, přehlednosti, formální úpravě a jazykové úrovni**

Disertační práce má velmi dobrou formální úroveň. Jednotlivé kapitoly práce vytvářejí logickou návaznost řešených problémů umožňující dobré seznámení se s danou problematikou. Jazyková stránka práce má velmi vysokou úroveň, v práci se v podstatě nevyskytují překlepy nebo gramatické chyby, vysokou úroveň má rovněž grafické zpracování práce. Připomínky však mám k některým grafům s průběhy, které jsou velmi malých rozměrů

a snižují tak rozlišovací schopnost. Čtení popisu os je velmi obtížné stejně tak i rozeznání rastru. V práci také postrádám detailnější blokové schéma navrženého MLC interface.

#### **e) Vyjádření k publikacím disertanta**

Seznam publikací disertanta je uveden na stranách 120 až 125. obsahuje celkem 63 titulů, z toho 11 článků prezentovaných na mezinárodních konferencích, 25 funkčních vzorků, 15 položek představují většinou oponované katedrální výzkumné zprávy, na kterých se disertant podílel jako autor nebo spoluautor a 5 software. Publikační aktivitu považuji za nadprůměrnou, neboť překračuje obvyklý počet publikací disertačních prací v ČR. Všechny tyto publikace se zabývají problematikou, na které je postaveno jádro disertační práce.

#### **f) Doporučení**

Disertační práce obsahuje řadu nových poznatků k problematice řídicích systémů pro moderní polovodičové měniče.

Vzhledem k vysoké odborné úrovni, významnému přínosu pro obor a taktéž preciznímu zpracování, disertační práci Ing. Tomáše Košana s názvem „Vybrané problémy z řízení vícehladinových měničů a výpočetně extrémně náročných pokročilých algoritmů regulace elektrických pohonů implementovaných v hradlových polích“

#### ***doporučuji k obhajobě***

a v souladu se zákonem č. 111/1998 Sb. o vysokých školách, doporučuji po úspěšné obhajobě udělit titul Ph.D.

V Ostravě, dne 15.1.2015

  
doc. Ing. Petr Palacký, Ph.D.

VŠB-Technická univerzita Ostrava  
Fakulta elektrotechniky a informatiky  
Katedra elektroniky

## Příloha

### Poznámky a dotazy k doktorské disertační práci

1. Vysvětlete výhodu nižšího  $du/dt$  v souvislosti s vyšším napětím meziobvodu, což je uvedena jako výhoda připojení meziobvodu měniče přímo k rozvodné síti v další větě.
2. Jaký důvod vedl k osazení MLC interface 18 bitovými A/D převodníky? Kolik bitů je potřeba pro měření signálů pomocí čidel s přesností 0,1%?
3. Objasněte časové průběhy na obr. 3.25, str. 51.
4. Jak je provedeno vyhodnocení úhlu sítě u pulzního usměrňovače (např. obr. 5.1.)?
5. Jak způsobem je nastavována žádaná hodnota budicího proudu (obr. 5.2)?
6. Jak je reálně provedena rekonstrukce napětí pro výpočet MPF (obr. 6.2.)?

Západočeská univerzita v Plzni

Doručeno: 05.05.2015

ZCU 013323/2015

listy: 2 přílohy:

druh:



zcupese5215a



# Oponentní posudek disertační práce

Název: **Vybrané problémy z řízení vícehladinových měničů a výpočetně extrémně náročných pokročilých algoritmů regulace elektrických pohonů implementovaných v hradlových polích**

Autor: **Ing. Tomáš Košan**

Oponent: **Doc. Ing. Pavel Vorel, Ph.D.**  
Vysoké učení technické v Brně  
Fakulta elektrotechniky a komunikačních technologií  
Ústav výkonové elektrotechniky a elektroniky  
Technická 12, 616 00 Brno  
tel.: +420 5 4114 6720  
E-mail: vorel@feec.vutbr.cz

## 1) Význam disertační práce pro obor

Předložená disertační práce řeší aktuální problematiku digitální regulace v „pohonářských“ aplikacích. Práce je zaměřena na hardwarové realizace řídicích obvodů (kombinace DSP a hradlových polí) a také na optimální algoritmizaci regulačních úloh a jejich softwarová řešení pro daný navržený hardware. Nasazení hradlových polí umožňuje rapidně zvýšit výkonnost (rychlost) regulačních struktur v porovnání s dnes již klasickým řešením s DSP. Tak lze v reálném čase provozovat výpočetně náročnější řídicí algoritmy (např. sofistikovanější bezsenzorová řízení pohonů). V tom lze spatřovat odborný význam práce.

## 2) Způsob řešení, splnění cílů práce

Náročné cíle práce byly konkrétně formulovány v kap. 1.2. a výsledky popsané v práci svědčí o tom, že tyto cíle se podařilo splnit. Bylo realizováno několik složitých a poměrně univerzálních řídicích systémů včetně podpůrných diagnostických prostředků - galvanicky oddělených emulátorů JTAG. Při konstrukci těchto podpůrných prostředků (rozhraní mezi nadřazeným PC a vlastním řídicím hardware měniče) se autor pochopitelně musel vypořádávat s problematikou elektromagnetické odolnosti (zejména kapacitní rušivé proudy vlivem  $du/dt$ ). Dále byly sestaveny softwarové nástroje pro snadnou implementaci konkrétních řídicích struktur do realizovaného hardware, aniž by uživatel (konstruktér) musel obsluhovat hardware na jeho nejnižší úrovni. Funkčnost celého systému byla pak ověřena realizací konkrétních řídicích struktur pro vybrané víceúrovňové střídače. Pozornost byla věnována také používání „rapid prototyping“ umožňujícího přímé ovládání regulační struktury z prostředí Matlab – Simulink. Tato oblast pro svou náročnost a škálu možností ještě nebyla zcela vyčerpána a sám autor předpokládá další vývoj v tomto směru.

## 3) Výsledky práce a původní přínos

Z podrobných výsledků prezentovaných v kapitolách 3 až 7 je patrná náročnost a rozsáhlost celé práce. Disertační práce svědčí o autorově vysoké odbornosti v oblasti

mikroprocesorového řízení a hradlových polí. Z rozsahu odvedené práce zakončené úspěšnými realizacemi je patrné, že autor na problematice dlouhodobě systematicky pracuje. Práce má zcela nepochybný zjevný přínos, jelikož se podařilo sestavit poměrně univerzální a velmi výkonný hardware i software použitelný pro realizaci výpočetně a časově náročných řídicích algoritmů. Vzniklý nástroj proto může např. sloužit ve vývojových laboratořích pro další vědeckou i komerční činnost v oblasti elektrických pohonů. Trend aplikace hradlových polí je dnes aktuální (umožňuje zvýšit výpočetní výkon), zde ovšem nevidíme úzce zaměřenou konkrétní aplikaci, ale univerzálněji použitelný nástroj se všemi podpůrnými prostředky, což představuje hodnotný výsledek práce.

#### **4) Formální zpracování**

Práce je po jazykové stránce na dobré úrovni. Překlepy nebo jazykové chyby se vyskytují velmi řídky. Také úvodní abstrakty v anglickém a německém jazyce jsou zpracovány jazykově na úrovni. Autor při popisu postupuje metodicky, text je podepřen obrázky. Podle mého názoru by pro dokreslení úplnosti řešení možná bylo vhodné uvést více konstrukčních detailů (schémata zapojení a jejich popis, desky plošných spojů, podrobnější výpisy software).

#### **5) Publikační a výzkumná činnost autora**

Z uváděného seznamu publikací je patrné, že disertant je autorem nebo spoluautorem celé řady publikací v českém i anglickém jazyce. Jádrem práce v nich bylo jednoznačně publikováno. Dále je disertant autorem mnoha funkčních vzorků (hardware) a software. To dokresluje jeho aktivitu v oboru disertační práce i v širší problematice elektrických pohonů (zejména v oblasti víceúrovňových střídačů).

#### **6) Závěrečné vyjádření**

Na základě všech uvedených skutečností hodnotím práci velmi kladně, jednoznačně ji doporučuji k obhajobě. Doporučuji, aby autorovi byl po úspěšné obhajobě udělen titul „doktor“ (Ph.D.).

#### **Otázky k obhajobě:**

- 1) Mohl byste podrobněji popsat vzájemné výhody a nevýhody Vašeho číslicového regulátoru (konkrétně zařízení MLC interface) a komerčně dostupných produktů - např. CompactRIO?
- 2) Na straně 26 se zmiňujete o problémech s EMI u jednoho z vyvíjených emulátorů JTAG. Zmiňujete schopnost provozu bez stíněného kabelu pouze pro nižší napětí meziobvodu – konkrétně do 200V. Z logiky věci je však zřejmé, že rozhodujícím kritériem není přímo napětí meziobvodu, ale strmota  $du/dt$  generovaná spínacími pochody v silovém obvodu. Tato strmota závisí nejen na napětí meziobvodu, ale i na rychlosti tranzistorů (také vliv způsobu jejich buzení), použití různých RCD odlehčení atd. Mohl byste specifikovat tyto detaily v dané konkrétní situaci (alespoň typ a parametry tranzistorů, konkrétní velikost  $du/dt$ )? Jaký typ budičů tranzistorů je použit? Jaká je parazitní kapacita budičů?
- 3) Formální dotaz: Úvodní abstrakty v anglickém a německém jazyce jsou jazykově Vaší prací nebo se jedná o odborný překlad pořízený na zakázku?

V Brně, dne 7.1. 2015.

Doc. Ing. Pavel Vorel, Ph.D.