

**ZÁPADOČESKÁ UNIVERZITA V PLZNI
FAKULTA ELEKTROTECHNICKÁ**

KATEDRA APLIKOVANÉ ELEKTRONIKY A TELEKOMUNIKACÍ

DIPLOMOVÁ PRÁCE

Návrh řídicí jednotky pro Eurobalízu na hradlovém poli

**Vedoucí práce: doc. Ing. Ivan Konečný, CSc.
Autor: Petr Vicek**

2012

ZÁPADOČESKÁ UNIVERZITA V PLZNI

Fakulta elektrotechnická

Akademický rok: 2011/2012

ZADÁNÍ DIPLOMOVÉ PRÁCE

(PROJEKTU, UMĚLECKÉHO DÍLA, UMĚLECKÉHO VÝKONU)

Jméno a příjmení: **Bc. Petr VICEK**
Osobní číslo: **E09N0195P**
Studijní program: **N2612 Elektrotechnika a informatika**
Studijní obor: **Dopravní elektroinženýrství a autoelektronika**
Název tématu: **Návrh řídicí jednotky pro Eurobalízu na hradlovém poli**
Zadávací katedra: **Katedra aplikované elektroniky a telekomunikací**

Z á s a d y p r o v y p r a c o v á n í :

1. Seznamte se a popište jednotku Eurobalízy a její funkce v systému ETCS.
2. Navrhněte řídicí jednotku pro Eurobalízu s využitím vhodného hradlového pole dle zadaných požadavků.
3. Ověřte funkčnost navrženého řešení a zhodnoťte dosažené výsledky.


Rozsah grafických prací: **podle doporučení vedoucího**
Rozsah pracovní zprávy: **30 - 40 stran**
Forma zpracování diplomové práce: **tištěná/elektronická**
Seznam odborné literatury:

Student si vhodnou literaturu vyhledá v dostupných pramenech podle doporučení vedoucího práce.

Vedoucí diplomové práce: **Doc. Ing. Ivan Konečný, CSc.**
Katedra aplikované elektroniky a telekomunikací
Konzultant diplomové práce: **Ing. Viliam Koprda**
AŽD Praha, pob. Žilina
Datum zadání diplomové práce: **18. října 2010**
Termín odevzdání diplomové práce: **11. května 2012**


Doc. Ing. Jiří Hammerbauer, Ph.D.
děkan




Doc. Dr. Ing. Vjačeslav Georgiev
vedoucí katedry

V Plzni dne 17. října 2011

Anotace

Vicek, P. Návrh řídicí jednotky pro Eurobalízu na hradlovém poli. Katedra aplikované elektroniky a telekomunikací, Západočeská univerzita v Plzni - Fakulta elektrotechnická, 2012, 49 s., vedoucí: doc. Ing. Ivan Konečný, CSc.

Diplomová práce se zabývá návrhem řídicí jednotky pro Eurobalízu. Řídicí jednotka je realizována jako číslicový systém na hradlovém poli a je napsána v jazyce VHDL. Nejprve se tato práce věnuje zařazení Eurobalízy v systému ERTMS/ETCS. Dále jsou popsány vybrané požadavky na realizaci Eurobalízy v rozsahu této diplomové práce. Na základě těchto požadavků je navrženo vnitřní uspořádání Eurobalízy a stanoven rozsah činností řídicí jednotky. Mezi hlavní činnosti řídicí jednotky patří vysílání Výchozího telegramu nebo telegramu z LEU směrem k vozidlu a přepínání mezi těmito telegramy. Na závěr této práce je návrh řídicí jednotky otestován pomocí simulací a na obvodu FPGA.

Klíčová slova

Euroblíza, Balíza, ERTMS, ETCS, LS-90, PZB 90, JZG 700

Abstract

Vicek, P. Design of Eurobalise control unit with use of FPGA. Department of applied electronics and telecommunication, University of West Bohemia in Pilsen - Faculty of electrical engineering, 2012, 49 p., head: doc. Ing. Ivan Konečný, CSc.

This thesis deals with a design of Eurobalise control unit. The control unit is realized as a digital system on FPGA and it is programmed in the VHDL language. The thesis deals at first with classification of Eurobalise in the ERTMS/ETCS system. There are further described requirements on implementation of Eurobalise in the extent of this thesis. On the basis of these requirements, there is designed the internal configuration and determined the range of activities of the control unit. The main activities of the control unit include transmission of Default telegram or telegram sent from LEU in the direction of the vehicle and switching between these telegrams. The design of the control unit is tested by simulations and on FPGA in conclusion of this thesis.

Key words

Eurobalise, Balise, ERTMS, ETCS, LS-90, PZB 90, JZG 700

Prohlášení

Předkládám tímto k posouzení a obhajobě diplomovou práci, zpracovanou na závěr studia na Fakultě elektrotechnické Západočeské univerzity v Plzni.

Prohlašuji, že jsem tuto diplomovou práci vypracoval samostatně, s použitím odborné literatury a pramenů uvedených v seznamu, který je součástí této diplomové práce.

Dále prohlašuji, že veškerý software, použitý při řešení této diplomové práce, je legální.

V Plzni dne 9. 5. 2012

Petr Vicek

.....

Obsah

SEZNAM ZKRATEK.....	9
ÚVOD	10
1 VLA KOVÉ ZABEZPEČOVACÍ ZAŘÍZENÍ	11
1.1 LS-90.....	12
1.2 PZB 90 („Indusi“).....	13
1.3 JZG 700.....	14
2 ERTMS/ETCS	16
2.1 Přenosové kanály.....	16
2.1.1 Eurobalíza.....	16
2.1.2 Přenosová smyčka (Euroloop).....	17
2.1.3 Eurorádio.....	17
2.2 Aplikační úrovně.....	17
2.2.1 Aplikační úroveň 0.....	17
2.2.2 Aplikační úroveň STM.....	17
2.2.3 Aplikační úroveň 1.....	18
2.2.4 Aplikační úroveň 2.....	18
2.2.5 Aplikační úroveň 3.....	18
3 EUROBALÍZA	19
3.1 Přenosový subsystém balízy.....	20
3.2 Komunikační rozhraní balízy.....	20
3.2.1 Rozhraní „A“.....	21
3.2.2 Rozhraní „C“.....	21
3.3 Telegram.....	22
3.3.1 Formát telegramu.....	22
3.3.2 Změna telegramu.....	23
3.4 Časové požadavky.....	23
3.5 Programování Výchozího telegramu.....	24
3.6 Interoperabilita s existujícími systémy.....	24
4 POŽADAVKY NA FUNKCE BALÍZY	25
4.1 Nepřepínatelná balíza.....	25
4.2 Přepínatelná balíza.....	25
4.3 Výsledné řešení.....	26
4.4 Blokové schéma balízy.....	26
5 VÝBĚR VHODNÉHO HRADLOVÉHO POLE	29
5.1 Požadavky na hradlové pole.....	29
5.2 Přehled hradlových polí.....	29
5.3 Doporučená hradlová pole.....	30
6 NÁVRH BLOKU PAMĚŤ VÝCHOZÍHO TELEGRAMU A ŘÍDICÍ LOGIKA..	31
6.1 Balíza.....	33
6.1.1 Vstupní a výstupní signály z hradlového pole.....	33

6.1.2	Vnitřní signály	34
6.2	Výchozí telegram	35
6.3	LEU telegram	36
6.4	Multiplexor	36
6.5	Řídicí logika	36
6.6	Detektor hrany	38
7	TESTOVÁNÍ FUNKČNOSTI NAVRŽENÉHO ČÍSLICOVÉHO SYSTÉMU	39
7.1	Stanovení testovaných vlastností	39
7.2	Testování pomocí simulace v softwaru ModelSim	40
7.3	Testování na vývojové desce Altera DE2	42
7.4	Zhodnocení testování navrženého systému	44
8	ZÁVĚR.....	46
	LITERATURA.....	48
	SEZNAM PŘÍLOH.....	49

Seznam zkratek

BTM	Balise Transmission Module
CW	Continuous Wave
ERTMS	European Rail Traffic Management System
ETCS	European Train Control System
GSM-R	Global System for Mobile Communications – Railway
LEU	Lineside Electronics Unit
MTIE	Maximum Time Interval Error
PRF	Pulse Repetition Frequency
RBC	Radio Block Centre
STM	Specific Transmission Module
VZZ	Vlakové Zabezpečovací Zařízení
ZZ	Zabezpečovací Zařízení

Úvod

Tato diplomová práce se zabývá rozбором požadavků na řídicí jednotku Eurobalízy a na základě těchto požadavků je proveden návrh této řídicí jednotky. Řídicí jednotka má být realizována na hradlovém poli.

Eurobalíza je součástí vlakového zabezpečovacího systému ERTMS/ETCS. Jedná se o pevné traťové zařízení, které slouží ke komunikaci s mobilní částí systému ERTMS/ETCS, která je umístěna na vozidle. Přenos informace z Eurobalízy na vozidlo je realizován pomocí magnetického indukčního toku. Projíždějící vozidlo generuje magnetický indukční tok, který napájí Eurobalízu. Eurobalíza následně začne vysílat směrem k vozidlu telegram a vysílá ho tak dlouho, dokud má dostatek energie z magnetického indukčního toku. Zdrojem telegramu může být vlastní paměť Eurobalízy, potom se jedná o Výchozí telegram, nebo další traťové zařízení nazývané LEU, pak jde o telegram z LEU.

Řídicí jednotka Eurobalízy má na starosti přepínání mezi zdroji telegramů a následné vysílání těchto telegramů z vybraného zdroje směrem k vozidlu. Volba zdroje telegramu je dána připojením Eurobalízy k LEU. Pokud je LEU připojena, vysílá Eurobalíza telegram z LEU, v opačném případě je vysílán Výchozí telegram. Řídicí jednotka dále řeší výpadek příjmu telegramu z LEU. Nastane-li výpadek, musí řídicí jednotka přepnout na Výchozí telegram a mezi předchozí a nový telegram vložit řetězec logických 0 o délce nejméně 75 bitů.

Práce se nejprve obecně zabývá vlakovými zabezpečovacími zařízeními a zároveň popisuje vybraná vlaková zabezpečovací zařízení, která předcházela systému ERTMS/ETCS. Následuje popis systému ERTMS/ETCS, na který navazuje vlastní popis Eurobalízy. Na základě vlastního popisu Eurobalízy jsou stanoveny požadavky, které budou realizovány v této práci, a je navrženo vnitřní uspořádání Eurobalízy. Dále je proveden výběr vhodného hradlového pole pro tuto aplikaci a popsán návrh řídicí jednotky Eurobalízy. Na závěr se práce zabývá testováním navržené řídicí jednotky a zhodnocením výsledků tohoto testování.

1 Vlakové zabezpečovací zařízení

Hlavní funkcí VZZ je zajistit dohled nad bezpečností vlaku, dojde-li k pochybení strojvedoucího nebo u něho nastanou jiné komplikace, zejména zdravotní. Aby mohlo VZZ vykonávat svou činnost správně, musí získat informace, podle nichž stanoví limity pro bezpečnou jízdu vlaku. Dále musí dohlížet na dodržování těchto limitů, a pokud jsou překročeny, intervenovat do řízení vlaku podle daných kritérií. Rozsah funkcí VZZ si stanovuje každá železniční správa sama podle svých potřeb. Všechny funkce vykonávané tímto zařízením musí být prováděny v souladu s pravidly zabezpečovací techniky.

S rozvojem technologií se rozšiřují i možnosti VZZ. Dnešní VZZ dokážou předávat řídicímu dopravnímu systému informace, které by jinak muselo získávat ze zařízení umístěných na trati. Při využití informace přímo z vlaku lze ušetřit náklady na zařízení, ale i získat přesnější informaci. Například informaci o poloze, která je získávána z kolejových obvodů nebo počítačů náprav, lze získat přímo z VZZ, protože je součástí jeho základní činnosti.

VZZ lze rozdělit podle kritéria intervence do řízení vozidla na:

- s kontrolou bdělosti strojvedoucího
- s kontrolou rychlosti vlaku

VZZ s kontrolou bdělosti odvozuje bdělost strojvedoucího z obsluhy tlačítka bdělosti. Je-li tlačítko předepsaným způsobem obsluhováno, zařízení nijak neintervenuje do jízdy vlaku a předpokládá se, že je strojvedoucí schopen vlak bezpečně vést. Informace přenášené z trati jsou určeny hlavně strojvedoucímu, který může hlídat správnou funkci VZZ sledováním aktuální situace na trati. VZZ nemá velké nároky na množství přenášené informace z trati na vozidlo a také neklade takový důraz na krátkodobé výpadky přenosového kanálu. Ty jsou potlačeny zkušenostmi strojvedoucího, tudíž je náročnost na technické vybavení nižší než v případě VZZ s kontrolou rychlosti.

VZZ s kontrolou rychlosti dohlíží na rychlostní limit a porovnává ho s aktuální rychlostí vlaku. Oproti VZZ s kontrolou bdělosti je třeba VZZ s kontrolou rychlosti rozšířit o zařízení pro měření rychlosti a měření ujeté vzdálenosti. VZZ na základě vlastností vlaku a dat přijímaných z tratě vypočítává bezpečnostní křivku, na jejímž základě určuje maximální rychlost v daném okamžiku. Toto VZZ vyžaduje oproti předchozímu již mikroprocesorové zpracování dat. Kontrola bdělosti strojvedoucího se u těchto systémů již nepoužívá.

VZZ lze podle způsobu přenosu informace na vozidlo dělit na:

- liniová
- bodová

Liniová VZZ přenáší informace v celém úseku před návěstidlem. Jejich výhodou je, že přenášené informace jsou k dispozici ihned a to i při změně informace. Ovšem u tohoto druhu VZZ nelze určit přesná poloha vozidla vůči návěstidlu.

Bodová VZZ přenáší oproti liniovým data pouze v přesně definovaném bodě, z čehož vyplývá výhoda přesného určení polohy vůči návěstidlu. Ovšem dojde-li k změně informace mezi informačním bodem a návěstidlem, tato informace není již přenesena na vozidlo. Tato nevýhoda se dá částečně kompenzovat krátkými smyčkami.

Moderní VZZ nelze tak striktně dělit na liniová nebo bodová, protože často spojují výhody obou způsobů přenosu.

V následujících podkapitolách jsou uvedeny příklady VZZ, která jsou používána evropskými železničními správami.

1.1 LS-90

Tento liniový VZZ navazuje na předchozí verze LS II-IV, které jsou používány od počátku šedesátých let u ČD. Jedná se o VZZ s kontrolou bdělosti strojvedoucího. Traťová část je v provedení s dodatečně kódovanými kolejovými obvody (50 Hz nebo 75 Hz), na které jsou klíčovány frekvence 0,9 Hz, 1,8 Hz, 3,6 Hz a 5,4 Hz, které představují návěstní pojmy „stůj“, „jízda do odbočky“, „výstraha“ a „volno“ a jsou zobrazeny na návěstním opakovači, který je umístěn v kabině strojvedoucího jako znaky červená, žluté mezikruží, žlutá a zelená. Tyto signály jsou přijímány pomocí cívek, upevněných na lokomotivě nad hlavami kolejnic. Tím, že se kolejový obvod uzavírá přes nápravy vlaku, je zajištěno, že se informace o případném povolení k jízdě nedostane k dalšímu vlaku, který např. projel návěstidlo v poloze „stůj“ do obsazeného oddílu. Po přijetí z traťové části je informace zpracována v mobilní části VZZ a zobrazena na návěstním opakovači. Jsou-li přijaty restriktivní znaky (červená nebo žluté mezikruží) nebo dojde-li k přerušení přenosu, musí strojvedoucí periodicky každých 20 s obsluhovat tlačítka bdělosti. Neobslouží-li tlačítka v daném čase, rozezní se houkačka, a není-li ani potom obsluženo, VZZ spustí nouzovou brzdu. Při příjmu povolujících znaků (žlutá nebo zelená) není vyžadována obsluha tlačítka.

VZZ lze uvést i do režimu výluky. Tento režim je buď manuální (přepnutí přepínače funkcí strojvedoucího), pokud není lokomotiva v čele vlaku, nebo automatický, když rychlost

vlaků poklesne pod 10 km/h a zároveň se zvýší tlak v potrubí přídavné brzdy nad 1,5 atm. Pokud je VZZ v režimu výluky, svítí na návěstním opakovači modrý znak.

VZZ LS-90 hlídá bdělost strojvedoucího pouze na základě obsluhy tlačítka bdělosti na zábrzdnu vzdálenost před návěstí, které omezují rychlost vlaku, a nejsou-li splněny výše uvedené podmínky, spouští nouzovou brzdou. Pokud je vozidlo osazeno vhodným rychloměrem, lze zavést i závislost na skutečné rychlosti vlaku.

1.2 PZB 90 („Indusi“)

Toto bodové VZZ vzniklo v Německu kolem roku 1930 pod označením „Indusi“ a jeho poslední verze se označuje PZB 90. Ke své funkci využívá tři pasivních rezonančních obvodů umístěných na trati, tj. kondenzátoru a cívky s otevřeným magnetickým obvodem laděným na jednu frekvenci. Obvody jsou laděny na frekvence 500, 1000 a 2000 Hz. Na vozidle se nachází vysílací cívka, která vysílá tyto tři frekvence, které jsou při průjezdu nad jednotlivými rezonačními obvody rozpoznány odběrem proudu ve vysílači vozidla na příslušné frekvenci. Obvody je možné pomocí spínače uvést v platnost jeho rozpojením nebo obvod spínačem zkratovat a pak není při průjezdu vlaku zaregistrován. Spínače jsou ovládány příslušnými návěstími.

Obvod s frekvencí 1000 Hz se používá při návěsti „stůj“ nebo při omezení rychlosti a umístěje se před hlavním návěstí ve vzdálenosti 1250 m. Strojvedoucí musí potvrdit přijetí tohoto signálu obsluhou tlačítka bdělosti do 4 s, jinak je aktivována nouzová brzda. Po jeho potvrzení musí strojvedoucí snižovat rychlost podle dané brzděné křivky, kterou počítá VZZ ve vozidle. Kromě použití před hlavními návěstími se tento obvod umístěje před trvalými omezeními jízdy a přejezdnicí.

Obvod s frekvencí 500 Hz je umístěn 250 m před hlavním návěstí. Při návěsti „stůj“ nebo při omezení rychlosti je při průjezdu kontrolována rychlost vlaku a při jejím překročení je opět spuštěna nouzová brzda. Dále se tento obvod používá před začátkem pomalé jízdy.

Obvod s frekvencí 2000 Hz je umístěn u hlavního návěstidla. Je-li obvod aktivní, znamená návěst „stůj“ a po jeho projetí začne vlak nouzově brzdít. Protože tím dochází k projetí hlavního návěstidla, musí být zřízena tzv. prokluzová vzdálenost. To je stavební úprava, při které je za hlavním návěstí zřízena určitá vzdálenost, kde ještě vlak může bezpečně zastavit, aniž by vjel do vlakové cesty postavené pro jiný vlak.

1.3 JZG 700

Tento systém uvedla na trh firma Ericsson v 70. letech. Je to bodový systém, který je koncipován jako nadstavba stávajícího staničního a traťového zabezpečovacího zařízení. Proměnná informace jako např. znak na návěstidle, je získávána přímo z návěstidla a neměnná informace typu traťové omezení rychlosti, sklonu trati a vzdálenost k dalšímu návěstidlu jsou pevně naprogramovány. Všechny tyto informace jsou přenášeny na vlak pomocí bodových transpondérů, které se nazývají balízy. Tyto přenesené informace jsou následně zpracovány v palubním počítači na vozidle, který na základě těchto informací vypočítává brzdnu křivku, která je porovnávána s aktuální rychlostí a polohou vlaku. Pokud jsou limity dané brzdnu křivkou překročeny, VZZ intervenuje do řízení použitím brzdy.

Balíza, umístěná uprostřed mezi kolejemi, získává pro svou činnost energii z vysílače na vozidle, který vysílá modulovaný signál 27 MHz. Z tohoto signálu je zároveň získán synchronizační PRF signál. Balíza následně k vozidlu vysílá cyklicky sériovou zprávu, která je odeslána ve formě amplitudové modulace s nosným kmitočtem 4,5 MHz a je řízena PRF signálem. Zpráva je odesílána tak dlouho, dokud balíza získává dostatek energie z vysílače na vozidle. Zpráva má délku 32 bitů a skládá se ze čtyř osmi bitových slov. První slovo je synchronizační, další slovo určuje kategorii informace a zbylá dvě slova nesou hodnotu informace. Je-li potřeba odeslat více dat, umístí se za sebou více balíz, které pak tvoří skupinu. Rozlišují se dva typy balíz:

- s neproměnnou informací
- s proměnnou informací

Balíza s neproměnnou informací má pevně daný obsah zprávy, který je vkládán (programován) do tří zásuvek. Každá z nich reprezentuje jedno ze slov zprávy.

Balíza s proměnnou informací má pevně naprogramováno slovo s kategorií zprávy a vlastní hodnota informace je po kabelu přenášena z řídicího zařízení.

Vlak projíždějící nad balízou z ní přijímá zprávy a na jejich základě počítá palubní část VZZ brzdnu křivku, která je určena nejvíce omezující rychlostí přijatou z balíz nebo zadanou strojvedoucím. Brzdná křivka musí být vypočtena s ohledem na charakteristiku vlaku, tj. např. maximální rychlost nejpomalejšího vozidla v soupravě nebo konstrukce brzd. Následně palubní VZZ dohlíží na dodržování maximální rychlosti dané brzdnu křivkou. Pokud je tato rychlost překročena, VZZ na to upozorní strojvedoucího vizuálně i akusticky. Pokud strojvedoucí nereaguje, je použita nejprve provozní brzda k dosažení potřebné rychlosti, a není-li dostatečně účinná, pak je použita nouzová brzda. Pokud klesne aktuální rychlost pod maximální danou křivkou, může strojvedoucí zrušit brzdění pomocí tlačítka.

Dále palubní jednotka přijímá z balízy informaci o umístění další balízy nebo skupiny balíz. Pokud není v daném umístění balíza nebo skupina balíz nalezena, VZZ musí přiměřeně zareagovat. Toto odkazování na další balízu nebo skupinu balíz se nazývá linking („řetězení“).

Takto navržené VZZ je možné použít jednoduše i na zavedení pomalých jízd, kdy mohou být balízy umístěny u předvěstníku, rychlostníku i u konce pomalé jízdy. Dále VZZ dohlíží na snižování rychlosti před pomalou jízdou, její dodržování během pomalé jízdy a na minutí konce pomalé jízdy posledním vozem. Druhá možnost zavedení pomalé jízdy je možná pouze umístěním balízy u předvěstníku, po projetí pomalé jízdy musí strojvedoucí obsloužit tlačítko uvolnění rychlosti. Rychlost jde opět zvyšovat až po projetí posledního vozu. Takto mohou být přes sebe zavedena maximálně tři omezení rychlosti a vlak pojede vždy podle největšího omezení.

Jelikož přenos informací na vlak je bodový, nemá palubní VZZ po spuštění informací o povolení k jízdě a maximální rychlosti. VZZ tedy povolí jet k prvnímu místu s touto informací pouze omezenou rychlostí. Stejná situace se musí předpokládat i při delším stání vozidla, kdy povolující informace se mezitím mohla změnit na zakazující.

2 ERTMS/ETCS

Od roku 1991 vyvíjí organizace UIC systém ERTMS/ETCS, tehdy ještě pod označením ETCS. V roce 1995 rozšířila Evropská Unie tento systém o systém řízení dopravy a zahrнула ho do svých plánů pod názvem ERTMS. Hlavním cílem projektu ERTMS/ETCS je zavést jednotné technické řešení, které umožní jednomu vozidlu pohyb napříč státy, aniž by toto vozidlo muselo být vybaveno různými národními VZZ. Zároveň musí systém umožnit aplikaci řešení, která požadují dopravci v různých státech. Z toho důvodu je systém navržen jako modulární.

Základní funkcí systému ERTMS/ETCS je jako u všech VZZ bezpečné vedení vlaku. Toho je dosaženo tím, že každé vozidlo na trati musí získat oprávnění k jízdě. Toto oprávnění uděluje staniční nebo traťové zabezpečovací zařízení, popřípadě radiobloková centrála (RBC), která je realizována v aplikačních úrovních 2 a 3 a má na starosti především přidělení jízdní cesty, vydání oprávnění k jízdě, dohlížení na pohyb vlaků a rušení závěru jízdní cesty. K přenosu informací na vozidlo (hlavně informace o oprávnění k jízdě) se používají tři prostředky - Eurobalíza (dále balíza), přenosová smyčka (Euroloop) a Eurorádio, jejichž význam se mění podle použité aplikační úrovně. Kromě oprávnění k jízdě jsou na vozidlo přenášeny další informace, jako například rychlostní omezení, sklon tratě, informace o pozici vlaku a další. Palubní jednotka následně zpracovává tato přijatá data s daty získanými přímo z vozidla, jako například brzdící a akcelerační charakteristiky, aktuální hodnotu změřenou odometrem (zařízení pro měření ujeté vzdálenosti) a další potřebná data pro jízdu vlaku. Z těchto dat následně sestaví statické rychlostní profily, které slouží k určení maximální možné rychlosti v daném úseku tratě a poté vybere ten nejvíce omezující profil. Z nejvíce omezujícího statického profilu je následně počítán dynamický rychlostní profil, který je vypočítán na základě charakteristik vlaku. Na základě dynamického rychlostního profilu jsou počítány křivky intervence brzd, z nichž musí být bezpečně vypočítána alespoň křivka nouzového brzdění. Pokud je tato křivka překročena, aplikuje se nouzová brzda. Kromě této základní funkce nabízí systém ERTMS/ETCS i další, které nemusí souviset s dohledem nad vedením vlaku, ale využívají již zřízených přenosových cest.

2.1 Přenosové kanály

2.1.1 Eurobalíza

Jedná se o bodový prvek, který má dosah okolo metru. Bližší popis balízy se nachází v kapitole 3.

2.1.2 Přenosová smyčka (Euroloop)

Přenosová smyčka je dalším možným přenosovým kanálem z kolejiště. Rozlišují se krátké, středně dlouhé (nepřesahující délku oddílu) a dlouhé smyčky. Krátké a středně dlouhé smyčky přenášejí v podstatě ty samé informace jako balízy a jejich hlavní výhoda spočívá ve větší kontaktní vzdálenosti. Dlouhé smyčky jsou uvažovány pouze u některých železničních správ. Uplatnění smyček je hlavně v aplikační úrovni 1 před návěstidly, kde mohou například zajistit větší kontaktní vzdálenost než balízy.

2.1.3 Eurorádio

Jedná se liniový rádiový přenos GSM-R. GSM-R se liší od klasického GSM rozšířením jeho vlastností potřebných pro železnici. Mezi rozdíly patří například zaručená časová platnost dat, víceúrovňové priority, skupinové volání a další. Tento způsob komunikace nabývá důležitosti hlavně v aplikačních úrovních 2 a 3, kde je využíván ke komunikaci mezi vlakem a RBC, která tak uděluje vlaku povolení k jízdě.

2.2 Aplikační úrovně

Systém ERTMS/ETCS je určen k nasazení nejen na nově budované tratě, ale i na stávající, které jsou vybaveny národním VZZ. Aby nebylo nutné u stávajících tratí kompletně měnit stávající zabezpečovací zařízení, umožňuje systém ERTMS/ETCS jeho postupné nasazování pomocí aplikačních úrovní, ve kterých jsou definovány základní požadavky na nasazení na tyto tratě.

2.2.1 Aplikační úroveň 0

V této úrovni je řešen provoz vozidel vybavených systémem ERTMS/ETCS na tratích tímto systémem nevybavených. Vozidlová část systému dohlíží pouze na maximální rychlost vlaku a přenosové kanály jsou neaktivní kromě přenosu z balíz, které informují o změně aplikační úrovně na trati a případně přenáší určité speciální příkazy.

2.2.2 Aplikační úroveň STM

V této úrovni trať opět není vybavena systémem ERTMS/ETCS, ale je vybavena jiným národním VZZ. Vozidlo je navíc vybaveno modulem STM, který poskytuje informace z národního VZZ systému ERTMS/ETCS, který následně dohlíží na jízdu v rozsahu poskytovaných informací modulem STM. Aktivní je pouze přenosový kanál pro balízy, který se využívá stejně jako v aplikační úrovni 0.

2.2.3 Aplikační úroveň 1

V této úrovni systém ERTMS/ETCS využívá k přenosu informace z trati na vozidlo balízy, přenos informace je tak pouze bodový. Jsou použity jak nepřepínatelné, tak i přepínatelné balízy, protože zde není zřízen jiný přenosový kanál z tratě na vlak. Návěstidla jsou stále hlavní informační prvek, protože není garantován přenos z balízy na vozidlo. Zastaví-li totiž vozidlo před návěstidlem signalizující návěst „stůj,“ nemusí být následná informace o povolujícím znaku přenesena na vozidlo, jelikož vozidlo nemusí být v dosahu balízy. Volitelně se může použít k přenosu informace z trati na vlak přenosová smyčka, pak odpadá problém s přenosem návěsti a návěstidlo může být vypuštěno. ERTMS/ETCS v této úrovni působí jako nadstavba nad stávajícím staničním nebo traťovým zabezpečovacím zařízením, z něhož získává informace.

2.2.4 Aplikační úroveň 2

V této úrovni je oproti předchozí zřízen spojitý obousměrný přenosový kanál přes Eurorádio. Stále se jedná o nadstavbu nad stávajícím zabezpečovacím zařízením. Povolení k jízdě zde na základě informací ze stávajícího zabezpečovacího zařízení vydává RBC prostřednictvím Eurorádia. RBC identifikuje každý vlak jednotlivě a zároveň mu posílá informace přes Eurorádio, mezi něž patří i informace o povolení k jízdě. Využívá se pouze nepřepínatelných balíz, které přenáší hlavně informaci o lokalizaci, podle které RBC pozná přesnou polohu vozidla. Návěstidla u této úrovně již být nemusí.

2.2.5 Aplikační úroveň 3

V této úrovni již systém ERTMS/ETCS nepracuje jako nadstavba nad stávajícím zabezpečovacím zařízením, ale je plnohodnotný. RBC zde přebírá funkci řídicí. RBC informaci o celistvosti vlaku získává přímo z vlaku, který jí vyhodnocuje bezpečně sám oproti předchozím úrovním, kde tato informace byla získávána z traťového zabezpečovacího zařízení. RBC taktéž dostává z vlaku informace o poloze. Balízy zde mají shodnou funkci jako v aplikační úrovni 2. Návěstidla už nejsou uvažována a jsou zřízeny pohyblivé prostorové oddíly.

3 Eurobalíza

Z předchozí kapitoly vyplývá, že balíza je klíčovým prvkem systému ERTMS/ETCS. Balíza se umísťuje na pražec uprostřed koleje. Její funkce spočívá ve vysílání zprávy (dále telegramu), která je přenášena vzduchovou mezerou na vozidlo. Jelikož balíza nemá vlastní energetický zdroj, musí být napájena z vozidla. Vozidlo vysílá ze své anténní jednotky energetický signál, který je zachycen anténou balízy. Při dostatku energie začíná cyklicky vysílat telegram v ní uložený a vysílá ho tak dlouho, dokud má dost energie. Tento popis platí pro nepřepínatelnou balízu, která může vysílat pouze Výchozí telegram, který je v ní uložený. Kromě nepřepínatelné balízy existuje ještě přepínatelná, která může vysílat i časově proměnný telegram. Tento telegram získává z LEU, ke které je balíza připojena pomocí kabelu. Z LEU může balíza získávat i energii potřebnou pro vysílání telegramu. Délka telegramu může být buď 341 bitů nebo 1023 bitů.

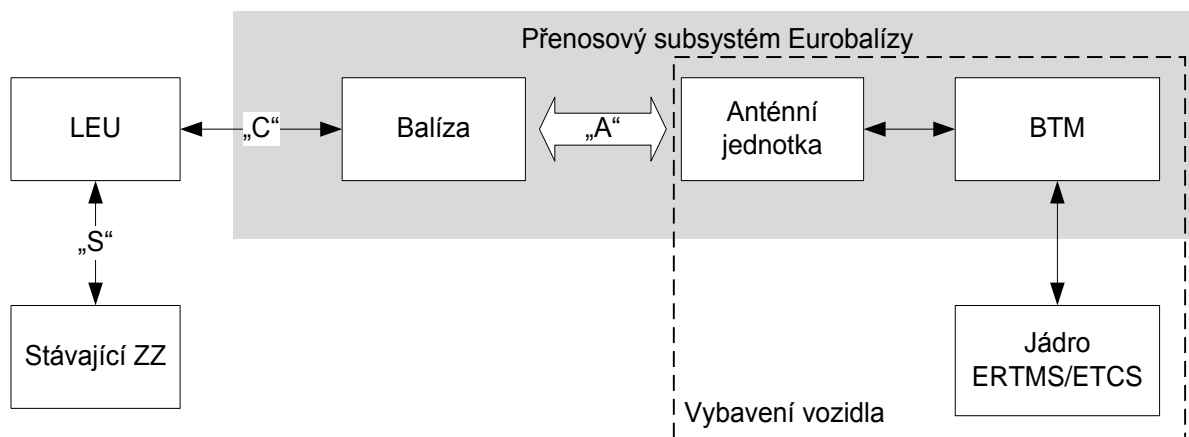
V telegramu může být vloženo mnoho typů informací, mezi něž patří například návěstní data, rychlostní omezení, určení pozice vlaku a další. Množství informací proto snadno může překročit délku jednoho telegramu. Pokud je nutné předat vozidlu více informací, zřizují se balízové skupiny. Balízové skupiny mohou mít od jedné do osmi balíz s tím, že balízová skupina o jedné balíze se nazývá jednoduchá balízová skupina. Každé balízové skupině je přidělena 14 bitová identifikace. V balízové skupině jsou jednotlivé balízy rozlišeny pomocí 3bitové hodnoty. Balízové skupiny se zřizují i z důvodu určení směru jejího míjení, což je rozpoznáno podle vzestupného číslování balíz (nominální směr balízové skupiny) nebo jejich sestupného číslování (reverzní směr). Pokud je informace v balízové skupině určena pouze pro nominální směr, musí vozidlo jedoucí opačným směrem tuto informaci ignorovat. Z toho důvodu musí být každá informace opatřena identifikátorem, který určuje platnost pro daný směr.

Při běžném provozu se může stát, že některá z balíz na trati přestane odpovídat na energetický signál z anténní jednotky vozidla. V takovém případě, pokud by balíza nesla například informaci o omezení rychlosti, by mohlo dojít k ohrožení bezpečnosti. Z toho důvodu je na vozidlo přenášena spolu s dalšími informacemi i informace o umístění následující balízové skupiny. Pokud není následující balízová skupina v daném místě nalezena, vyvolá palubní jednotka na vozidle patřičnou událost. Balízová skupina, na kterou předchozí balízová skupina neodkazuje, se musí skládat nejméně ze dvou balíz.

V následujících podkapitolách jsou blíže popsány vybrané požadavky na návrh balízy v rozsahu této diplomové práce. Tyto informace jsou čerpány z [4].

3.1 Přenosový subsystém balízy

Přenosový subsystém balízy definuje komunikační řetězec mezi traťovou a vozidlovou částí systému ERTMS/ETCS, tj. přenos telegramu z trati na vozidlo. Tento subsystém je znázorněn na následujícím obrázku.



Obrázek 1: Přenosový subsystém balízy

Z obrázku je zřejmé, že LEU získává ze stávajícího zabezpečovacího zařízení informace přes rozhraní „S“, které má podobu vnitřní komunikace ZZ. Rozhraní „S“ může mít podobu od diskretních signálů u reléového ZZ až po komunikační protokoly elektronického ZZ. LEU získané informace zakóduje do telegramu, který je následně přenesen ve formě elektrického signálu přes rozhraní „C“ do balízy. Balíza telegram převede do formy magnetického indukčního toku a vyšle přes vzduchovou mezeru (rozhraní „A“) směrem k anténní jednotce umístěné na vozidle. Anténní jednotka převede telegram zpět na elektrický signál a předá ho BTM, který telegram dekóduje a informaci v něm předává jádru ERTMS/ETCS, které s informací dál pracuje. Popsaný směr komunikace je označován jako Up-link. Je-li telegram přenášén opačným směrem, jedná se o Down-link. Telegram při přenosu z LEU do BTM nebo opačně svůj význam nemění, je pouze transformován do podoby vhodné pro přenos daným rozhraním.

3.2 Komunikační rozhraní balízy

Jak je výše uvedeno, balíza komunikuje s okolím přes dvě rozhraní, a to „A“ (vzduchová mezerka) a „C“ (kabel). Každé rozhraní se rozděluje na jednotlivá podrozhraní, která jsou podrobněji popsána v následujících podkapitolách. V případě přepínatelné balízy jsou použita obě rozhraní a v případě nepřepínatelné balízy ztrácí rozhraní „C“ smysl, jelikož balíza není připojena k LEU.

3.2.1 Rozhraní „A“

A1 - Up-link

Přes toto rozhraní se přenáší telegram z balízy do anténní jednotky. K přenosu se využívá modulace CPFSK, tj. frekvenčního klíčování se spojitou fází. Zde jsou uvedeny parametry signálu:

- Logická 0 - $f_L = 3,954$ MHz
- Logická 1 - $f_H = 4,516$ MHz
- Střední frekvence je $(f_H + f_L) / 2 = 4,234$ MHz ± 175 kHz
- Frekvenční odchylka je $(f_H - f_L) / 2 = 282,24$ kHz ± 7 %
- Střední rychlost přenosu je 564,48 kb/s $\pm 2,5$ %

A2 - Down-link

Toto rozhraní přenáší telegram z anténní jednotky do balízy. Signál je amplitudově modulován na signál Tele-powering s hloubkou modulace 12 %.

- Logická 0 - 88 % amplitudy
- Logická 1 - 100 % amplitudy
- Jmenovitá rychlost je 564,48 kb/s

A4 - Tele-powering (CW mód)

Tento signál se využívá k napájení balízy a je generován anténní jednotkou. Frekvence signálu je 27,095 MHz ± 5 kHz.

A5 - Programování

Toto rozhraní slouží pro potřeby programování Výchozího telegramu.

3.2.2 Rozhraní „C“

C1 - Up-link

Toto rozhraní přenáší telegram z LEU do balízy. Signál má tvar bifázového rozdílového kódu. Střední rychlost přenosu je 564,48 kb/s.

C2 - Down-link

Toto rozhraní přenáší telegram z balízy do LEU.

C3 - Napájení balízy pro Down-link

Toto rozhraní je určeno pro napájení rozhraní C2.

C4 - Blokování

Přes toto rozhraní dává balíza signál LEU, že byla právě vybudena projíždějícím vozidlem. LEU by pak neměla měnit odesílaný telegram. Signál je aktivní po dobu aktivace balízy, jeho délka trvá minimálně 200 μ s a maximálně 350 μ s a je realizován snížením vstupní impedance balízy.

C5 - Programování

Toto rozhraní slouží pro programování Výchozího telegramu balízy.

C6 - Napájení balízy pro Up-link

Toto rozhraní slouží pro napájení rozhraní C1 a C4 a jim příslušných obvodů v balíze.

3.3 Telegram

Jak je výše uvedeno, telegram slouží pro přenos informací z trati na vozidlo nebo opačně. Telegram může mít dva formáty buď krátký 341 bitů nebo dlouhý 1023 bitů. Klíčové vlastnosti telegramu jsou tyto:

- Velký počet bitů určených pro přenos uživatelských dat, 830 bitů pro dlouhý formát a 210 bitů pro krátký formát
- Prokazatelná bezpečnost pro různé typy chyb přenosu, mezi něž patří shluk chyb, náhodné chyby bitů, vložení nebo ztráta bitu a kombinace těchto chyb
- Detekce inverze všech bitů
- Telegram nemusí být přenášen od začátku, ale může začít jakýmkoli bitem
- Podpora pro budoucí formáty telegramu

3.3.1 Formát telegramu

V následující tabulce jsou uvedeny formáty obou telegramů. Jednotlivé bity jsou odesílány zleva doprava a číslují se $b_{n-1}, b_{n-2}, \dots, b_1, b_0$, kde n je počet bitů telegramu.

Tabulka 1: Formát telegramu

	Tvarovaná data	Řídicí bity	Skramblovací bity	Zvláštní tvarovací bity	Kontrolní bity
Krátký formát	$21 \cdot 11 = 231$	3	12	10	85
Dlouhý formát	$83 \cdot 11 = 913$	3	12	10	85

Tvarovaná data obsahují uživatelská data, která jsou rozdělena do 10bitových slov, která jsou pomocí konverzní tabulky převedena na 11bitová slova. První řídicí bit (b_{109}) je

inverzní bit a je nastaven na „0“, zbylé dva nemají v současné době využití a jsou nastaveny na $b_{108} = 0$ a $b_{107} = 1$. Skramblovací bity přenáší počáteční stav skrambleru. Zvláštní tvarovací bity jsou použity pro tvarování kontrolních bitů. Kontrolní bity přenáší 75 paritních bitů detekčního kódu a 10 bitů synchronizačních.

3.3.2 Změna telegramu

Změna telegramu může nastat pouze u přepínatelné balízy, jelikož nepřepínatelná balíza vysílá pouze Výchozí telegram. Přepínatelná balíza za běžného provozu pouze předává telegram z rozhraní C1 do rozhraní A1, tj. z LEU do vozidla. Mění-li LEU telegram ze starého na nový, musí mezi ně vložit řetězec „0“ nebo „1“, který má délku od 75 bitů do 128 bitů.

Kromě této situace může nastat ještě druhá, kdy balíza ztratí spojení s LEU. Potom musí balíza zajistit vložení řetězce „0“ nebo „1“ o délce mezi 75 a 128 bity a na tento řetězec navázat vysláním Výchozího telegramu, který má délku 341 bitů. Pokud je zrovna balíza vybudena projíždějícím vozidlem, nesmí dojít zpět k přepnutí Výchozího telegramu na telegram z LEU.

3.4 Časové požadavky

Start balízy (CW mód)

Od okamžiku, kdy má balíza dost energie na odvysílání telegramu, tj. magnetický indukční tok ze signálu Tele-powering překročí minimální hodnotu Φ_{d1} (konkrétní hodnoty lze nalézt v [4]), musí balíza začít vysílat telegram do 150 μ s.

Zpoždění telegramu mezi rozhraními C1 a A1

Jednotlivé bity telegramu, které procházejí balízou z rozhraní C1 do rozhraní A1, smí mít maximální zpoždění 10 μ s.

Rychlost odesílání telegramu

Přenosová rychlost telegramu je stanovena na 564,48 kbit/s. To znamená, že odvysílání jednoho bitu trvá 1,772 μ s. Pro odvysílání celého telegramu je třeba 604,1 μ s pro krátký formát a 1812,29 μ s pro dlouhý formát. Maximální časové odchylky pro odeslání určitého počtu bitů jsou popsány v publikaci [4] v kapitole 5.2.2.2.4. Zde jsou stanoveny maximální odchylky podle požadavku MTIE 2.

Pro jeden bit je maximální odchylka stanovena na 236 ns. Maximální odchylka pro 341 bitů (krátký telegram) je dána následujícím výpočtem:

$$MTIE_{341} = \frac{2,5 \cdot \tau \cdot 10^{-6}}{564,48 + 148 \cdot 10^{-9}} = \frac{2,5 \cdot 341 \cdot 10^{-6}}{564,48 + 148 \cdot 10^{-9}} = 1,51 \mu s$$

kde τ je počet bitů, pro které je odchylka počítána. Maximální odchylka pro 341 bitů je tedy 1,51 μs . Maximální odchylka pro 1023 bitů (dlouhý telegram) nelze podle požadavku MTIE 2 určit. Maximální počet bitů, pro které lze určit odchylku je 1000. Pro 1000 bitů je výpočet následující:

$$MTIE_{1000} = \frac{2,5 \cdot \tau \cdot 10^{-6}}{564,48 + 148 \cdot 10^{-9}} = \frac{2,5 \cdot 1000 \cdot 10^{-6}}{564,48 + 148 \cdot 10^{-9}} = 4,43 \mu s$$

maximální odchylka pro 1000 bitů je tedy 4,43 μs .

3.5 Programování Výchozího telegramu

Pro programování Výchozího telegramu balízy lze využít dvou rozhraní, buď bezkontaktního A5 nebo C5 po kabelu. Balíza je pomocí těchto rozhraní přepnuta do programovacího režimu. Po naprogramování nového Výchozího telegramu musí být správnost naprogramování ověřena. Balíza je vybuzena jako při běžném provozu, tj. po vybuzení signálem Tele-powering musí vysílat přes rozhraní A1 nový telegram. Při běžném provozu musí být zajištěno, že nedojde k přepnutí balízy do programovacího režimu.

3.6 Interoperabilita s existujícími systémy

Jelikož systém ERTMS/ETCS může být na některých tratích nasazen zároveň s jinými typy VZZ, musí být řešeno jejich vzájemné ovlivňování a spolupráce. Návrh Eurobalízy vychází z balíz, které jsou používány u systému JZG 700 a jeho dalších variant. Balízy systému JZG 700 používají ke svému napájení energetický signál 27 MHz, jako se používá u Eurobalízy, tento signál je ale navíc modulován 50 kHz. Nastane-li situace, kdy vozidlo vybavené systémem JZG 700 vybudí energetickým signálem Eurobalízu, nesmí Eurobalíza vysílat telegram.

Protože se tato práce zabývá pouze režimem CW, nejsou zde uvedeny bližší informace k této problematice, ty lze nalézt v publikaci [4].

4 Požadavky na funkce balízy

Tato kapitola se zabývá definováním požadavků na návrh balízy v rozsahu daném touto prací. Na základě těchto požadavků bude navržena řídicí jednotka balízy, jejíž navržení je cílem této práce. Z hlediska návrhu vnitřní logiky jsou řešeny dva typy balíz, a to nepřepínatelná a přepínatelná. Následující požadavky vycházejí z publikace [4].

4.1 Nepřepínatelná balíza

Tato balíza vysílá pouze Výchozí telegram, který je v ní uložen. Telegram může být v krátkém i dlouhém formátu, tj. 341 nebo 1023 bitů. Z toho vyplývá, že balíza může postrádat komunikační rozhraní „C“. Balíza tak komunikuje pouze přes rozhraní „A“, z něhož musí být povinně implementovány podrozhraní A1 (Up-link) a A4 (Tele-powering). Podrozhraní A2 (Down-link) není povinné a v tomto případě pozbývá i smysl.

Balíza po vybuzení vozidlem a dosažení magnetického indukčního toku Φ_{d1} signálu Tele-powering musí odeslat první bit telegramu do podrozhraní A1 maximálně do 150 μ s. Tato doba je definována pro CW mód.

Programování Výchozího telegramu probíhá přes podrozhraní A5 (Programování) nebo C5 (Programování). Z těchto dvou podrozhraní musí být implementováno alespoň jedno. Při běžném provozu nesmí dojít k přepnutí balízy do módu programování. Konkrétní specifikací těchto dvou podrozhraní se publikace [4] nezabývá.

4.2 Přepínatelná balíza

Tato balíza primárně vysílá telegram, který přichází z LEU přes rozhraní „C“. Pokud je spojení balízy s LEU přerušeno nebo není v požadované kvalitě, musí balíza začít vysílat Výchozí telegram, který má délku 341 bitů. Dojde-li k přepnutí telegramu z LEU na Výchozí telegram, musí být mezi ně vložen řetězec 75 až 128 bitů, které mají hodnotu buď logické 0 nebo logické 1. Pokud je balíza vybuzena projíždějícím vozidlem, nesmí dojít k přepnutí Výchozího telegramu zpět na telegram z LEU. Při průchodu telegramu z LEU balízou smí dojít k maximálnímu zpoždění 10 μ s. Toto zpoždění je definováno mezi podrozhraními C1 a A1 na balíze.

Balíza je tedy vybavena oběma rozhraními. Povinně mají být implementovány podrozhraní A1, A4, C1 (Up-link) a C6 (Napájení balízy pro Up-link). Podrozhraní A2, C2 (Down-link), C3 (Napájení balízy pro Down-link) a C4 (Blokování) jsou volitelná.

Časový požadavek od vybuzení balízy vozidlem do odeslání prvního bitu telegramu je stejný jako v případě nepřepínatelné balízy, tj. 150 μ s.

Na programování Výchozího telegramu jsou kladené stejné požadavky jako u nepřepínatelné balízy.

4.3 Výsledné řešení

Na základě analýzy požadavků z obou předchozích podkapitol byla vypuštěna možnost pro příjem telegramu z vozidla (Down-link). V současné době je tento přenosový kanál nahrazen rádiovým přenosem GSM-R a v budoucnu se neuvažuje o implementaci Down-link kanálu přes balízu. Dále byl sjednocen návrh pro přepínatelnou i nepřepínatelnou balízu, protože jejich vlastnosti jsou stejné, až na absenci některých vlastností u nepřepínatelné balízy a také je pro další návrh, výrobu a schvalování jednodušší vytvořit jedno shodné zařízení.

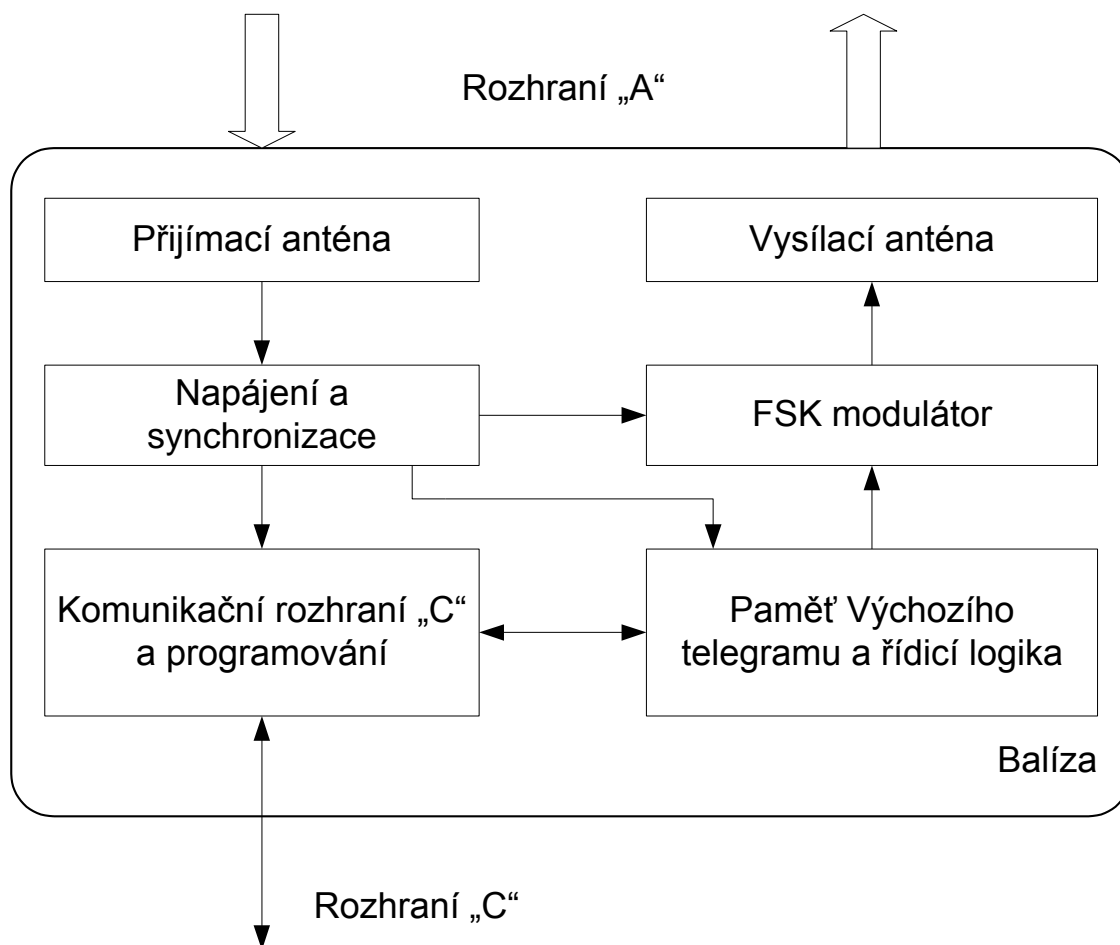
V balíze budou tedy implementovány tyto požadavky:

- Výchozí telegram krátký i dlouhý formát, konkrétní formát bude volen až při projektování pro konkrétní umístění na trati
- Podrozhraní A1 a A4
- Podrozhraní C1, C4 a C6
- Přepnutí telegramu z LEU na Výchozí telegram při výpadku spojení s LEU a blokace přepnutí telegramu nazpět při vybuzení balízy vozidlem
- Vložení řetězce 75 až 128 bitů logických 0 nebo 1 mezi telegram z LEU a Výchozí telegram
- Odeslání prvního telegramu do 150 μ s od dosažení hodnoty magnetického indukčního toku Φ_{d1}
- Programování Výchozího telegramu; primárně přes podrozhraní A5, případně přes podrozhraní C5

Na základě těchto požadavků bylo sestaveno blokové schéma a stanoveny funkce jednotlivých bloků.

4.4 Blokové schéma balízy

Schéma je rozděleno do šesti bloků. Tato práce se zabývá především blokem Paměť Výchozího telegramu a řídicí logika. Pro blok Komunikační rozhraní „C“ a programování budou definovány pouze požadavky, které vyplývají z potřeby bloku Paměť Výchozího telegramu a řídicí logika. Blok FSK modulátor je zpracováván v rámci diplomové práce [7], z níž vyplývají nároky na komunikaci mezi tímto blokem a blokem Paměť Výchozího telegramu a řídicí logika. Níže jsou popsány jednotlivé bloky.



Obrázek 2: Blokové schéma balízy

Přijímací anténa

Jedná se o fyzickou anténu, která zachytává indukční tok z vozidlové antény. Připojena je k bloku Napájení a synchronizace.

Napájení a synchronizace

V tomto bloku je oddělen signál Tele-powering od zpráv. Signál Tele-powering je využit pro napájení ostatních bloků. Zprávy jsou synchronizovány a posílány do bloku Komunikační rozhraní „C“ a programování. Zprávy jsou využity pro programování pomocí podrozhraní A5. Zároveň je tímto modulem generován *START* signál, který funguje jako reset pro další bloky. Signál je generován, když balíza dosáhne dostatku energie pro vyslání telegramu.

Komunikační rozhraní „C“ a programování

Tento blok řeší komunikaci přes rozhraní „C“, kontroluje kvalitu spojení s LEU a případně dává povel k přepnutí telegramu z LEU na Výchozí telegram. Informaci, zda balíza

byla vybudena, získává tento blok ze signálu *START* z bloku Napájení a synchronizace. Signál *START* slouží pro podrozhraní C4. Druhá funkce tohoto bloku je programování Výchozího telegramu. Programování může probíhat na základě zpráv přijímaných z podrozhraní A5 nebo C5. Kontrola správného naprogramování telegramu je provedena vybuděním balízy jako v běžném provozu, tj. balíza je vybuděna signálem Tele-powering a kontroluje se vysílaný telegram přes podrozhraní A1.

V tomto bloku se předpokládá využití mikroprocesoru, který by tak vykonával tyto činnosti. Napájení tohoto procesoru by bylo v běžné činnosti zajištěno přes rozhraní C6. Při programování přes podrozhraní A5 je napájení bráno z rozhraní „A“.

Paměť Výchozího telegramu a řídicí logika

Tento blok řídí veškeré funkce, které jsou potřeba pro odeslání telegramu směrem k vozidlu. Po signálu *START* z bloku Napájení a synchronizace rozhodne řídicí logika na základě informace z bloku Komunikační rozhraní „C“ a programování, zda začne vysílat telegram z LEU nebo Výchozí telegram. Dále tento blok zajišťuje synchronizaci a přesnou rychlost přenosu telegramu. V případě výpadku telegramu z LEU, zajistí vložení řetězce 75 až 128 bitů logických 0 nebo 1. Zároveň je v tomto bloku uložen Výchozí telegram.

Tento blok bude realizován na hradlovém poli, na které je kladen důraz především na rychlost startu. Napájení tohoto bloku je řešeno primárně z bloku Napájení a synchronizace, lze uvažovat i o využití podrozhraní C6, což by eliminovalo dobu potřebnou na inicializaci hradlového pole.

FSK modulátor

Tento blok zpracovává vysílaný telegram z bloku Paměť Výchozího telegramu a řídicí logika do podoby definované v podrozhraní A1. Tento blok bude také zpracován na hradlovém poli. Fyzicky bude tento blok realizován na stejném hradlovém poli jako předchozí blok.

Vysílací anténa

Jedná se opět fyzicky o anténu, která je připojena na blok FSK modulátoru, a vysílá telegram směrem k vozidlové anténě.

5 Výběr vhodného hradlového pole

Tato kapitola se zabývá výběrem vhodného hradlového pole pro použití v bloku Paměť Výchozího telegramu a řídicí logika. Kapitola je rozdělena do tří podkapitol, první podkapitola se zabývá formulováním požadavků na hradlové pole, druhá podkapitola výběrem hradlového pole a ve třetí podkapitole jsou shrnuta vhodná hradlová pole.

5.1 Požadavky na hradlové pole

Jak je uvedeno v předchozí kapitole, hradlové pole bude použito pro bloky Paměť Výchozího telegramu a řídicí logika a FSK modulátor. Na základě požadavků na tyto bloky byly stanoveny tři parametry pro výběr hradlového pole, a to:

- Doba od náběhu napájení po konec inicializace hradlového pole nesmí překročit 120 μs
- Počet ekvivalentních hradel je 5000
- Flash paměť o velikosti 1024 bitů, přístupná pro čtení z aplikace na hradlovém poli a samostatně programovatelná

První parametr je dán podmínkou odeslání prvního bitu telegramu po překročení hodnoty magnetického indukčního toku Φ_{d1} s rezervou 30 μs . Druhý parametr je předběžný odhad potřebného počtu ekvivalentních hradel. Třetí parametr je dán potřebou uložení Výchozího telegramu, tato paměť není povinná, ale je vhodná pro danou aplikaci.

5.2 Přehled hradlových polí

Při výběru byly uvažovány dvě technologie hradlových polí, a to CPLD a FPGA. V případě technologie CPLD nebyl nalezen vhodný obvod pro tuto aplikaci, převážně nesplňovaly ani první ani druhý bod. Pro příklad obvod EPM2210 z řady MAX II od výrobce Altera potřebuje ke své inicializaci 450 μs a počet hradel je 2210. Čerpáno z dokumentace [8]. Další obvod XC95288XL z řady XC9500XL uvádí 200 μs a 6400 hradel. Čerpáno z dokumentace [9].

Technologie FPGA poskytuje podstatně větší počet hradel, ovšem limitujícím parametrem je čas potřebný na inicializaci. FPGA založená na technologii SRAM jsou pro tuto aplikaci nepoužitelná, protože inicializace probíhá v řádu milisekund, což je dáno potřebou přehrát konfiguraci z flash paměti do SRAM buněk. Proto přichází v úvahu pouze FPGA s flash konfigurací. Tato FPGA svou konfiguraci nepřehrávají, ale k běhu využívají přímo flash buňky. Firma Microsemi (dříve Actel) vyrábí FPGA obvody s technologií

Live at Power-Up, u které firma uvádí dobu 50 μs potřebnou ke startu FPGA. Čerpáno z dokumentace [10].

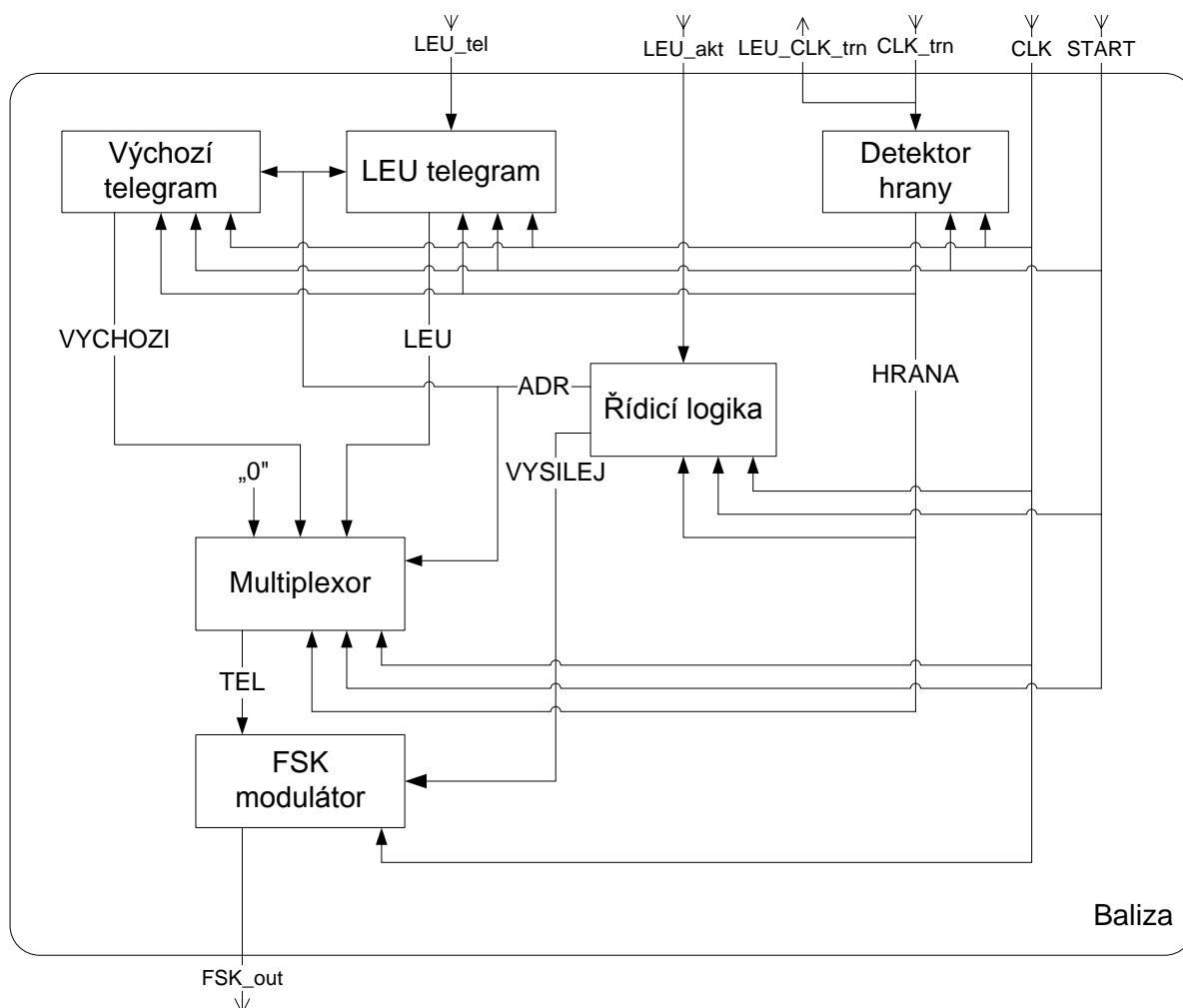
5.3 Doporučená hradlová pole

Z předchozí podkapitoly vyplývá, že pro danou aplikaci jsou vhodná FPGA od firmy Microsemi konkrétně řady IGLOO a ProASIC3. Obě řady podporují technologii Live at Power-Up. Z řady IGLOO lze vybrat obvod s označením AGL030 a z řady ProASIC3 obvod s označením A3P030. Oba obvody splňují tři výše uvedené parametry, tj. oba jsou připravené k činnosti po 50 μs , nabízejí 30 000 hradel a zároveň mají uživatelskou flash paměť pro Výchozí telegram o velikosti 1024 bitů. Čerpáno z dokumentací [11] a [12].

6 Návrh bloku Paměť Výchozího telegramu a řídicí logika

Tato kapitola se zabývá návrhem číslicového systému v bloku Paměť Výchozího telegramu a řídicí logika na hradlovém poli. Návrh bloku vychází z požadavků, které byly formulovány v kapitole 4. Na základě těchto požadavků bylo navrženo blokové schéma, které je znázorněno na Obrázek 3.

Návrh číslicového systému na hradlovém poli je napsán v jazyce VHDL. Tento jazyk má výhodu ve své univerzálnosti a tím i přenositelnosti mezi různými typy hradlových polí. Navrhovaný číslicový systém je popsán s ohledem na snadnou přenositelnost na různá hradlová pole. V návrhu proto nejsou používány konstrukce, které vyžadují určitý typ hradlového pole. Návrh předpokládá, že je blok Paměť Výchozího telegramu a řídicí logika napájen pouze při průjezdu vozidlem nad balízou. To znamená, že je blok Paměť Výchozího telegramu a řídicí logika po každém průjezdu vozidla resetován.



Obrázek 3: Blokové schéma bloku Paměť Výchozího telegramu a řídicí logika

Blokové schéma je rozděleno do sedmi bloků. První je blok Balíza, do tohoto bloku je začleněno zbylých šest bloků, tzv. vnitřní bloky. Blok Balíza definuje signály propojující jednotlivé vnitřní bloky a zároveň k těmto vnitřním blokům připojuje vnější vstupní a výstupní signály.

Blok Výchozí telegram má tři vstupní signály a jeden výstupní signál. Mezi vstupní signály patří signál *HRANA*, hodinový signál *CLK* a resetovací signál *START* a výstupním signálem je signál *VYCHOZI*, přes který je telegram vysílán do bloku Multiplexor. V bloku Výchozí telegram je realizován kruhový registr, který má délku 1023 bitů s možností zkrácení délky na 341 bitů. Do tohoto registru je nahrán Výchozí telegram, který je uložen také v tomto bloku.

Blok LEU telegram má čtyři vstupní signály a jeden výstupní signál. Mezi vstupní signály patří signál *HRANA*, hodinový signál *CLK*, resetovací signál *START* a signál *LEU_tel*, který slouží pro příjem telegramu z bloku Komunikační rozhraní „C“ a programování, tj. příjem telegramu z LEU. Výstupním signálem je signál *LEU*, po kterém je telegram předáván do bloku Multiplexor. Blok LEU telegram slouží k synchronizaci telegramu z LEU na hodinový signál *CLK*.

Blok Multiplexor má sedm vstupních signálů a jeden výstupní signál. Mezi vstupní signály patří signál *HRANA*, hodinový signál *CLK*, resetovací signál *START*, signál *ADR*, signál *VYCHOZI*, signál *LEU* a logická 0. Výstupní signál je signál *TEL*. Blok Multiplexor má na starosti přepínání vstupních signálů *VYCHOZI*, *LEU* a logické 0 na výstupní signál *TEL*.

Blok Řídicí logika má čtyři vstupní signály a dva výstupní signály. Mezi vstupní signály patří signál *HRANA*, hodinový signál *CLK*, resetovací signál *START* a signál *LEU_akt*, který dává informaci, zda je přijímán telegram z LEU. Výstupními signály jsou signál *ADR*, a signál *VYSILEJ*. Blok Řídicí logika pomocí signálu *ADR* ovládá výběr vysílaného telegramu a pomocí signálu *VYSILEJ* aktivuje vysílání telegramu směrem k vozidlu.

Blok detektor hrany má tři vstupní signály a jeden výstupní signál. Mezi vstupní signály patří hodinový signál *CLK*, resetovací signál *START* a hodinový signál *CLK_trn*, který slouží pro správné časování vysílaného telegramu. Výstupní signál je signál *HRANA*, který využívají další bloky k časování jednotlivých bitů telegramu. Tento blok je zařazen v návrhu, aby nedocházelo k hazardu při použití dvou nezávislých hodinových signálů. Blok generuje při náběžné hraně signálu *CLK_trn* pulz o délce jedné periody hodinového signálu *CLK*.

Blok FSK modulátor má tři vstupní signály a jeden výstupní signál. Mezi vstupní signály patří hodinový signál *CLK*, signál *VYSILEJ* a signál *TEL*. Výstupní signál je signál *FSK_out*, který předává modulovaný telegram do D/A převodníku. Tento blok slouží pro začlenění návrhu FSK modulátoru, který byl zpracován v rámci diplomové práce [7].

Všechny vnitřní bloky jsou navrženy jako synchronní, pouze reset bloků je realizován asynchronně. Jako systémový hodinový signál je použit signál *CLK*. Jako reset bloků je použit signál *START*, který je generován blokem Napájení a synchronizace.

V následujících podkapitolách jsou blíže popsány jednotlivé bloky.

6.1 Balíza

V této podkapitole jsou popsány vstupní a výstupní signály z hradlového pole a vnitřní signály propojující jednotlivé vnitřní bloky.

6.1.1 Vstupní a výstupní signály z hradlového pole

LEU_tel

Jedná se o vstupní signál, který má šířku jeden bit. Tento signál přenáší telegram z LEU a je připojen k bloku Komunikační rozhraní „C“ a programování. Přenosová rychlost signálu *LEU_tel* je 564,48 kb/s. Změna signálu *LEU_tel* probíhá pouze při sestupné hraně hodinového signálu *LEU_CLK_trn*.

LEU_akt

Jedná se o vstupní signál, který má šířku jeden bit. Tento signál přenáší informaci o tom, zda blok Komunikační rozhraní „C“ a programování přijímá telegram z LEU a zapisuje ho do signálu *LEU_tel*. Pokud je telegram z LEU přijímán má signál *LEU_akt* hodnotu logické 1, v opačném případě má signál *LEU_akt* hodnotu logické 0.

LEU_CLK_trn

Jedná se o výstupní hodinový signál, který má šířku jeden bit. Tento signál kopíruje průběh hodinového signálu *CLK_trn* a je používán k synchronizaci signálu *LEU_tel* mezi bloky Paměť Výchozího telegramu a řídicí logika a Komunikační rozhraní „C“ a programování.

CLK_trn

Jedná se o vstupní hodinový signál, který má šířku jeden bit. Tento signál má frekvenci 564,48 kHz se střídou 1:1. Signál *CLK_trn* slouží pro synchronizaci bitů telegramů mezi jednotlivými bloky. Signál *CLK_trn* může být generován dvěma způsoby. První způsob

je odvození z hodinového signálu *CLK* pomocí fázového závěsu v hradlovém poli a druhý způsob je použití externího zdroje.

CLK

Jedná se o vstupní systémový hodinový signál, který má šířku jeden bit. Tento signál určuje maximální frekvenci navrhovaného číslicového systému. Signál *CLK* je rozveden do všech bloků uvnitř bloku Balíza. Minimální frekvenci tohoto signálu určuje blok FSK modulátor. Frekvence signálu *CLK* je v řádu desítek MHz.

START

Jedná se o vstupní signál, který má šířku jeden bit. Tento signál je generován blokem Napájení a synchronizace a slouží jako reset všech vnitřních bloků bloku Balíza. Reset bloků probíhá, pokud je signál *START* v logické 0. Z toho vyplývá, že signál *START* musí být ve výchozím stavu v logické 0 a logická 1 je nastavena pouze, pokud blok Napájení a synchronizace má dostatek energie pro vysílání telegramu.

FSK_out

Jedná se o výstupní signál, který má šířku čtyři bity. Tento signál předává telegram zpracovaný blokem FSK modulátor do D/A převodníku. Bližší informace jsou v diplomové práci [7].

6.1.2 Vnitřní signály

VYCHOZI

Tento signál má šířku jeden bit a propojuje bloky Výchozí telegram a Multiplexor. Po tomto signálu se přenášejí jednotlivé bity Výchozího telegramu.

LEU

Tento signál má šířku jeden bit a propojuje bloky LEU telegram a Multiplexor. Po tomto signálu se přenášejí jednotlivé bity telegramu z LEU.

TEL

Tento signál má šířku jeden bit a propojuje bloky Multiplexor a FSK modulátor. Po tomto signálu se přenášejí jednotlivé bity vysílaného telegramu.

ADR

Tento signál má šířku dva bity. Blok Řídicí logika pomocí tohoto signálu aktivuje bloky Výchozí telegram, LEU telegram a u bloku Multiplexor volí zdroj telegramu.

VYSILEJ

Tento signál má šířku jeden bit. Blok Řídicí logika pomocí tohoto signálu povoluje vysílání telegramu blokem FSK modulátor. Pokud je signál *VYSILEJ* v logické 0, je blok FSK modulátor resetován a není vysílán telegram směrem k vozidlu. Je-li signál *VYSILEJ* v logické 1, přejde blok FSK modulátor do běžné činnosti a vysílá telegram.

HRANA

Tento signál má šířku jeden bit. Na signálu *HRANA* s každou náběžnou hranou signálu *CLK_trn* vznikne pulz o hodnotě logické 1, který má délku jedné periody signálu *CLK*. V ostatních případech má signál *HRANA* hodnotu logické 0.

6.2 Výchozí telegram

Tento blok má definovány dva vnitřní signály, první signál je jednobitový a je pojmenován jako *DELKA*, druhý signál má délku 1023 bitů a je pojmenován jako *REGISTR*. Signál *DELKA* vyjadřuje délku Výchozího telegramu, je-li signál v logické 0, jedná se o dlouhý formát telegramu a je-li signál v logické 1, jedná se o krátký formát telegramu. Pomocí signálu *REGISTR* je realizován kruhový registr s rotací vlevo, pokud je signál *DELKA* v logické 0 je využita plná délka registru, tj. 1023 bitů. V opačném případě, kdy je signál *DELKA* roven logické 1, je využito pouze prvních 341 bitů registru. V obou případech je výstupem z registru první bit signálu *REGISTR*.

Signály *DELKA* a *REGISTR* jsou inicializovány při resetu, tj. signál *START* je v logické 0. Signálům *DELKA* a *REGISTR* jsou pevně přiřazeny hodnoty jednotlivých bitů. Při běžné činnosti tohoto bloku, tj. signál *START* je roven logické 1, se testuje podmínka, zda je blok Výchozí telegram aktivován blokem Řídicí logika, tj. zda je signál *ADR* roven hodnotě „00“. Pokud podmínka splněna není, blok Výchozí telegram zůstává ve stejném stavu, a pokud podmínka splněna je, testují se další dvě podmínky, a to, zda je při náběžné hraně hodinového signálu *CLK* signál *HRANA* roven logické 1. Pokud jsou splněny všechny tři podmínky, je do signálu *VYCHOZI* zapsán první bit ze signálu *REGISTR* a dojde k rotaci registru o jednu pozici vlevo.

V popsaném návrhu jsou signálům *DELKA* a *REGISTR* napevno přiřazeny hodnoty při resetu. Tato možnost poskytuje univerzální nasazení tohoto kódu v různých hradlových polích. Druhou možností by bylo využití uživatelské paměti flash, která má velikost 1024 bitů. V takovém případě by byl uložen Výchozí telegram v této paměti. Výchozí telegram má maximální délku 1023 bitů, z toho vyplývá, že jeden bit v paměti je volný. Tento bit lze využít pro určení délky telegramu. Druhá možnost však vyžaduje konkrétní přístup

k paměti a kód pak není plně přenositelný na jiná hradlová pole. Tato možnost nebyla tedy zpracována a je zde pouze nastíněna.

6.3 LEU telegram

Při běžné činnosti, tj. signál *START* je roven logické 1, je testována podmínka, zda je tento blok aktivován blokem Řídicí logika, tj. zda je hodnota signálu *ADR* rovna „11“. Pokud podmínka splněna není, je na výstupním signálu *LEU* poslední zapsaná hodnota. V opačném případě, kdy podmínka splněna je, jsou kontrolovány další dvě podmínky, a to, zda při náběžné hraně hodinového signálu *CLK*, je signál *HRANA* roven logické 1. Pokud jsou všechny tři uvedené podmínky, je aktuální hodnota signálu *LEU_tel* zapsána do výstupního signálu *LEU*.

Z předchozího odstavce vyplývá, že signál *LEU_tel* je vzorkován s náběžnou hranou signálu *CLK_trn*. Aby bylo zajištěno, že signál *LEU_tel* se při vzorkování nebude měnit, musí blok Komunikační rozhraní „C“ a programování zapisovat pouze v okamžiku sestupné hrany signálu *CLK_trn*. Z toho důvodu je vstupní signál *CLK_trn* vysílán do bloku Komunikační rozhraní „C“ a programování jako signál s označením *LEU_CLK_trn*.

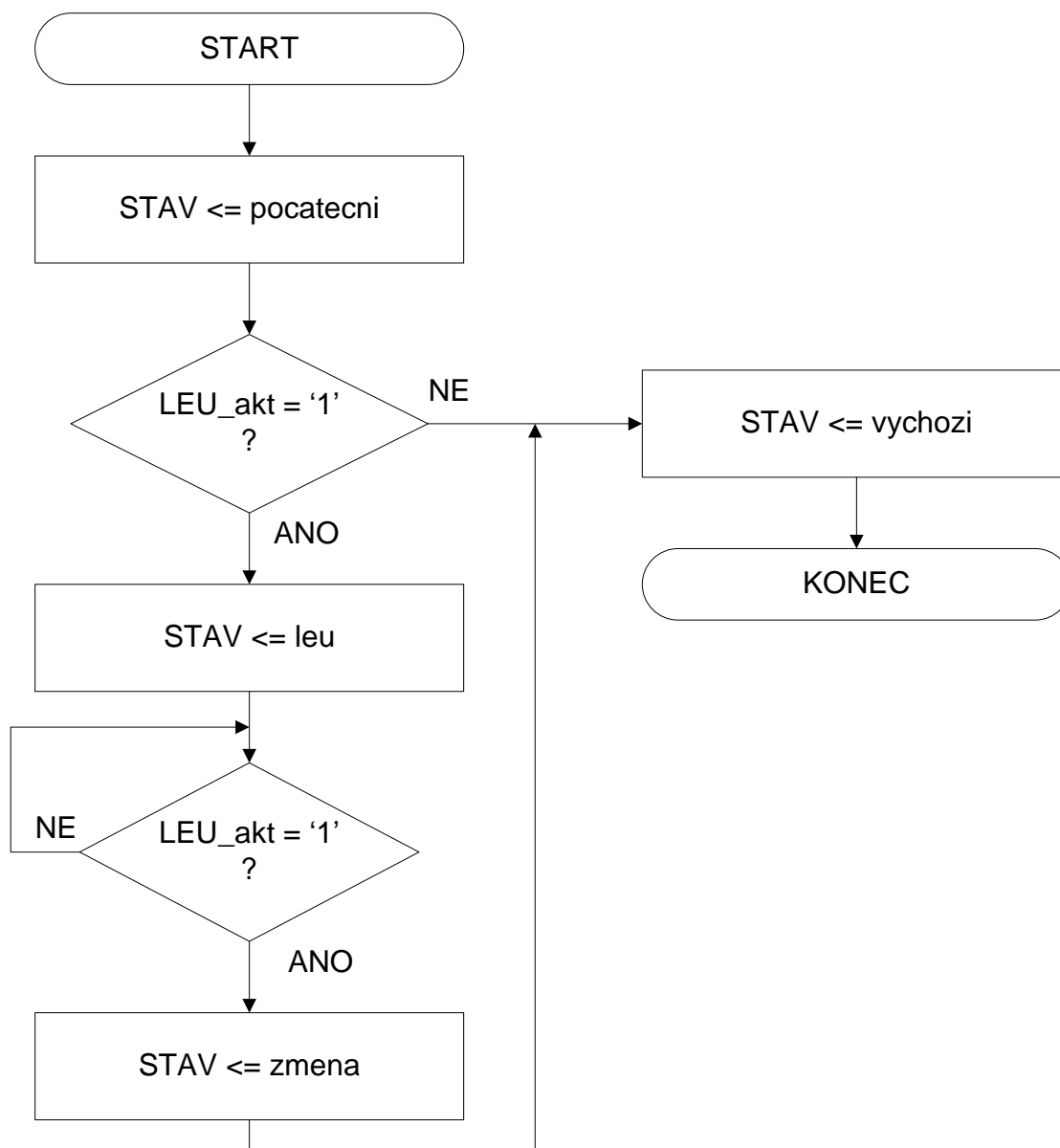
6.4 Multiplexor

Při běžné činnosti je do výstupního signálu *TEL* zapisováno pouze, když jsou splněny podmínky náběžné hrany hodinového signálu *CLK* a signál *HRANA* je ve stavu logické 1. Tyto dvě podmínky zajišťují stejnou délku všech bitů na výstupním signálu *TEL*. Jsou-li obě podmínky splněny, je testována hodnota signálu *ADR*. Pokud je hodnota signálu *ADR* „00“, je do signálu *TEL* zapsána hodnota ze vstupního signálu *VYCHOZI*, je-li hodnota signálu *ADR* „11“, je do signálu *TEL* zapsána hodnota ze signálu *LEU* a pokud je hodnota signálu *ADR* „01“, je do signálu *TEL* zapsána logická 0.

6.5 Řídicí logika

Blok Řídicí logika ovládá přepínání zdrojů telegramu, vkládání řetězce logických 0 mezi telegram z *LEU* a Výchozí telegram při přepínání a aktivuje vysílání telegramu z FSK modulátoru. Jelikož se jedná o funkce závislé na předchozím stavu, je zde realizován jednoduchý stavový automat. Na Obrázek 4 je zobrazen vývojový diagram stavů stavového automatu. Stavový automat má čtyři stavy, a to *pocatecni*, *leu*, *zmena* a *vychozi*. O tom, který stav se bude vykonávat při následující náběžné hraně hodinového signálu *CLK*, rozhoduje obsah signálu *STAV*, ten může právě nabývat tyto čtyři stavy.

V bloku Řídicí logika jsou realizovány ještě dva pomocné čítače. První čítač slouží pro napočítání řetězce délky 75 logických 0. K čítání se využívá signálu *CIT* a čítání je povolováno pomocí signálu *CIT_EN*. Hodnota Druhý čítač slouží k odložení vysílání telegramu směrem k vozidlu. Pro čítání se využívá signálu *CIT_VYS* a čítač je povolován pomocí signálu *VYS_EN*. Hodnota tohoto čítače je dána zpožděním bloků Výchozí telegram, LEU telegram a Multiplexor. Oba čítače reagují pouze na souběh náběžné hrany hodinového signálu *CLK* a signálu *HRANA* v logické 1.



Obrázek 4: Vývojový diagram stavového automatu

Po resetu signálem *START* je nastaven stavový signál *STAV* na hodnotu *pocatecni*, v tomto stavu je testována podmínka, zda je přijímán telegram z LEU, tj. zda je signál *LEU_akt* roven logické 1. Pokud je roven logické 1, následuje stav *leu*, v opačném případě je

následující stav *vychozi*, tj. zda se bude vysílat telegram z LEU nebo Výchozí telegram. Stav *pocatecni* vlastně realizuje rozdíl mezi přepínatelnou a nepřepínatelnou balízou. Pokud balíza funguje jako nepřepínatelná, pak není připojena kabelem k LEU a blok Komunikační rozhraní „C“ a programování není napájen a signál *LEU_akt* není tedy v logické 1. Pro spolehlivé vyhodnocení podmínky, zda je signál *LEU_akt* v logické 1 nebo 0, musí mít signál *LEU_akt* jasně definovanou hodnotu. To nelze programově zajistit, pokud je blok Komunikační rozhraní „C“ a programování bez napájení a musí to být zajištěno použitím pull-down rezistoru. Zároveň je ve stavu *pocatecni* aktivován signálem *VYS_EN* druhý čítač, který po počtu dvou pulzů přepne signál *VYSILEJ* do logické 1 a tím začne balíza vysílat telegram směrem k vozidlu.

Stav *leu* aktivuje pomocí signálu *ADR* blok LEU telegram a zároveň přepne v bloku Multiplexor vstup na signál *LEU*. Signál *ADR* je nastaven na hodnotu „11“. Stav *leu* zároveň stále kontroluje, zda signál *LEU_akt* je stále v logické 1. Pokud se změní signál *LEU_akt* na logickou 0, následuje s další náběžnou hranou hodinového signálu *CLK* stav *zmena*.

Stav *zmena* vkládá mezi telegram z LEU a Výchozí telegram řetězec délky 75 logických 0. Vložení řetězce je provedeno přepnutím vstupu v bloku Multiplexor na vstup logické 0, tj. signál *ADR* je roven hodnotě „01“. Zároveň s přepnutím vstupu je pomocí signálu *CIT_EN* aktivován první čítač, který čítá do hodnoty 75, potom je změněn stav na *vychozi*.

Stav *vychozi* má na starosti aktivování bloku Výchozí telegram a zároveň přepnutí na vstupní signál *VYCHOZI* v bloku Multiplexor. Přepínání probíhá nastavením signálu *ADR* na hodnotu „00“. Tím je zároveň také aktivován blok Výchozí telegram.

Jak je vidět z vývojového diagramu, dojde-li k přepnutí stavu z *leu* na stav *zmena* a následně na stav *vychozi*, nemůže už dojít zpět na stav *leu*. Přepnutí na stav *leu*, je možný pouze při resetování, tj. signál *START* musí být v logické 0. Tímto je zajištěna podmínka, která říká, projíždí-li vozidlo nad přepínatelnou balízou a dojde-li k přepnutí na Výchozí telegram, nesmí dojít zpět k přepnutí na telegram z LEU. K přepnutí smí dojít, až vozidlo mine balízu, tj. balíza již tímto vozidlem není buzena.

6.6 Detektor hrany

Detektor hrany je realizován pomocí dvou synchronních klopných obvodů typu D. Při náběžné hraně signálu *CLK_trn* je generován impulz délky jedné periody hodinového signálu *CLK*, to znamená, že signál *HRANA* je v logické 1 pouze po dobu trvání impulzu, jinak má signál *HRANA* hodnotu logické 0.

7 Testování funkčnosti navrženého číslicového systému

Tato kapitola se zabývá testováním funkčnosti navrženého číslicového systému a je rozdělena na čtyři podkapitoly. V první podkapitole jsou stanoveny vlastnosti, které mají být otestovány. Ve druhé podkapitole jsou stanovené vlastnosti testovány časovou simulací v softwaru ModelSim. Ve třetí podkapitole byla ověřována funkčnost navrženého systému na vývojové desce DE2 od výrobce Altera. Poslední podkapitola se zabývá shrnutím výsledků z testování.

7.1 Stanovení testovaných vlastností

Stanovené vlastnosti mají ověřit, zda navržený systém vyhovuje požadavkům v kapitole 4. Vlastnosti, které se budou testovat, jsou popsány v následujících sedmi bodech.

- 1) Odvysílání správné délky Výchozího telegramu, tj. měří se čas potřebný pro odvysílání celého telegramu. Odvysílání 341 bitů trvá $604,1 \mu\text{s} \pm 1,51 \mu\text{s}$ a 1023 bitů trvá $1812,29 \mu\text{s} \pm 4,43 \mu\text{s}$ (odchylka je pro 1000 bitů), viz kapitola 3.4.
- 2) Volba správného zdroje telegramu po resetu číslicového systému, tj. zda byl zvolen Výchozí telegram, pokud je signál *LEU_akt* roven logické 0, nebo zda byl zvolen telegram z LEU, pokud je signál *LEU_akt* roven logické 1.
- 3) Přerušování příjmu telegramu z LEU, pokud je balízou vyslán telegram z LEU, tj. zda se po změně signálu *LEU_akt* z logické 1 na logickou 0 odvysílá řetězec 75 logických 0 a zda je následně navázáno vysílání Výchozího telegramu.
- 4) Přepnutí z Výchozího telegramu na telegram z LEU, tj. zda se po změně signálu *LEU_akt* z logické 0 na logickou 1 nezmění vysílaný Výchozí telegram na telegram z LEU.
- 5) Zpoždění Výchozího telegramu, tj. zpoždění od ukončení resetu při signálu *LEU_akt* rovném logické 0 do začátku prvního vyslaného bitu Výchozího telegramu na výstupu z bloku FSK modulátor (signál *FSK_out*).
- 6) Zpoždění telegramu z LEU, tj. zpoždění od ukončení resetu při signálu *LEU_akt* rovném logické 1 do začátku prvního vyslaného bitu telegramu z LEU na výstupu z bloku FSK modulátor (signál *FSK_out*).
- 7) Zpoždění signálu *HRANA*, tj. zpoždění od náběžné hrany signálu *CLK_trn* do náběžné hrany signálu *HRANA*.

7.2 Testování pomocí simulace v softwaru ModelSim

Nejprve probíhalo testování navrženého systému časovou simulací v softwaru ModelSim ve verzi Altera starter edition 10.0c. Pro potřeby simulace bylo nutné napsat testovací prostředí nazvané *tb_Balíza*. Testovací prostředí je napsáno v jazyce VHDL a je připojeno k bloku Balíza pomocí jeho vstupů. V testovacím prostředí jsou generovány signály *ts_START*, *ts_CLK*, *ts_CLK_trn*, *ts_LEU_akt* a *ts_LEU_tel*. Při simulaci byl použit kód FSK modulátoru, který vznikl v rámci diplomové práce [7]. Kód FSK modulátoru je napsán pro signál *CLK*, který je roven frekvenci 40 MHz. Následující tabulka ukazuje propojení jednotlivých vstupů bloku Balíza se signály testovacího prostředí.

Tabulka 2: Propojení signálů testovacího prostředí se vstupy bloku Balíza

Signály testovacího prostředí	Vstupy bloku Balíza	Popis signálů
<i>ts_START</i>	START	Resetovací signál; reset je aktivní v logické 0.
<i>ts_CLK</i>	CLK	Systémový hodinový signál s frekvencí 40 MHz.
<i>ts_CLK_trn</i>	CLK_trn	Vysílací hodinový signál s frekvencí 564,48 kHz.
<i>ts_LEU_akt</i>	LEU_akt	Informace, zda je přijímán telegram z LEU; logická 0 znamená, že telegram přijímán není, a logická 1 znamená, že přijímán je.
<i>ts_LEU_tel</i>	LEU_tel	Signál přenáší telegram z LEU; přenosová rychlost telegramu je 564,48 kb/s; signál přenáší cyklicky řetězec o hodnotě „110“.

V následujících bodech jsou vypsány a zhodnoceny výsledky testování pomocí simulace. Číslování bodů je shodné jako v podkapitole 7.1.

- 1) V případě krátkého formátu telegramu se změřený čas pohyboval od hodnoty 604,075 μ s do hodnoty 604,13 μ s. Pro dlouhý telegram se hodnoty pohybovaly v rozmezí od 1812,24 μ s do 1812,35 μ s. V obou případech se hodnoty téměř nelišily od předpokládaných. Malé odchylky jsou způsobeny detekcí hrany signálu *CLK_trn* (viz bod 7).
- 2) Po resetu systému při signálu *LEU_akt* rovném logické 0 bylo započato vysílání Výchozího telegramu s určitým zpožděním (viz bod 5). Ve druhém případě při signálu *LEU_akt* rovném logické 1 byl zvolen telegram z LEU opět s určitým zpožděním. Toto je v souladu s návrhem systému.
- 3) Po změně signálu *LEU_akt* z logické 1 na logickou 0 byl telegram z LEU plynule navázán řetězcem o délce 76 logických 0. Očekáván byl však řetězec o délce 75 logických 0. Bit navíc je dán zpožděním Výchozího telegramu (viz bod 5). Tento

nedostatek byl vyřešen snížením hodnoty čítače *CIT*, při které dojde ke změně ze stavu *zmena* na stav *vychoji*, a to z hodnoty 75 na hodnotu 74. Tento nedostatek ale nebylo potřeba upravovat, protože požadavky na délku řetězce jsou od 75 bitů do 128 bitů.

- 4) Po změně signálu *LEU_akt* z logické 0 na logickou 1 při současném vysílání Výchozího telegramu nedošlo ke změně Výchozího telegramu. Toto je v souladu s návrhem systému a nebylo tedy nutné návrh upravovat.
- 5) Minimální nasimulované zpoždění Výchozího telegramu činilo 975 ns a maximální zpoždění bylo 2775 ns. Rozdíl zpoždění 1800 ns je především dán okamžikem náběžné hrany signálu *CLK*. Pokud v tomto okamžiku dochází i k sestupné hraně signálu *CLK_trn*, mohou nastat dvě situace. Buď blok Detektor hrany ještě stihne navzorkovat logickou 1 signálu *CLK_trn*, potom je zpoždění Výchozího telegramu nejmenší (975 ns), nebo blok Detektor hrany už navzorkuje logickou 0 signálu *CLK_trn*, pak je zpoždění Výchozího telegramu naopak největší (2775 ns). V obou případech je zpoždění prvního vyslaného bitu Výchozího telegramu složeno ze dvou pulzů signálu *HRANA* a třech náběžných hran signálu *CLK*. První pulz signálu *HRANA* zapíše první bit Výchozího telegramu do signálu *VYCHOZI* a druhý pulz signálu *HRANA* zapíše ten samý bit do signálu *TEL*. Zbylé zpoždění tří náběžných hran signálu *CLK* je dáno synchronním návrhem číslicového systému. První dvě náběžné hrany signálu *CLK* jsou potřebné k přepnutí signálu *VYSILEJ* z logické 0 na logickou 1 a třetí náběžnou hranu signálu *CLK* potřebuje blok FSK modulátor ke své aktivaci. Ze simulace vyplynulo, že první pulz signálu *HRANA* po resetu je generován vždy, pokud je signál *CLK_trn* v logické 1. V takovém případě odstup pulzů signálu *HRANA* je kratší než perioda signálu *CLK_trn*. Tento nedostatek ale nevádí, protože v tento okamžik balíza nevysílá. Na základě simulace v tomto bodě nebylo potřeba upravit návrh systému.
- 6) Minimální zpoždění telegramu z LEU bylo 975 ns a maximální zpoždění činilo 2775 ns. Jedná se o stejné hodnoty jako v předchozím bodě a i o stejný princip zpoždění jako v předchozím bodě, rozdílný je pouze zdroj telegramu. Na základě simulace v tomto bodě nebylo potřeba upravovat návrh systému.
- 7) Zpoždění signálu *HRANA* se pohybuje od 25 ns do 50 ns. To je dáno okamžikem, ve kterém signál *CLK* vzorkuje signál *CLK_trn*. Pokud při náběžné hraně signálu *CLK* nastává souběh s náběžnou hranou signálu *CLK_trn*, pak mohou nastat dvě situace. Buď už je hodnota signálu *CLK_trn* vyhodnocena jako logická 1, potom je zpoždění signálu *HRANA* minimální a rovná se jedné periodě signálu *CLK* (25 ns), nebo je ještě

hodnota signálu *CLK_trn* vyhodnocena jako logická 0, pak je zpoždění maximální a rovná se dvěma periodám signálu *CLK* (50 ns). Toto zpoždění může mít vliv na délku vysílaného telegramu a na časování signálu *LEU_tel*. V prvním případě může být problematická nestálost zpoždění, protože potom nemusí být jednotlivé bity telegramu stejně dlouhé. Ovšem při simulaci v bodě 1 byly rozdíly v délce telegramů velmi malé. Ve druhém případě má být signál *LEU_tel* čten s náběžnou hranou signálu *CLK_trn* a má do něj být zapisováno se sestupnou hranou signálu *CLK_trn*. V tomto případě je zpoždění několikanásobně menší než je půlperioda signálu *CLK_trn*, která činí 885,77 ns, proto ani v tomto případě toto zpoždění nevádí. Na základě simulace v tomto bodě nebylo potřeba upravovat návrh systému.

7.3 Testování na vývojové desce Altera DE2

Druhá fáze testování spočívala v nahrání navrženého systému do obvodu FPGA a měření vlastností stanovených v podkapitole 7.1. Z důvodů dostupnosti byla použita vývojová deska Altera DE2. Tato vývojová deska je osazena obvodem FPGA s označením Cyclone II EP2C35F672C6. Měření bylo prováděno pomocí osciloskopu Hewlett-Packard 54603B.

Vývojová deska je osazena dvěma oscilátory o frekvencích 27 MHz a 50 MHz, pro měření byl zvolen oscilátor s frekvencí 50 MHz. Kvůli použití tohoto oscilátoru byl z návrhu odstraněn kód FSK modulátoru z diplomové práce [7], protože byl napsán pro hodinový signál o frekvenci 40 MHz. Jako výstupní signály místo výstupu *FSK_out* byly použity signály *TEL* jako vysílaný telegram a *VYSILEJ*, který povoluje vysílání telegramu. Dále byl vytvořen v jazyce VHDL modul Test, který generuje signály *CLK_trn* a *LEU_tel*. Tyto dva signály jsou připojeny na vstupy *CLK_trn* a *LEU_tel* bloku Balíza. Signál *LEU_tel* je zároveň pro potřeby měření vyveden na pin obvodu FPGA jako signál *LEU_tel_test*. Vstupy a výstupy modulu Test a bloku Balíza byly připojeny na konkrétní piny obvodu FPGA a následně byl kód syntetizován softwarem Quartus II 32-bit verze 11.1 web edition a nahrán do obvodu FPGA. Propojení pinů obvodu FPGA se vstupy a výstupy modulu Test a bloku Balíza ukazuje Tabulka 3.

Signál *CLK_trn* je vytvářen pomocí fázového závěsu. Fázový závěs z hodinového signálu *CLK* o frekvenci 50 MHz odvozuje signál *CLK_pll* o frekvenci 56,25 MHz. Signál *CLK_pll* je dále vydělen na frekvenci 562,5 kHz, což je výsledná frekvence signálu *CLK_trn*. Tento způsob generování signálu *CLK_trn* je použit, protože fázový závěs použitého obvodu FPGA neumí takto nízkou frekvenci generovat. Signál *LEU_tel* je generován pomocí

kruhového čítače, ve kterém je uložena 3bitová hodnota „110“. Hodnota signálu *LEU_tel* je měněna se sestupnou hranou signálu *CLK_trn*.

Tabulka 3: Propojení vstupů a výstupů modulu test a bloku Balíza s piny obvodu FPGA

Vstupy a výstupy návrhu	Pojmenování pinů	Popis pinů
START	SW [0]	Resetovací signál; propojeno s přepínačem.
CLK	CLOCK_50	Systémový hodinový signál s frekvencí 50 MHz.
LEU_akt	SW [1]	Informace, zda je přijímán telegram z LEU; propojeno s přepínačem.
LEU_tel_test	JP2 [1]	Telegram z LEU; propojeno na výstupní pin konektoru JP2.
TEL	JP2 [5]	Vysílaný telegram; propojeno na výstupní pin konektoru JP2.
VYSILEJ	JP2 [9]	Povolení vysílání telegramu; propojeno na výstupní pin konektoru JP2.
LEU_CLK_trn	JP2 [13]	Vysílací hodinový signál; propojeno na výstupní pin konektoru JP2.

V následujících bodech jsou vypsány a zhodnoceny výsledky testování na vývojové desce. Číslování je shodné jako v podkapitole 7.1.

- 1) Tento bod nebylo možné změřit podle zadání v kapitole 7.1. Rozlišení osciloskopu neumožňovalo změření doby potřebné pro odvysílání krátkého i dlouhého formátu Výchozího telegramu s dostatečnou přesností. Pouze bylo ověřeno odvysílání všech 341 bitů u krátkého formátu Výchozího telegramu a 1023 bitů u dlouhého formátu. Dále byla změřena frekvence signálu *LEU_CLK_trn*, která zůstávala na stabilní hodnotě 562,51 kHz. Tento bod tedy nedokazuje správnou dobu trvání krátkého a dlouhého formátu Výchozího telegramu.
- 2) V tomto případě jako při simulaci byl po resetu zvolen Výchozí telegram při hodnotě signálu *LEU_akt* rovném logické 0 a při signálu *LEU_akt* rovném logické 1 byl zvolen telegram z LEU. Toto chování je shodné jako v simulaci a je v souladu s návrhem systému.
- 3) Po změně signálu *LEU_akt* z logické 1 na logickou 0 byl navázán řetězec 75 bitů logických 0 a následně byl navázán Výchozí telegram. Toto je v souladu s návrhem systému.

- 4) Po změně signálu *LEU_akt* z logické 0 na logickou 1 nedošlo ke změně vysílaného telegramu, tj. byl stále vysílán Výchozí telegram. Toto je v souladu s návrhem systému.
- 5) Zpoždění Výchozího telegramu po resetu se pohybovalo od 2758 ns do 2776 ns. Tyto hodnoty jsou srovnatelné s výsledky v předchozí kapitole, kde byla frekvence signálu *CLK_trn* 564,48 kHz na rozdíl od frekvence 562,51 kHz při tomto měření. Dále bylo měřeno zpoždění náběžné hrany signálu *VYSILEJ* od resetu. Zpoždění signálu *VYSILEJ* se pohybovalo od 2778 ns do 2795 ns. Rozdíl oproti zpoždění Výchozího telegramu byl délky jedné periody signálu *CLK*.
- 6) Zpoždění telegramu z LEU se po resetu pohybovalo od 2762 ns do 2779 ns. Zpoždění signálu *VYSILEJ* se pohybovalo od 2781 ns do 2798 ns. Rozdíl oproti zpoždění telegramu z LEU byl délky jedné periody signálu *CLK*.
- 7) Signál *HRANA* nebylo možné měřit přímo, protože se jedná o vnitřní signál. Byl měřen rozdíl mezi náběžnou hranou signálu *LEU_CLK_trn* a náběžnou hranou signálu *TEL* a následně byla odečtena jedna perioda signálu *CLK*, tj. 20 ns. Tento způsob měření a výpočtu by měl dát hodnotu od náběžné hrany signálu *LEU_CLK_trn* do náběžné hrany signálu *HRANA*. Změřená zpoždění po odečtení 20 ns se pohybovala od 22 ns do 38 ns. Tyto výsledky potvrzují změřená data v simulaci v bodě 7, tj. že zpoždění signálu *HRANA* se pohybuje od jedné periody do dvou period signálu *CLK*.

7.4 Zhodnocení testování navrženého systému

Simulace navrženého systému měla především odhalit chyby v samotném návrhu, tj. špatné časování vnitřních signálů a chybné vyhodnocení stavů. Dále bylo na základě simulace stanoveno zpoždění Výchozího telegramu a telegramu z LEU. V obou případech byl zvolen úsek po resetu, protože v tomto časovém úseku lze dosáhnout největšího zpoždění. Poslední simulace se zabývala zpožděním signálu *HRANA* od signálu *CLK_trn*. Testování na vývojové desce Altera DE2 mělo především ověřit, zda navržený systém funguje na hradlovém poli. Hodnoty změřené na této vývojové desce jsou především orientační, protože hardware použitý v konkrétní aplikaci bude zcela určitě jiný. Změřené hodnoty tak slouží hlavně pro ověření provedených simulací.

Během simulace byla odhalena pouze jedna chyba, a to chybný počet bitů řetězce logických 0 vkládaný mezi telegram z LEU a Výchozí telegram. Tato chyba byla opravena a v dalším testování se již neprojevila. Při simulaci zaměřené na zpoždění Výchozího telegramu

a telegramu z LEU bylo zjištěno, že obě zpoždění jsou shodná. Primární část obou zpoždění je dána dvěma pulzy signálu *HRANA*. První pulz zapíše bit telegramu z LEU nebo Výchozího telegramu na vstup bloku Multiplexor a druhý pulz ten samý bit telegramu zapíše na vstup bloku FSK modulátor. Simulace na zpoždění signálu *HRANA* oproti signálu *CLK_trn* ukázala, že zpoždění je proměnné a je dáno okamžikem vzorkování signálu *CLK_trn*. Zpoždění se pohybuje od jedné periody do dvou period signálu *CLK*.

Syntéza navrženého systému a následné testování na vývojové desce neodhalilo žádnou chybu. Systém se na vývojové desce choval podle předpokladů. Změřená zpoždění na vývojové desce odpovídala výsledkům při simulaci. Navržený systém využívá na použitém FPGA řady Cyclone II ke své funkci 1789 logických elementů a 1536 registrů.

8 Závěr

V rámci této diplomové práce vznikl číslicový systém, který realizuje požadované funkce řídicí jednotky Eurobalízy. Číslicový systém je napsán v jazyce VHDL s ohledem na snadnou přenositelnost na různá hradlová pole. Aby bylo možné navrhnout a definovat rozsah funkcí řídicí jednotky, bylo nejprve nutné definovat vnitřní bloky Eurobalízy a požadavky na tyto bloky.

Vlastní řídicí jednotka je umístěna do bloku Paměť Výchozího telegramu a řídicí logika. Tento blok potřebuje přímo ke své činnosti bloky Napájení a synchronizace a Komunikační rozhraní „C“ a programování. Blok Napájení a synchronizace napájí vnitřní obvody potřebné pro odvysílání telegramu a zároveň generuje signál *START*, který slouží k resetování vnitřních bloků. Blok Komunikační rozhraní „C“ a programování má na starosti komunikaci s LEU, předává přijímaný telegram z LEU pomocí signálů *LEU_tel* a *LEU_CLK_trn* do bloku Paměť Výchozího telegramu a řídicí logika a zároveň generuje signál *LEU_akt*, který slouží jako informace o tom, zda je telegram z LEU přijímán. Blok Paměť Výchozího telegramu a řídicí logika následně vyhodnotí na základě signálu *LEU_akt*, zda bude vysílán telegram z LEU a nebo se bude vysílat Výchozí telegram, který je v tomto bloku uložen. Zvolený telegram je pomocí signálu *TEL* předán bloku FSK modulátor.

Na základě výše definovaných požadavků na vnitřní bloky Eurobalízy byl navržen vlastní číslicový systém, který je cílem této diplomové práce. Číslicový systém je složen z bloků Výchozí telegram, LEU telegram, Multiplexor, Řídicí logika a Detektor hrany. Do číslicového systému je začleněn i blok FSK modulátor, protože byl také tvořen na hradlovém poli, vznikal však v rámci diplomové práce [7]. Blok Výchozí telegram je navržen jako kruhový registr, ve kterém je uložen Výchozí telegram. Registr má sériový výstup, který je pomocí signálu *VYCHOZI* připojen k bloku Multiplexor. Blok LEU telegram přijímá přes signál *LEU_tel* telegram z LEU a zároveň je synchronizován signálem *HRANA*. Telegram je pak zapsán do signálu *LEU*. Blok Multiplexor přepíná mezi vstupy *VYCHOZI*, *LEU* a logická 0 na výstup *TEL*, který je připojen na vstup bloku FSK modulátor. Výběr vstupu řídí signál *ADR*, který je generován blokem Řídicí logika. Blok Řídicí logika na základě signálu *LEU_akt* zvolí pomocí signálu *ADR* zdroj telegramu a se zpožděním aktivuje blok FSK modulátor pomocí signálu *VYSILEJ*. Zpoždění pokrývá čas potřebný pro zápis prvního bitu vysílaného telegramu na výstup *TEL* bloku Multiplexor. Pokud je přijímán telegram z LEU, vysílá se tento, v opačném případě je vysílán Výchozí telegram. Nastane-li výpadek telegramu z LEU během jeho vysílání na vozidlo, je vložen za poslední bit telegramu z LEU

řetězec délky 75 logických 0. To je provedeno přepnutím vstupu bloku Multiplexor na logickou 0. Po odvysílání řetězce logických 0 je vstup bloku Multiplexor přepnut na *VYCHOZI*. Blok Detektor hrany synchronizuje vysílací hodinový signál *CLK_trn* k systémovému hodinovému signálu *CLK*. Výstupem tohoto bloku je signál *HRANA*, na kterém je generován při náběžné hraně vysílacích hodin *CLK_trn* pulz délky periody systémového hodinového signálu *CLK*.

Navržený číslicový systém byl následně otestován, testování probíhalo dvěma způsoby. Nejprve byl systém podroben časové simulaci a následně byl testován na vývojové desce Altera DE2, která je osazena obvodem FPGA řady Cyclone II. Simulace odhalila pouze jedinou chybu, a to špatnou délku řetězce logických 0 mezi telegramem z LEU a Výchozím telegramem. Tato chyba je v konečné verzi opravena. Dále bylo na základě simulace stanoveno zpoždění telegramu od resetu systému do prvního vyslaného bitu zvoleného telegramu, toto zpoždění je dáno dvěma pulzy signálu *HRANA* a třemi náběžnými hranami systémového hodinového signálu *CLK*. Při frekvenci 40 MHz signálu *CLK* a 564,48 kHz signálu *CLK_trn* je maximální zpoždění 2775 ns. Testování na vývojové desce pouze potvrdilo výsledky získané ze simulace. Při testování na této vývojové desce bohužel nebyl stanoven celkový čas potřebný na inicializaci obvodu FPGA, protože použité FPGA mělo SRAM konfiguraci a výsledný čas by byl v řádu ms, přičemž maximální možná doba na start obvodu FPGA a číslicového systému v této aplikaci je 150 μ s.

Návrh provedený v této diplomové práci řeší pouze číslicový systém řídicí jednotky Eurobalízy, ale už zde není řešen konkrétní hardwarový návrh. Pouze v kapitole 5 jsou doporučeny vhodná hradlová pole pro tuto aplikaci. V budoucnu je potřeba vyřešit programování Výchozího telegramu, které je v současné době možné provést pouze přeprogramováním celého obvodu FPGA. Programování v této práci nebylo řešeno, protože závisí na použití konkrétního obvodu FPGA.

Literatura

- [1] **Chudáček, V., Jakl, J. a Lochman, L.** *Vlakové zabezpečovací systémy*. Praha : ČD - VÚŽ, 1999. 67 s.
- [2] **Chudáček, V. a kol.** *Železniční zabezpečovací technika*. Praha, 2005. 145 s.
- [3] **Wegener, M.** *Punktformige Zugbeeinflussung PZB 90*. Prosinec 2008. Dostupný z WWW: <<http://www.marco-wegener.de/technik/pzb90.htm>>. [6. 2. 2012]
- [4] **Alstom, Ansaldo, Bombardier, Invensys, Siemens, Thales.** *FFFIS for Eurobalise (SUBSET-036) v2.4.1*. Září 2007. 170s. Dostupný z WWW: <<http://www.era.europa.eu/Document-Register/Pages/UNISIGSUBSET-036.aspx>>. [13. 8. 2011]
- [5] **Alcatel, Alstom, Ansaldo signal, Bombardier, Invensys rail, Siemens.** *System Requirements Specification (SUBSET 026) v2.3.0*. Únor 2006. Dostupný z WWW: <<http://www.era.europa.eu/Document-Register/Pages/UNISIGSUBSET-026.aspx>>. [13. 8. 2011]
- [6] **Ansaldo Segnalamento Ferroviario s.p.a.** *Eurobalise transponder. Technical specification*. 2007. 49 s.
- [7] **Vajdiak, T.** *Návrh FSK modulátoru pro Eurobalízu na hradlovém poli*. Plzeň, 2012. Diplomová práce. Západočeská univerzita, Fakulta elektrotechnická. Vedoucí práce Ivan Konečný.
- [8] **Altera.** *MAX II Device Handbook*. MII5V1-3.3. Srpen 2009. Dostupný z WWW: <http://www.altera.com/literature/hb/max2/max2_mii5v1.pdf>. [13. 1. 2012]
- [9] **Xilinx.** *XC9500XL High-Performance CPLD - Family Data Sheet*. DS054 (v2.5). Květen 2009. Dostupný z WWW: <http://www.xilinx.com/support/documentation/data_sheets/ds054.pdf>. [13. 1. 2012]
- [10] **Actel.** *Live at Power-up*. Srpen 2005. Dostupný z WWW: <http://www.actel.com/documents/LAPU_WP.pdf>. [13. 1. 2012]
- [11] **Microsemi.** *IGLOO Low Power Flash FPGA*. Březen 2012. Dostupný z WWW: <http://www.actel.com/documents/IGLOO_DS.pdf>. [13. 1. 2012]
- [12] **Microsemi.** *ProASIC3 Flash Family FPGAs*. Březen 2012. Dostupný z WWW: <http://www.actel.com/documents/PA3_DS.pdf>. [13. 1. 2012]
- [13] **Altera.** *DE2 Development and education board - User manual v1.4*. 2006.

Seznam příloh

Příloha A - Kód bloku Balíza.....	P1
Příloha B - Kód bloku Výchozí telegram.....	P3
Příloha C - Kód bloku LEU telegram.....	P4
Příloha D - Kód bloku Multiplexor.....	P5
Příloha E - Kód bloku Řídicí logika.....	P6
Příloha F - Kód bloku Detektor hrany.....	P8
Příloha G - Kód bloku FSK modulátor.....	P9
Příloha H - Zpoždění signálu HRANA.....	P10
Příloha I - Změna telegramu z LEU na Výchozí telegram.....	P11

Přílohy

Příloha A - Kód bloku Balíza

```
-- blok Baliza; top level entita
-- nastaveni Vychazi telegramu je v bloku Vychazi telegram

library ieee;
use ieee.std_logic_1164.all;
use ieee.numeric_std.all;

entity baliza is
  port (
    start    : in std_logic;  -- resetovaci signal, aktivni v '0'
    clk      : in std_logic;  -- systemove hodiny
    clk_trn  : in std_logic;  -- vysilaci hodiny (564,48 kHz)
    leu_akt  : in std_logic;  -- prijem telegramu z LEU, '0' ne, '1' ano
    leu_tel  : in std_logic;  -- telegram z LEU
    fsk_out  : out std_logic_vector (3 downto 0); -- telegram do FSK mod.
    leu_clk_trn : out std_logic -- vysilaci hodiny do uP (564,48 kHz)
  );
end baliza;

architecture a_baliza of baliza is
  component multiplexor is
    port (
      start    : in std_logic;
      clk      : in std_logic;
      hrana    : in std_logic;
      adr      : in std_logic_vector (1 downto 0);
      vychazi, leu : in std_logic;
      tel      : out std_logic
    );
  end component;

  component vychazi_tel is
    port (
      start    : in std_logic;
      clk      : in std_logic;
      hrana    : in std_logic;
      adr      : in std_logic_vector (0 to 1);
      vychazi  : out std_logic
    );
  end component;

  component leu_telegram is
    port (
      start    : in std_logic;
      clk      : in std_logic;
      hrana    : in std_logic;
      adr      : in std_logic_vector (1 downto 0);
      leu_tel  : in std_logic;
      leu      : out std_logic
    );
  end component;
```

```
component rizeni is
  port (
    start    : in std_logic;
    clk      : in std_logic;
    hrana    : in std_logic;
    adr      : out std_logic_vector (1 downto 0);
    leu_akt  : in std_logic;
    vysilej  : out std_logic
  );
end component;

component fsk is
  port (
    vysilej  : in std_logic;
    clk      : in std_logic;
    tel      : in std_logic;
    fsk_out  : out std_logic_vector (3 downto 0)
  );
end component;

component detektor is
  port (
    start    : in std_logic;
    clk      : in std_logic;
    clk_trn  : in std_logic;
    hrana    : out std_logic
  );
end component;

signal vychozi, leu, tel, vysilej : std_logic;
signal adr      : std_logic_vector (1 downto 0);
signal hrana    : std_logic;

begin
  MUX : multiplexor
    port map (start, clk, hrana, adr, vychozi, leu, tel);
  VYCHOZI_TELEGRAM : vychozi_tel
    port map (start, clk, hrana, adr, vychozi);
  LEU_ZPRAVA : leu_telegram
    port map (start, clk, hrana, adr, leu_tel, leu);
  RIDICI_LOGIKA : rizeni
    port map (start, clk, hrana, adr, leu_akt, vysilej);
  FSK_MODULATOR : fsk
    port map (vysilej, clk, tel, fsk_out);
  DETEKTOR_HRANY : detektor
    port map (start, clk, clk_trn, hrana);

  leu_clk_trn <= clk_trn;  -- Vysilaci hodiny do uP
end a_baliza;
```

Příloha B - Kód bloku Výchozí telegram

```
-- blok Vychozi telegram
-- signal delka je pro nastaveni formatu telegramu, '0' dlouhy, '1' kratky
-- signal registr je pri resetu inicializovan telegramem (1023 bitu)

library ieee;
use ieee.std_logic_1164.all;

entity vychozi_tel is
  port (
    start    : in std_logic;  -- reset, aktivni v '0'
    clk      : in std_logic;  -- systemove hodiny
    hrana    : in std_logic;  -- "nabezna hrana signalu CLK_trn"
    adr      : in std_logic_vector (1 downto 0); -- adresa "00"
    vychozi  : out std_logic  -- vystup telegramu
  );
end vychozi_tel;

architecture a_vychozi_tel of vychozi_tel is
  signal delka : std_logic;
  signal registr : std_logic_vector (1 to 1023); -- Výchozí telegram
begin
  process (start, clk)
  begin
    if start = '0' then
      delka <= '0'; -- nastaveni delky telegramu
      registr <=
"101001000100001000001000000100000001000000001000000000100000000001000000000010000000000
000100000000000001000000000000000100000000000000000100000000000000000100000000000000000
00000010000000000000000000000000010000000000000000000000000000000000000100000000000000000
00000000000000000001000000000000000000000000000000011000010000000000000000000000000000001
00000000000000000000000000000000000100000000000000000000000000000000010000000000000000000
00000000000000000001000000000000000000000000000000000100000000000000000000000000000000000
00000000010000000000000000000000000000000000000000010000000000000000000000000000000000000
00000100000000000000000000000000000000000000000000010000000000000000000000000000000000000
00000100000000000000000000000000000000000000000000010000000000000000000000000000000000000
00000000010000000000000000000000000000000000000000001000000000000000000000000000000000000
00000000000000000000000000000000000000000000000000010000000000000000000000000000000000000
00000000000000000000000000000000000000000000000000010000000000000000000000000000000000000
00000000000000000000000000000000000000000000000000100000000000000000000000000000000000001
00000000000000000000000000000000000000000000000001110"; -- Vychozi telegram
      vychozi <= '0';
    elsif clk'event and clk = '1' then
      if adr = "00" and hrana = '1' then
        vychozi <= registr (1);
        if delka = '0' then -- dlouhy telegram
          registr <= registr (2 to 1023) & registr (1);
        elsif delka = '1' then -- kratky telegram
          registr (1 to 341) <= registr (2 to 341) & registr (1);
        end if;
      end if;
    end if;
  end process;
end a_vychozi_tel;
```

Příloha C - Kód bloku LEU telegram

```
-- blok LEU telegram
-- signal leu_tel se mení při sestupné hraně CLK_trn

library ieee;
use ieee.std_logic_1164.all;

entity leu_telegram is
  port (
    start    : in std_logic;  -- reset, aktivní v '0'
    clk      : in std_logic;  -- systemové hodiny
    hrana    : in std_logic;  -- "naběžná hrana signálu CLK_trn"
    adr      : in std_logic_vector (1 downto 0); -- adresa "11"
    leu_tel  : in std_logic;  -- telegram z LEU (uP)
    leu      : out std_logic  -- výstup telegramu
  );
end leu_telegram;

architecture a_leu_telegram of leu_telegram is
begin
  process (start, clk)
  begin
    if start = '0' then
      leu <= '0';
    elsif clk'event and clk = '1' then
      if adr = "11" and hrana = '1' then
        leu <= leu_tel;
      end if;
    end if;
  end process;
end a_leu_telegram;
```

Příloha D - Kód bloku Multiplexor

-- blok Multiplexor

```
library ieee;
use ieee.std_logic_1164.all;

entity multiplexor is
  port (
    start  : in std_logic;  -- reset, aktivni v '0'
    clk    : in std_logic;  -- systemove hodiny
    hrana  : in std_logic;  -- "nabezna hrana signalu CLK_trn"
    adr    : in std_logic_vector (1 downto 0);
    vychozi, leu : in std_logic;  -- vstupni telegramy
    tel    : out std_logic  -- telegram do FSK modulatoru
  );
end multiplexor;

architecture a_multiplexor of multiplexor is
begin
  process (start, clk)
  begin
    if start = '0' then
      tel <= '0';
    elsif clk'event and clk = '1' then
      if hrana = '1' then
        case adr is
          when "00" => tel <= vychozi;
          when "11" => tel <= leu;
          when "10" => tel <= '1';
          when "01" => tel <= '0';
          when others => null;
        end case;
      end if;
    end if;
  end process;
end a_multiplexor;
```

Příloha E - Kód bloku Řídicí logika

```
-- blok Ridici logika
```

```
library ieee;
use ieee.std_logic_1164.all;
use ieee.numeric_std.all;

entity rizeni is
  port (
    start    : in std_logic;  -- reset, aktivni v '0'
    clk      : in std_logic;  -- systemove hodiny
    hrana    : in std_logic;  -- "nabezna hrana signalu CLK_trn"
    adr      : out std_logic_vector (1 downto 0);
    leu_akt  : in std_logic;  -- prijem telegramu z LEU, '0' ne, '1' ano
    vysilej  : out std_logic  -- povoluje vysilani telegramu
  );
end rizeni;

architecture a_rizeni of rizeni is
  type typ_stav is (pocatecni, vychozi, leu, zmena);
  signal stav      : typ_stav;
  signal cit       : unsigned (6 downto 0);
  signal cit_en    : std_logic;
  signal cit_vys  : unsigned (1 downto 0);
  signal vys_en    : std_logic;

begin
  process (start, clk)
  begin
    if start = '0' then
      vysilej <= '0';
      cit_en <= '0';
      vys_en <= '0';
      stav <= pocatecni;
      adr <= "01";
    elsif clk'event and clk = '1' then
      case stav is
        when pocatecni =>
          if leu_akt = '1' then
            stav <= leu;
          else
            stav <= vychozi;
          end if;
          vys_en <= '1';
        when vychozi =>
          adr <= "00";
        when leu =>
          if leu_akt = '0' then
            stav <= zmena;
          else
            adr <= "11";
          end if;
        when zmena =>
          adr <= "01";
          cit_en <= '1';
          if cit = 74 then -- pocitani '0' retezce, hodnata cit = N-1
            stav <= vychozi;
            cit_en <= '0';
          end if;
        when others => null;
      end case;
    end if;
  end process;
end a_rizeni;
```

```
end case;

if cit_vys = 2 then -- povoleni vysilani telegramu z FSK modulatoru
  vys_en <= '0';
  vysilej <= '1';
end if;
end if;
end process;

process (clk, cit_en) -- citac pro zmenu stavu leu na stav vychozi
begin
  if cit_en = '0' then
    cit <= (others => '0');
  elsif clk'event and clk = '1' then
    if hrana = '1' then
      cit <= cit + 1;
    end if;
  end if;
end process;

process (clk, vys_en) -- zpozdeni povoleni vysilani telegramu z FSK mod.
begin
  if vys_en = '0' then
    cit_vys <= (others => '0');
  elsif clk'event and clk = '1' then
    if hrana = '1' then
      cit_vys <= cit_vys + 1;
    end if;
  end if;
end process;
end a_rizeni;
```


Příloha F - Kód bloku Detektor hrany

```
-- blok Detektor hrany, detekuje nabežnou hranu CLK_trn

library ieee;
use ieee.std_logic_1164.all;
use ieee.numeric_std.all;

entity detektor is
  port (
    start    : in std_logic;  -- resetovací signal, aktivní v '0'
    clk      : in std_logic;  -- systemové hodiny
    clk_trn  : in std_logic;  -- vysílací hodiny (564,48 kHz)
    hrana    : out std_logic  -- "nabežná hrana signalu CLK_trn"
  );
end detektor;

architecture a_detektor of detektor is
  signal d1, d2 : std_logic;
begin
  process (start, clk)
  begin
    if start = '0' then
      d1 <= '0';
      d2 <= '0';
    elsif clk'event and clk = '1' then
      d1 <= clk_trn;
      d2 <= d1;
      if d1 = '1' and d2 = '0' then
        hrana <= '1';
      else
        hrana <= '0';
      end if;
    end if;
  end process;
end a_detektor;
```

Příloha G - Kód bloku FSK modulátor

```
-- namapovani bloku FSK modulator

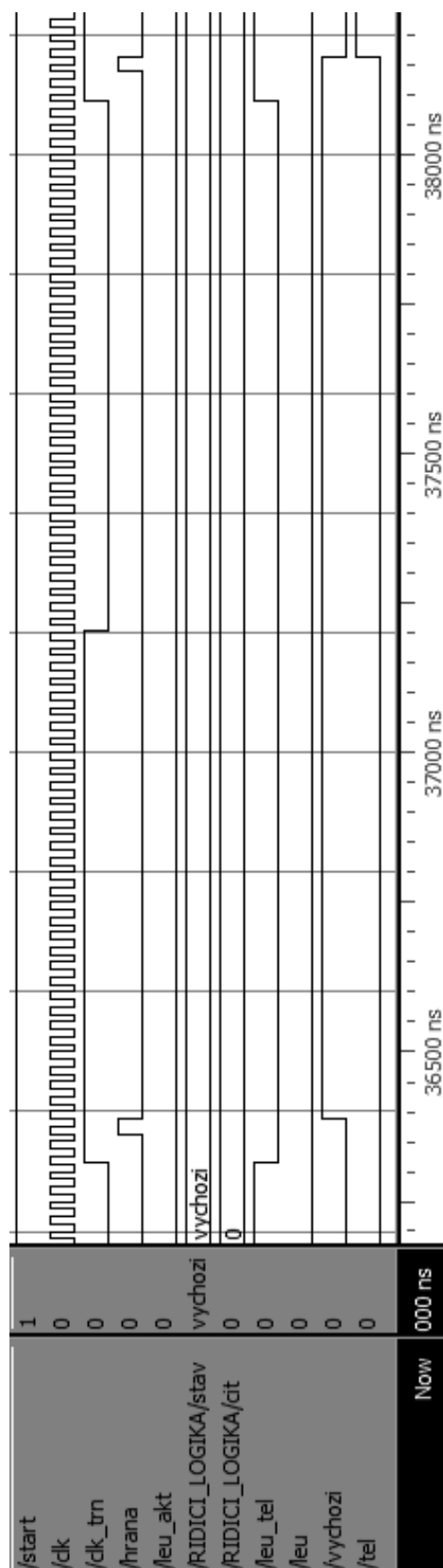
library ieee;
use ieee.std_logic_1164.all;

entity fsk is
  port (
    vysilej : in std_logic;  -- reset, aktivni v '0'
    clk     : in std_logic;  -- systemove hodiny
    tel     : in std_logic;  -- vstupni data pro dds
    fsk_out : out std_logic_vector (3 downto 0)
  );
end;

architecture a_fsk of fsk is
  component dds is  -- FSK modulator z diplomove prace Tomase Vajdiaka
    generic (
      accum_width : positive := 16;
      angul_width  : positive := 10;
      dds_width    : positive := 4
    );
    port (
      reset_n : in  std_logic;
      clk     : in  std_logic;
      data    : in  std_logic;
      dds_out : out std_logic_vector (dds_width - 1 downto 0)
    );
  end component;
begin
  MODULATOR : dds
    port map (vysilej, clk, tel, fsk_out);

  -- fsk_out (0) <= tel;
  -- fsk_out (1) <= vysilej;
  -- fsk_out (2) <= '0';
  -- fsk_out (3) <= '0';
end a_fsk;
```

Příloha H - Zpoždění signálu HRANA



Příloha I - Změna telegramu z LEU na Výchozí telegram

