

**ZÁPADOČESKÁ UNIVERZITA V PLZNI  
FAKULTA ELEKTROTECHNICKÁ**

**Katedra aplikované elektroniky a telekomunikací**

# **DIPLOMOVÁ PRÁCE**

**Univerzální řídicí modul na platformě ARM Cortex**



## **Anotace**

Práce se zabývá návrhem univerzálního řídicího modulu s ohledem na požadavky specifikované firmou ZAT, a.s., pro kterou je tento modul vyvíjen. Základem modulu je procesorové jádro, založené na platformě ARM Cortex M-3. Podpůrné funkce jsou zajišťovány obvodem FPGA. Mikrokontrolér je vybrán tak, aby splňoval výpočetní požadavky a hlavně aby obsahoval potřebný počet periférií včetně dostatečně velkých pamětí RAM a Flash. Při návrhu je kladen velký důraz na celkovou odolnost modulu s ohledem na prostředí, v němž bude systém umístěn. Celý návrh je proveden ve vývojovém prostředí PADS firmy Mentor Graphics.

## **Klíčová slova**

Řídicí modul, ARM Cortex, Mikrokontrolér, FPGA, DPS, PADS

## **Abstract**

The master thesis deal with a design of general-purpose control board with regards to requirements of company ZAT, a.s. The board is developed for this company. The basic part is processor core, based on the ARM Cortex M-3 platform. The support functions are done with the circuit FPGA. The microcontroller has to match computing requirements and has to include enough peripherals and RAM and Flash memory sizes. The design is focused on electromagnetic compatibility with regards to environment where the board is placed. Entire design is made by software PADS from company Mentor Graphics.

## **Key words**

Control board, ARM Cortex, Microcontroller, FPGA, PCB, PADS

## Prohlášení

Předkládám tímto k posouzení a obhajobě diplomovou práci, zpracovanou na závěr studia na Fakultě elektrotechnické Západočeské univerzity v Plzni.

Prohlašuji, že jsem tuto diplomovou práci vypracoval samostatně, s použitím odborné literatury a pramenů uvedených v seznamu, který je součástí této diplomové práce.

Dále prohlašuji, že veškerý software, použitý při řešení této diplomové práce, je legální.

V Plzni dne 10.5.2012

Václav Cibulka

.....

## **Poděkování**

Tímto bych rád poděkoval vedoucímu diplomové práce Ing. Petru Kristovi, Ph.D. za cenné rady při tvorbě diplomové práce a Ing. Petru Wolmutovi za poskytnuté konzultace při návrhu desky. Dále bych rád poděkoval firmě ZAT, a.s. za možnost využití jimi vlastněných programových prostředků.

# Obsah

<b>OBSAH</b>	<b>7</b>
<b>SEZNAM SYMBOLŮ</b> .....	<b>9</b>
<b>1 ÚVOD</b> .....	<b>11</b>
1.1 CÍLE PRÁCE .....	11
1.2 POSTUP ŘEŠENÍ.....	11
<b>2 VÝBĚR MIKROKONTROLÉRU</b> .....	<b>13</b>
2.1 POŽADAVKY .....	13
2.2 MOŽNÁ ŘEŠENÍ.....	14
2.3 MIKROKONTROLÉR STM32F207 .....	15
2.3.1 <i>Parametry STM32F207</i> .....	16
2.3.2 <i>Jádro ARM Cortex M-3</i> .....	16
2.4 PŘECHOD Z STR912 NA STM32F2 .....	17
<b>3 NÁVRH ŘÍDICÍ JEDNOTKY</b> .....	<b>19</b>
3.1 POŽADAVKY NA ŘÍDICÍ MODUL .....	19
3.2 BLOKOVÉ SCHÉMA A JEHO POPIS .....	20
3.3 VÝVOJOVÉ PROSTŘEDÍ PADS .....	21
3.3.1 <i>PADS Logic</i> .....	21
3.3.2 <i>PADS Layout</i> .....	22
3.4 SCHÉMA ZAPOJENÍ A POPIS JEDNOTLIVÝCH BLOKŮ.....	23
3.4.1 <i>CPU, OSC, JTAG, RST</i> .....	23
3.4.2 <i>CAN, RS485</i> .....	23
3.4.3 <i>FPGA</i> .....	24
3.4.4 <i>EXTRA_RAM</i> .....	24
3.4.5 <i>SSIO_ISOLATED</i> .....	25
3.4.6 <i>ETHERNET</i> .....	25
3.4.7 <i>POWER, TERM</i> .....	25
3.4.8 <i>LEDS</i> .....	26
3.4.9 <i>DINO-7</i> .....	26
3.4.10 <i>DOU0-9</i> .....	26
3.4.11 <i>AIN0-1 a 2</i> .....	27
3.4.12 <i>AOUT0-1 a 2</i> .....	27
3.4.13 <i>X1,X2, FRONT</i> .....	27
3.5 NÁVRHOVÁ PRAVIDLA .....	28
3.6 PARAMETRY DPS.....	28
3.7 NÁVRH DPS .....	30
3.8 NÁVRH Z HLEDISKA EMK.....	30
3.8.1 <i>Požadavky firmy ZAT</i> .....	31
3.8.2 <i>Blokové schéma pro EMK</i> .....	32
<b>4 PARAMETRY ŘÍDICÍHO MODULU</b> .....	<b>34</b>
4.1 TECHNICKÉ PARAMETRY MODULU .....	34
4.1.1 <i>Napájení</i> .....	34
4.1.2 <i>Digitální vstupy</i> .....	34
4.1.3 <i>Digitální výstupy</i> .....	35
4.1.4 <i>Analogové vstupy</i> .....	35
4.1.5 <i>Analogové výstupy</i> .....	36
4.1.6 <i>Teplotní senzor</i> .....	36
4.1.7 <i>Styk s obsluhou</i> .....	36

4.1.8 Popis konektorů .....	37
4.2 OŽIVENÍ MODULU.....	39
<b>ZÁVĚR .....</b>	<b>41</b>
<b>POUŽITÁ LITERATURA.....</b>	<b>43</b>
<b>PŘÍLOHY .....</b>	<b>44</b>
I. SCHÉMA ZAPOJENÍ: .....	44
A) CPU, OSC, JTAG, RST .....	44
b) CAN, RS485.....	45
c) FPGA .....	46
d) EXTRA_RAM.....	47
e) SSIO_ISOLATED.....	48
f) ETHERNET .....	49
g) POWER, TERM .....	50
h) LEDS .....	51
i) DIN0-7.....	52
j) DOUT0-9.....	53
k) AIN0-1 .....	54
l) AIN2 .....	55
m) AOUT0-1 .....	56
n) AOUT2.....	57
o) X1,X2, FRONT.....	58
II. POPIS KONEKTORŮ.....	59
a) konektor X1 .....	59
b) konektor X2 .....	60
II. DPS .....	61
a) DPS strana spojů Top.....	61
b) DPS vnitřní napájecí vrstva Vcc .....	62
c) DPS vnitřní vrstva GND .....	63
d) DPS strana spojů Bottom.....	64
e) DPS náhled na celek.....	65
f) DPS rozmístění součástek.....	66
III. SEZNAM SOUČÁSTEK.....	67



## Seznam symbolů

DPS.....	Deska plošných spojů
PCB.....	Printed circuit board
PADS Logic.....	Návrhový systém firmy Mentor graphics pro tvorbu schémat zapojení
PADS Layout.....	Návrhový systém firmy Mentor graphics pro tvorbu DPS
ARM.....	Firma vyvíjející architekturu procesorů a také název samotné architektury
ARM Cortex.....	Označení nejnovějších architektur firmy ARM
RISC.....	Reduced Instruction Set Computer, architektura mikroprocesorů
GPIO.....	General Purpose Input/Output, piny konfigurovatelné jako vstupy i jako výstupy
USB 2.0 OTG.....	USB One-The-Go, nová specifikace USB komunikace, umožňující přenos dat typu bod-bod
SPI.....	Serial Peripheral Interface, sériové periferní rozhraní používané na DPS pro komunikaci mezi mikrokontrolérem a jinými integrovanými obvody
UART.....	Universal Asynchronous Receiver Transmitter – univerzální asynchronní sériový kanál
IIC.....	Inter-Integrated Circuit, sériová komunikace na DPS vyvinutá firmou Philips
MII.....	Medium Independent Interface, rozhraní nezávislé na mediu mezi MAC vrstvou a ethernet transceiverem
RMII.....	Reduced Media Independent Interface, rozhraní MII zmenšené tak, aby došlo ke snížení počtu signálů rozhraní MII
ETHERNET.....	Označení komunikačního standardu IEEE 802.3
RAM.....	Random-access memory, paměť s přímým přístupem
JTAG.....	Joint Test Action Group, standardizované rozhraní pro testování a programování integrovaných obvodů
FLASH.....	Paměť, zachovávající si uložené informace a to i bez napájení
CAN.....	Controller Area Network, komunikační sběrnice využívaná původně v automobilovém průmyslu, dnes rozšířena i v průmyslové

---

	automatizaci
Dhrystone 2.1.....	Specifický test pro testování výkonu mikroprocesorů
DMIPS.....	Dhrystone Million Instructions executed Per Second, jednotka reprezentující výkon procesoru při testu Dhrystone 2.1
SSIO.....	Komunikace vyvinutá firmou ZAT a.s., využívá standardní protokol SSI
SSI.....	Synchronous Serial Interface, synchronní sériová komunikace typu bod-bod

# 1 Úvod

## 1.1 Cíle práce

Hlavním cílem této práce je návrh a realizace univerzálního jednodeskového řídicího modulu na platformě mikrokontroléru s jádrem ARM Cortex. Tento modul by měl sloužit jako univerzální deska pro všeobecné nasazení v systému SandRA Z100 vyvinutém firmou ZAT a.s. Jedná se o systém skupinového a individuálního řízení regulačních mechanismů jaderného reaktoru. Důvodem vzniku této práce je snižující se podpora výrobce mikrokontroléru, který je používán právě v těchto řídicích systémech. Jelikož firma ZAT a.s. garantuje dlouhý životní cyklus svých řídicích systémů, je nutné tedy najít vhodnou alternativu za tento mikrokontrolér a vyvinout nový řídicí modul. Vyvíjený modul by měl tedy nahradit stávající, případně zlepšit jeho parametry a vybavit ho všemi komunikačními rozhraními, která se používají ve stávajícím systému. Důležitým faktorem je odolnost a spolehlivost celého systému vyplývající z prostředí, ve kterém je umístěn. Jelikož se navíc jedná o první nasazení nového mikrokontroléru, je tedy tento modul chápán spíše jako prototyp, na kterém se v budoucnu odladí všechny potřebné periférie. Některé části se tak mohou stát v budoucnu nepotřebné, v tuto chvíli bylo však vhodnější přistoupit k určité redundanci v zapojení a vyhnout se tak problémům při zprovoznování celého modulu.

## 1.2 Postup řešení

Návrh je možné rozdělit do několika kroků, které jsou následně popsány v této diplomové práci:

- *Výběr nového mikrokontroléru, který by splňoval všechny technické požadavky pro daný systém a požadavky týkající se možnosti vývoje aplikace na stávajících vývojových prostředcích firmy ZAT a.s.*
- *Seznámení se stávajícími moduly a hlavně pak konkrétními zapojeními jednotlivých bloků používaných firmou ZAT a.s.*
- *Stanovení všech technických požadavků a potřebných periférií*
- *Vytvoření blokového schématu.*
- *Konečný výběr mikrokontroléru, závislý na počtu potřebných I/O pinů a překrývání jednotlivých periférií na pinech procesoru.*
- *Seznámení s novými perifériemi procesoru a přizpůsobení zapojení stávajících bloků.*

- *Přiřazení všech signálů procesoru.*
- *Seznámení s programem PADS Logic pro tvorbu schéma zapojení.*
- *Vytvoření schématu zapojení celého modulu.*
- *Vytvoření návrhových pravidel, která se poté přenáší do návrhu DPS.*
- *Návrh a výroba DPS.*

## 2 Výběr mikrokontroléru

Jak již bylo řečeno, důvodem proč tato práce vznikla, je snižující se podpora výrobce mikrokontroléru používaného doposud firmou ZAT a.s. ve svých řídicích systémech. Prvním krokem tedy bylo stanovení všech technických požadavků a následně vybrání vhodného mikrokontroléru. Jelikož lze v této oblasti zaznamenat v poslední době značný progres, bylo nutné vybrat rodinu mikrokontrolérů, u které lze očekávat velké rozšíření a to hlavně v podobě podpory vývoje aplikací pro tuto rodinu a udržení stálé produkce.

### 2.1 Požadavky

Hlavní požadavky vyplývají již přímo ze zadání. Jádro mikrokontroléru by mělo být založeno na platformě ARM Cortex. Procesory s jádrem ARM jsou známé pro svoji nízkou spotřebu a vysoký výkon. Od počátku výroby těchto jader si udržují svoji 32bitovou architekturu a řídí se architekturou RISC. Standardem pro použití v mikrokontrolérech se stávají poslední dobou jádra typu Cortex M0 – M4.

- *Jádro Cortex M0 je vyvinuto speciálně pro tzv. „low power“ aplikace, jedná se v podstatě o náhradu stávajících levných 8bitových platforem.*
- *Jádro Cortex M1 je optimalizováno pro implementaci v obvodech FPGA.*
- *Jádro Cortex M3 je speciálně vyvinuto pro „embedded“ aplikace s vysokým výkonem a nízkou cenou, hlavně tedy pro průmyslové mikrokontroléry.*
- *Jádro Cortex M4 je optimalizováno pro „signal processing“ a operace s čísly s plovoucí řádovou čárkou, navíc disponuje značným výkonem.*

Řada Cortex R je vyvinuta pro „real time“ aplikace a Cortex A jsou určeny hlavně pro aplikace, kde je požadován velmi vysoký výkon, nasazení operačních systémů a grafického uživatelského rozhraní. V době výběru jádra však nebylo jádro Cortex M4 dostupné a k jeho uvedení došlo až po výběru jádra a návrhu řídicí jednotky. Z uvedeného rozřazení se v době výběru jevilo jako ideální volba jádro Cortex M3.

Následující požadavky pak vyplývají z nasazení mikrokontroléru a parametrů řídicího modulu. Tyto požadavky byly stanoveny firmou ZAT a.s. a podrobněji jsou popsány v kapitole 3.1. Pro výběr mikrokontroléru je pak zásadní použití operačního systému, z kterého plynou požadavky především na výpočetní výkon a velikosti pamětí RAM a Flash.

**Požadované parametry mikrokontroléru:**

- *Paměť RAM minimálně 128 kB.*
- *Paměť Flash minimálně 512 kB, nejlépe však 1024 kB.*
- *Počet GPIO minimálně 25.*
- *Externí paměťové rozhraní.*
- *Komunikační rozhraní: 2 x UART, CAN, USB 2.0, Ethernet, SPI, IIC.*
- *JTAG.*
- *Napájecí napětí nižší než 3,3 V.*

**2.2 Možná řešení**

Výroba a rozšiřování mikrokontrolérů s jádrem ARM Cortex M-3 zažívá v poslední době velký progres. Většina velkých výrobců začala používat ve svých výkonnějších řadách tento typ jádra. Jedněmi z nich jsou například firmy: Texas instruments, NXP, Cypress semiconductor, Atmel, Freescale a nebo ST Microelectronics.

Jelikož je možné najít mikrokontrolér, který by splňoval všechny požadavky přibližně ve stejných cenových relacích u většiny výrobců, přistoupilo se při výběru k dalšímu z požadavků. Tím byla podpora mikrokontroléru ve vývojových prostředcích používaných firmou ZAT a.s. Jelikož firma navíc již delší dobu používá mikrokontroléry od firmy ST Microelectronics, zúžil se výběr pouze na mikrokontroléry této firmy, tak aby přechod na nový typ byl co nejsnazší a tím i nejrychlejší.

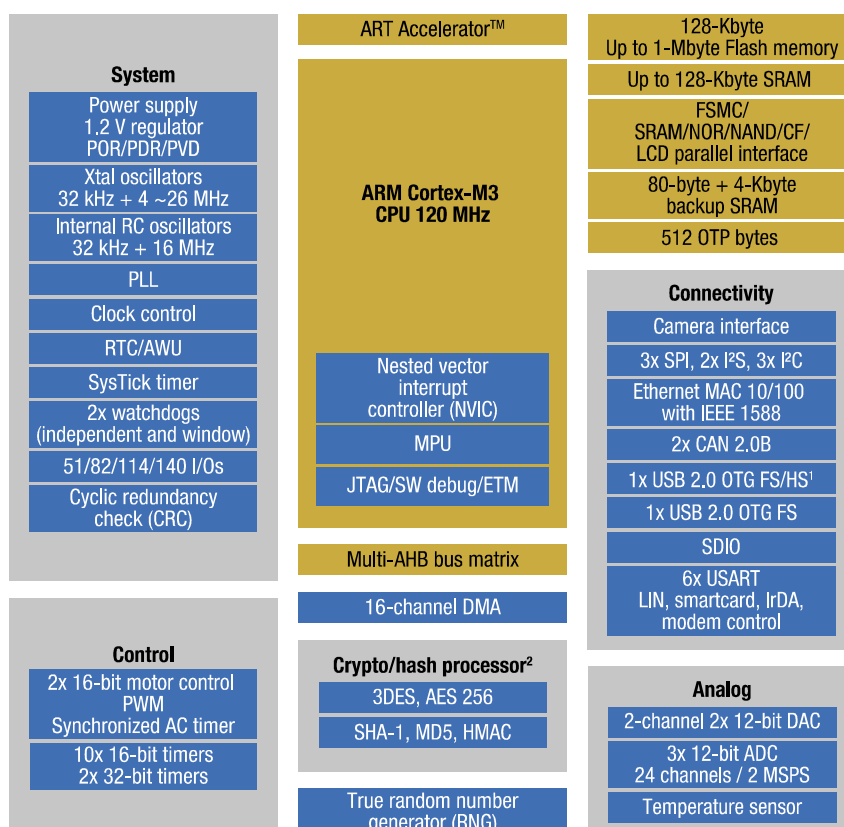
Po zvážení všech požadavků byly stanoveny jako nejvhodnější řešení pouze typy STM32F207 a STM32F217. Rozdíl u těchto typů je pouze v tom, že u prvního jmenovaného je absence kryptografického akcelerátoru, který je však pro vyvíjený modul nepotřebný. Pro oba typy nabízí výrobce několik pouzder. Jako konečné řešení byl zvolen typ STM32F207 s tím, že potřebné pouzdro bude vybráno po stanovení kompletního obvodového schématu řídicího modulu tak, aby se jednotlivé periférie nepřekrývaly. V době výběru mikrokontroléru se jednalo o nejvýkonnější mikrokontrolér nabízený firmou ST Microelectronics, navíc ve fázi evaluace. Mikrokontrolér byl tedy vybrán až po příslibu od výrobce, že bude dostupný v době, kdy bude vznikat funkční vzorek.

## 2.3 Mikrokontrolér STM32F207

Jedná se o mikrokontrolér založený na platformě ARM Cortex M-3 vhodný pro nasazení v náročných průmyslových, automobilových, bezdrátových a jim podobných aplikacích. Mikrokontrolér je vyroben 90nm technologií a jedná se o zástupce rodiny F2. Tato rodina je nástupcem rodiny F1. Oproti svému předchůdci vyniká rodina F2 vyšším výkonem, možností pracovat na vyšších frekvencích a to až do 120 MHz při výkonu 150 DMIPS (Dhrystone 2.1), větší paměti RAM a novými perifériemi, jako je rozhraní pro připojení digitální kamery.

V každé rodině jsou mikrokontroléry rozděleny do základních řad podle jejich možnosti nasazení a obsahu daných periférií. STM32F207 je součástí tzv.: „connectivity line“, která je charakterizována přítomností plnohodnotných periférií Ethernet MAC, CAN a USB 2.0 OTG. Na níže uvedeném obrázku je uvedeno blokové schéma typického mikrokontroléru F2 od firmy ST Microelectronics.

### STM32 F2 block diagram



Obr. 2. 1 Blokové schéma mikrokontrolérů rodiny F2  
Zdroj: [www.st.com](http://www.st.com)

### 2.3.1 Parametry STM32F207

**Jádro:**

- *ARM Cortex-M3, 32-bit architektura*

**Paměti:**

- *1024 kB Flash*
- *128+4 kB SRAM, 4 kB zálohovatelné externí baterií*
- *Externí paměťový interface FSMC*

**Napájení:**

- *1,65 – 3,6 V*

**GPIO:**

- *Až 140 pinů použitelné do frekvence 60 MHz*
- *Až 138 5 V kompatibilní*

**Komunikační rozhraní:**

- *Až 3 x IIC, 4 x USART a 2 x UART, 3 x SPI, 2 x CAN, SDIO*
- *USB 2.0 OTG*
- *10/100 Ethernet MAC, MII/RMII*

**Další vlastnosti:**

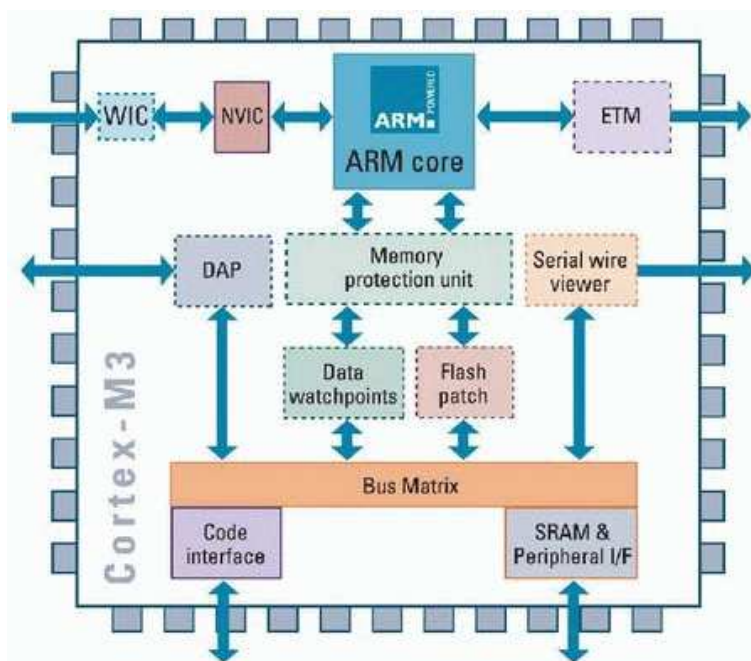
- *SWD a JTAG, jednotka pro výpočet CRC, rozhraní pro připojení digitální kamery a další*

### 2.3.2 Jádro ARM Cortex M-3

Jedná se o jádro architektury ARMv7 s označením M. Procesor je harvardské architektury a obsahuje 3stupňovou „pipeline“, jedná se o instrukce „fetch“, „decode“ a „execute“. Tento nový typ jádra je optimalizován k dosažení maximálního výkonu a efektivity pro „embedded“ aplikace. Jedním ze způsobů jak toho bylo dosaženo je použití nových instrukcí Thumb-2, kde se značně zefektivnila práce s bity, bitovými poli, hardwarovým dělením a if/then instrukcemi. Díky těmto novým instrukcím je tak možné generovat mnohem efektivnější kód a to i bez použití částí kódu v jazyce assembler. Pro zpracování přerušení je použit NVIC („Nested vector interrupt controller“), který dovoluje až 240 fyzických přerušení s 256 úrovněmi, také došlo ke zkrácení doby zpracování na pouhých



12 cyklů z předchozích minimálně 24 cyklů. Pro ochranu nepovolených přístupů do paměti v RTOS je navíc implementována jednotka „Memory protection unite“, která může výrazně přispívat ke spolehlivosti kódu a jeho kritických částí. Reálně pak pracuje tak, že každému procesu přidělí oblast paměti, dané periférie a také přístup do společné paměťové oblasti a společných periférií. MPU tak může spravovat až 8 takových domén s 8 sub-oblastmi. Tuto jednotku je možno vyřadit z provozu. K redukci ceny a spotřeby pak došlo díky zmenšení celého jádra. Oproti předchozímu jádru ARM7 vyniká jádro ARM Cortex M-3 snížením spotřeby z 0,28 mW/MHz na 0,19 mW/MHz a zvýšením výkonu z 0,95 DMIPS/MHz na 1,25 DMIPS/MHz. V reálných průmyslových aplikacích se pak pohybuje zvýšení výkonu až o 40 % a snížení velikosti kódu až o 25 %.



Obr. 2. 2 Blokové schéma jádra procesoru ARM Cortex M-3  
Zdroj: [www.st.com](http://www.st.com)

## 2.4 Přejít z STR912 na STM32F2

V řídicích systémech firmy ZAT a.s. jsou standardně používány, jak již bylo řečeno, mikrokontroléry firmy ST Microelectronics. Konkrétně se jedná o mikrokontrolér STR912 s jádrem ARM9. Výhodou při vývoji aplikací bude možnost využití stávajících vývojových prostředků a zkušeností získaných při vývoji aplikací se stávajícím mikrokontrolérem.

Mikrokontrolér STM32F2 přináší několik změn a vylepšení. Kromě změny jádra, zvýšení výkonu a větších systémových prostředků, jakými jsou např.: větší paměť Flash a SRAM, větší počet DMA kanálů, přináší nové, popřípadě vylepšené periférie. Jednou z nich je inovované rozhraní pro externí paměti a připojení displeje. Z původního EMI („External memory interface“) tak vzniklo rozhraní FSMC („Flexible static memory controller“). Novinkou je podpora paměti PC Card/Compaq Flash a konfigurovatelné rozhraní pro většinu řídicích obvodů pro grafické LCD. Díky těmto změnám se rozhraní zkomplikovalo a došlo k přejmenování a změně funkcí některých signálů.

Z hlediska napájení došlo ke snížení nejnižšího možného napájecího napětí a hlavně integraci stabilizátoru pro napájení jádra mikrokontroléru. Procesor je tedy z venku napájen pouze jednou hladinou napětí a o napájení jádra se stará právě tento stabilizátor.

Rodina mikrokontroléru STM32 je oproti svému předchůdci nabízena ve větších pouzdrech s větším počtem periférií, což umožňuje vytvořit větší a univerzálnější modul. Periférie jako je rozhraní MII u komunikace Ethernet, nebo externí paměťové rozhraní totiž pokrývají svými signály velké množství pinů mikrokontroléru. Větší pouzdra tak nabízejí větší variabilitu v možnosti zapojení daných periférií.

## 3 Návrh řídicí jednotky

Po předběžném vybrání typu mikrokontroléru bylo třeba vytvořit blokové schéma zapojení. Stanovit již konkrétní požadavky na všechny periférie. Seznámit se s řídicími jednotkami, jejich jednotlivými bloky a normativní dokumentací firmy ZAT a.s., které jejich výroba podléhá. A nakonec pak vybrat potřebné pouzdro mikrokontroléru aby bylo možné navrhnout finální schéma zapojení celého řídicího modulu.

### 3.1 Požadavky na řídicí modul

Základními prvky zapojení jsou mikrokontrolér a programovatelný logický obvod FPGA. Pro komunikaci mezi jednotlivými moduly uvnitř systému Z100 je používána komunikace SSIO, vyvinutá firmou ZAT a.s. Tato komunikace využívá rozhraní SSI, které je standardně používáno pro jednosměrnou komunikaci. Jedná se o sériové synchronní rozhraní, kde jeden vodič je datový a druhý vodič přenáší hodinový signál. Běžně se pak pro tuto komunikaci využívají diferenciální signály s parametry komunikace RS422. V tomto případě je komunikace obousměrná a využívá diferenciální linky s úrovněmi LVDS s konfigurovatelnou přenosovou rychlostí až 8000 kb/s. Samotná komunikace je pak tajemstvím firmy, a proto zde není nijak dále rozváděna. Požadavky stanovené zadavatelem, tedy firmou ZAT a.s. pak byly stanoveny takto:

#### **Připojeno k FPGA:**

- *3 x analogový vstup 0 – 24 mA, galvanické oddělení*
- *3 x analogový výstup 0 – 24 mA, galvanické oddělení*
- *8 x digitální vstup, galvanické oddělení, každý zvlášť*
- *8 x digitální výstup, galvanické oddělení, každý zvlášť*
- *SSIO komunikace, galvanické oddělení*
- *8 x test pin, HEADER 9*
- *Teplotní senzor AD7814*
- *4 x test LED*

#### **Připojeno k CPU:**

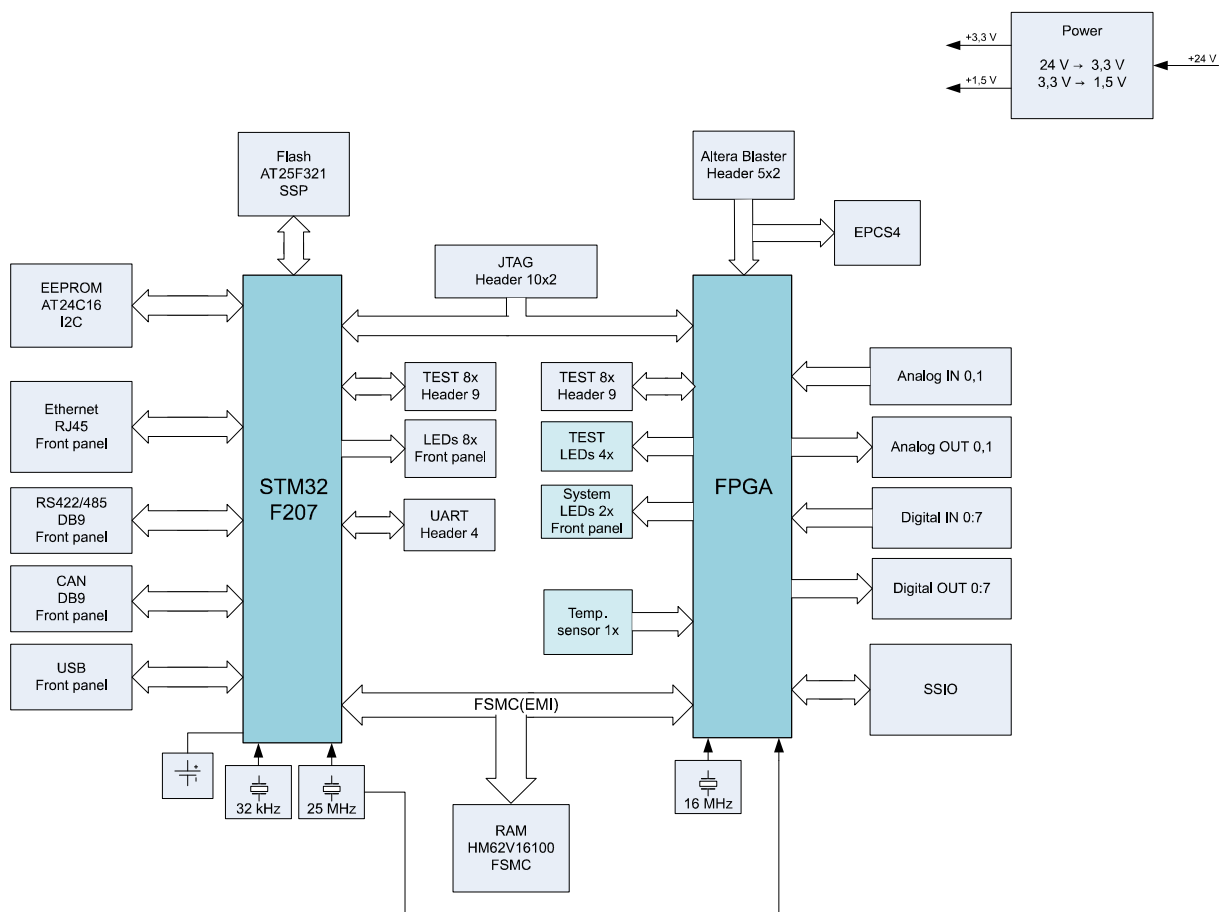
- *USB 2.0, galvanické oddělení*
- *UART 3,3 V, HEADER 4, přímo z CPU*

- *I2C, paměť EEPROM AT24C16*
- *SPI, paměť Flash AT25DF321*
- *CAN ISO 11898 2.0A a 2.0B, galvanické oddělení, konektor DB9*
- *RS422/RS485, galvanické oddělení, konektor DB9*
- *ETHERNET IEEE 802.3i-10Base-T, IEEE 802.3u-100Base-Tx*
- *Externí RAM, HM62V16100LTI-5, velikost 2 MB*
- *8 x LED*
- *RTC, zálohovací baterie*
- *8 x test pin, HEADER 9*
- *Přepínač na čelním panelu*

### **3.2 Blokové schéma a jeho popis**

Popisované blokové schéma je uvedeno na Obr. 3.1. Hlavním prvkem řídicího modulu je mikrokontrolér STM32F207, který zprostředkovává všechny komunikační rozhraní a pomocí rozhraní FSMC je propojen s externí pamětí RAM a obvodem FPGA. Dále je rozšířen o externí paměti EEPROM a Flash. Pro účely ladění jsou vyvedeny testovací piny, standardní sériový port a rozhraní JTAG, pomocí kterého lze i nahrát program jak do mikrokontroléru, tak do obvodu FPGA.

Samotný obvod FPGA zajišťuje podpůrné funkce. Obsluhu všech analogových a digitálních vstupů a výstupů a dále pak komunikaci SSIO. Program lze opět do obvodu nahrát buďto pomocí JTAG, nebo pomocí rozhraní Altera Blaster. Konfigurační informace obvodu jsou pak uloženy v externí paměti. Pro testování jsou opět vyvedeny testovací piny a dále pak čtyři testovací LED diody. Pro styk s obsluhou je na čelní panel vyvedeno 8 LED diod z mikrokontroléru a 2 LED diody z obvodu FPGA. Celý modul je napájen z napětí 24 VDC. Všechny periférie, vstupní a výstupní obvody, krom testovacích jsou galvanicky oddělené a napájené vlastními DC/DC zdroji. Celý systém je napájen napětím 3,3 V, pouze pro jádro obvodu FPGA je použito napájení 1,5 V.



Obr. 3. 1 Blokové schéma řídicího modulu

Zdroj: Vlastní zpracování, 2012

### 3.3 Vývojové prostředí PADS

Součástí zadání diplomové práce bylo kromě respektování požadavků na návrh řídicího modulu také použití vývojových prostředků kompatibilních ve firmě ZAT a.s., zde se stal standardem software firmy Mentor Graphics, PADS.

Jedná se o komplexní balík programů pro vývoj DPS na profesionální úrovni. Umožňuje jak návrh DPS, tak simulaci analogových a digitálních systémů, analýzu přenosu, přeslechů a vyzařování signálů, teplotní analýzy a mnohé další, kdy na sebe jednotlivé programy navazují. Vytvoření schématu zapojení, DPS a zároveň provedení simulací se tak stává snadnějším.

#### 3.3.1 PADS Logic

Pro tvorbu schémat zapojení slouží program PADS Logic. Značnou výhodou při kreslení schématu je možnost definování pravidel návrhu již ve fázi kreslení schématu. Je možno tak definovat pravidla pro jednotlivé spoje, nebo skupiny spojů, ať už se jedná o

nastavení izolačních vzdáleností, možností „routování“, anebo parametrů pro vysokorychlostní signály. Nastavovat preferovaný počet a rozložení vrstev DPS a mnohé další. Tyto informace lze pak obousměrně přenášet mezi programem Logic a Layout, který slouží pro návrh DPS. Výhodou je také spojení těchto programů v reálném čase, kdy lze například označovat součástky, nebo spojení ve schématu a zároveň dojde k vybrání i na DPS. To samé lze dělat i naopak.

### 3.3.2 PADS Layout

Pro vytvoření DPS byl použit software Layout, který je rovněž součástí návrhového systému PADS. Krom standardních funkcí obsahuje i mnoho vylepšení, které urychlují celý návrh. To pak může v praxi vypadat následovně. Poté co nakreslíme hranice desky a rozmístíme součástky s vazbou na vnější okolí, označíme v programu Logic celou skupinu součástek, jež je součástí např. modulu CAN. Pokud jsou programy propojeny, dojde k označení skupiny i v programu Layout. Vybraná skupina je galvanicky oddělena od vnitřní logiky, a proto budou všechny součástky umístěny u sebe s potřebným izolačním příkopem. Pravým kliknutím vybereme příkaz „Move Sequential“ a po umístění první součástky není třeba označovat další, ale ta je automaticky vybrána a je s ní možno rovnou pohybovat. Vybírání skupiny součástek také usnadňuje umístění blokovacích kondenzátorů k integrovaným obvodům. Víme tedy rovnou, ke kterému obvodu kondenzátor patří. Pro snazší orientaci lze pak např. společná spojení barevně označit. Pro kreslení spojů lze použít další z částí softwaru PADS, program Router. Při manuálním kreslení lze využít klasické pokládání cesty, nebo využít tzv. „Dynamic Route“. Jedná se o algoritmus, který vede spoj tou cestou, kudy vedeme kurzor. Vedení je pak ovlivněno nastavenými pravidly a izolačními vzdálenostmi, výhodou je, že pokud není v daném prostoru místo, posunují se zároveň ostatní spoje na desce až tak daleko, dokud jim to dovolují nastavená pravidla. Tento způsob je velmi rychlý a navíc velmi výhodný při tažení spoje skrze oblast, která už je zaplněná spoji. Tento typ pokládání spojů navíc respektuje všechny verifikační kontroly, spoj tak navíc vyhovuje kontrolám pro vyrobiteľnost DPS. Jedná se o kontrolu „Fabrication“, která hlídá příliš krátké části spojů, ostré úhly a jiné, kde by případně mohlo dojít k podleptání spoje při výrobě. Pokud se spoje modifikují, nebo se pokládají standardní cestou, je třeba vždy provést kontrolu.

### 3.4 Schéma zapojení a popis jednotlivých bloků

Schéma zapojení je rozděleno celkem do 15 listů, na každém listu je pro větší přehlednost uveden specifický funkční celek. Jednotlivé listy jsou pak uvedeny v přílohách pod označením I. a) – I. o) a popsány v následující části pod stejným označením, jako jsou označeny v přílohách a zároveň v programu PADS Logic. Tyto přílohy jsou pak také umístěny na příloženém CD v adresáři CD:Diplomová\_práce/Schéma\_zapojení/.

#### 3.4.1 CPU, OSC, JTAG, RST

Následující zapojení je uvedeno v příloze I. a). Jádro zapojení tvoří mikrokontrolér U8 STM32F207, propojený pomocí externího paměťového rozhraní s pamětí RAM U25 a obvodem FPGA U26. Mikrokontrolér je napájen napětím 3,3 V, které je jako u každého integrovaného obvodu ve schématu blokováno pomocí 100nF kondenzátorů u napájecích vstupů obvodu. Napájení jádra obstarává vnitřní stabilizátor. Napětí na jeho vstupu a výstupu je pak vyhlazováno pomocí kondenzátorů C52 a C53 o hodnotě 2,2  $\mu$ F. Procesor využívá dva externí hodinové signály, 25MHz pro vnitřní systémové hodiny a 32,768kHz pro RTC. RTC je spolu s částí vnitřní paměti RAM zálohován při výpadku napájení pomocí externí baterie B1. Hodinový signál 25 MHz je rovněž použit pro obvod FPGA U26 EP1C12Q240. Pro resetování je použito tlačítko S1, jehož signál A\_NRSTIN je veden do obvodu FPGA, ten pak resetuje signálem RST mikrokontrolér. Signály BOOT0 a BOOT1 jsou určeny pro nastavení jednoho ze tří bootovacích módů. Oba jsou opatřeny pro možnost ladění pull-up odpory R32, R67 a jumperů J7, J8 pro uzemnění. Pro snadnější ladění softwaru je na konektor HEADER9 J4 vyvedeno spolu s referenční zemí 8 pinů mikrokontroléru, ty jsou opět v nečinnosti nastaveny na logickou „1“ čtyřnásobnými pull-up odpory R16 a R17. Pomocí rozhraní JTAG, které je vyvedeno na konektor J14 je možno nahrát do mikrokontroléru a obvodu FPGA software. Pro uložení konfiguračních dat a dat „registru provozních informací“ je určena sériová paměť U14 AT24C2566 typu EEPROM o velikosti 32 kB, komunikující pomocí rozhraní I2C. Pro ukládání uživatelských dat je pak k dispozici paměť U18 AT25DF321 typu Flash o velikosti 32 Mb, připojená pomocí vysokorychlostního rozhraní SPI.

#### 3.4.2 CAN, RS485

Následující zapojení je uvedeno v příloze I. b). Pro komunikaci modulu s průmyslovým okolím lze využít několik komunikačních linek. Jedněmi z nich jsou linky CAN a RS485. Obě linky jsou galvanicky oddělené od jádra modulu. Linka CAN je oddělena

pomocí DC/DC měniče U10 TES 2N-2410 s výstupním napětím 3,3 V a pomocí dvojitého, obousměrného oddělovače U6 HCPL-0931. Jako budič je pak použit obvod U2 SN65HVD230. Jednotlivé signály jsou vyvedeny na konektor X5 DB9, jehož kostra je galvanicky spojena s čelním panelem modulu. Pomocí jumperu J3 lze pak připojit zakončovací odpor sběrnice R21.

Linka RS485 je galvanicky oddělena pomocí DC/DC měniče U10 TES 2N-2411 s výstupním napětím 5 V a čtyřnásobného, obousměrného oddělovače U7 HCPL-092J. Pro vyvedení komunikaci je opět použit konektor X4 DB9. Výstupní budič U3 MAX13089E však dovoluje konfigurovat několik nastavení linky, které se provádí pomocí jumperů J1, J2, J5, J6, J9, J11 a J12. Lze měnit typ komunikace z RS485 na RS422, připojit zakončení, měnit polaritu přijímaných signálů, nebo nastavením strmosti hran.

### 3.4.3 FPGA

Následující zapojení je uvedeno v příloze I. c). Pro obsluhu jednotlivých periférií řídicího modulu slouží ovladače naprogramované v obvodu FPGA U26 EP1C12Q240. Mikrokontrolér pak k těmto perifériím, které nejsou jeho součástí, přistupuje pomocí externího paměťového rozhraní jako k registrům, namapovaným v externím adresovém prostoru. Jedná se o řadič komunikace SSIO, digitální vstupy a výstupy, analogové vstupy a výstupy, měření teploty na desce a indikaci napájecího napětí v napájecích větvích. Obvod lze naprogramovat pomocí rozhraní „JTAG“, nebo pomocí konektoru J15 přes rozhraní „Altera Blaster“ přímo z IDE QUARTUS. Konfigurační nastavení je pak uloženo v pomocné paměti U27 EPCS4, díky které se obvod obnoví po náběhu napájení. Obvod využívá společný hodinový zdroj 25 MHz. Pro komunikaci SSIO je však použit navíc oscilátor Y2 o frekvenci 16 MHz. Pro indikaci činnosti SSIO komunikace se starají dvě dvoubarevné LED D21, D22 „TEST LEDS“. Ty pak indikují činnost jednoho ze dvou kanálů komunikace. Zeleným světlem správný příjem a červeným pak CRC error, nebo příjem neúplného paketu. Výstupní obvody FPGA jsou napájeny napětím 3,3 V, vnitřní pak pomocí napětí 1,5 V, které je stabilizováno obvodem U31 TPS73615. Vnitřní obsah obvodu je tajemstvím firmy ZAT, a.s., a proto není uveden v této práci.

### 3.4.4 EXTRA\_RAM

Následující zapojení je uvedeno v příloze I. d). Pro dočasné ukládání většího množství uživatelských dat, je možno využít externí statickou paměť SRAM U25 o velikosti 2MB. Tato paměť není zálohovaná v případě výpadku napájecího napětí. Do této paměti přistupuje



mikrokontrolér stejně jako do obvodu FPGA. Komunikace mikrokontroléru s pamětí je řízena pomocí ovladače v obvodu FPGA, který generuje adresu a řídicí signály paměti. Mikrokontrolér totiž využívá externí paměťové rozhraní (FSMC) v multiplexovaném režimu, kdy nejprve použije vodiče AD00-AD15 jako výstupní pro zadání adresy a poté jako vstupní pro získání dat.

### 3.4.5 SSIO\_ISOLATED

Následující zapojení je uvedeno v příloze I. e). Jelikož každý modul v systému Z100 obsahuje operační systém, chovají se všechny moduly jako autonomní jednotky. Pro komunikaci mezi sebou pak používají komunikaci SSIO. Komunikace samotná je obsluhována obvodem FPGA a stejně jako ostatní komunikace je galvanicky oddělena. Pro oddělení napájení je použit DC/DC měnič U47 TES 2N-2410 s výstupním napětím 3,3 V. Jednotlivé signály jsou pak odděleny pomocí izolátorů U43, U45 a U46 HCPL-092. Jako budiče sběrnice jsou pak použity obvody U48, U49, U50 a U51 DSC91C176 s diferenciálním výstupem standardu M-LVDS. Signály jsou vyvedeny na zadní 40pinový konektor X2 a na pomocný testovací konektor J16 HEADER 2X5. Budiče jsou pak navíc chráněny proti přepětí pomocí zenerových diod D32-D39 BZV55 C2V7 se zenerovým napětím 2,7 V. Pro větší spolehlivost je komunikace zdvojená.

### 3.4.6 ETHERNET

Následující zapojení je uvedeno v příloze I. f). Dalším rozhráním pro komunikaci s okolím je Ethernet specifikace IEEE 802.3i 10Base-T a IEEE 802.3u – 100Base-TX. Pro komunikaci s „transceiverem“ U9 STE100P firmy ST Microelectronics je použito rozhraní MII („Media independent interface“). Pro signalizaci stavu přenosu jsou použity tři LED diody, dvě jsou umístěny přímo v konektoru X3, jehož součástí jsou i oddělovací transformátory, dvoubarevná LED dioda D11 je umístěna mimo něj, tato slouží pro především pro potřeby ladění, jelikož není umístěna na čelním panelu, na rozdíl od konektoru komunikace.

### 3.4.7 POWER, TERM

Následující zapojení je uvedeno v příloze I. g). Řídicí modul je napájen pomocí dvou napájecích větví napětím 24 VDC. Napětí v obou větvích je indikováno pomocí dvojtého optočlenu U39 PC3Q64Q. Napájecí vstup je chráněn několika ochranami. Proti přepólování chrání diody D43 a D42, proti proudovému přetížení pojistky F1 a F2, proti napěťovým

špičkám transil D52 a proudový špičkový odběr při náběhu je omezen tranzistorem Q2 s připojeným zpožďovacím obvodem. Napětí 3,3 V pro napájení všech vnitřních obvodů je pak vytvořeno pomocí DC/DC měniče U36 TES T-2410WI. Pro napájení ostatních DC/DC je použito také napětí 24 V. Pro zálohování RTC a RAM mikrokontroléru je použita lithiová baterie B1 CR2430H s nominálním napětím 3 V. Samotná baterie je připojena přes propojku J13, která umožňuje její deaktivaci. Pro účely diagnostiky je použita opět galvanicky oddělená komunikace USB 2.0. Oddělení komunikace včetně napájení je provedeno pomocí vysokorychlostního izolátoru U5 ADUM4160. Ochranu proti elektrostatickému výboji zajišťuje obvod U1 USBLC6-2. Komunikace je pak pomocí konektoru X6 vyvedena na čelní panel. Pro potřeby ladění, případně servisní komunikaci lze použít sériový port vyvedený na konektor J10 s úrovněmi 3,3 V.

### 3.4.8 LEDES

Následující zapojení je uvedeno v příloze I. h). Pro styk s obsluhou je použito 8 indikačních LED diod D3-D10 napájených přes odpor přímo mikrokontrolérem. Další dvě LED diody D1 a D2 jsou opět řízeny přímo obvodem FPGA. Všechny jsou pak vyvedeny na čelní panel. Přítomnost napájecího napětí 24 V je indikována pomocí LED „PWR“. Ta svítí zeleně, při přítomnosti obou napájecích napětí a žlutě při přítomnosti jen jednoho napájecího napětí. Stav programu je indikován pomocí LED „RUN“. Ta svítí zeleně, pokud je program v režimu RUN. Pokud je program zastaven, svítí červeně. Pro účely měření teploty je použit teplotní senzor U32 AD7814 komunikující s obvodem FPGA po rozhraní SPI.

### 3.4.9 DIN0-7

Následující zapojení je uvedeno v příloze I. i). Řídicí modul obsahuje celkem 8 digitálních vstupů, Každý vstup je galvanicky oddělený pomocí optočlenu PC3Q64Q, konkrétně dva čtyřnásobné optočlenu U37 a U39. Vstupy jsou navrženy pro napětí 24 VDC s rozhodovací úrovní nastavenou mezi 5 V a 15 V.

### 3.4.10 DOUT0-9

Následující zapojení je uvedeno v příloze I. j). Digitální výstupy reprezentují spínače, které lze využít jak k přivedení napětí na zátěž, tak k připojení k nulovému potenciálu. Celkově modul obsahuje 8 výstupů galvanicky oddělených pomocí polovodičových relé U52-U57, U60 a U61 AQY210KS, které navíc obsahují ochranu proti zkratu ve spínaném obvodu, aktivující se po překročení proudu 160 mA. Výstupy DOUT6 a DOUT7 jsou připojeny na

watchdog v obvodu FPGA, pomocí nich je pak indikován funkční stav řídicího modulu. Další 2 výstupy s obvody U58 a U59 SZD24CC jsou navíc vybaveny indikací spuštění nadproudové ochrany na svém výstupu. Výstup každého relé je chráněn proti přepětí pomocí transilů D40, D41, D44-D51 SMBJ85CA.

### 3.4.11 AIN0-1 a 2

Následující zapojení je uvedeno v příloze I. k) a I. l). Pro zpracování analogových signálů je modul vybaven třemi analogovými vstupy. Konkrétně se jedná o proudové smyčky s měření stejnosměrného proudu v rozsahu 0-24 mA. Při neosazení odporů R95-97 je možné měřit místo proudu proudovou smyčkou napětí. Vstupní obvod je chráněn proti přepětí pomocí schottkyho diod D15-D20. Signál je nejprve impedančně přizpůsoben pomocí operačních zesilovačů U22, U23, U24 LT18884 a poté převeden na digitální signál pomocí diferenciálních AD převodníků U19, U20, U21 AD7450. Jedná se o 12bitové převodníky s postupnou aproximací. Převodník pak komunikuje s obvodem FPGA pomocí rozhraní SPI. Pro vytvoření referenčních napětí pro převodníky jsou použity precizní napěťové reference D12, D13, D14 LM 4040CIM3-2.5 s napětím 2,5 V. Při výběru odporů pro děliče napětí pak bylo dbáno hlavně na jejich teplotní stabilitu. Velikost odporů se kompenzuje až programově po převodu na digitální signál. Jednotlivé kanály jsou pak opět galvanicky oddělené pomocí izolátorů U15-U17 HCPL-091J. Potřebné napájecí napětí je pak vytvářeno pomocí DC/DC měničů U11-U13 TES 2N-2411.

### 3.4.12 AOUT0-1 a 2

Následující zapojení je uvedeno v příloze I. m) a I. n). Dalšími analogovými prvky modulu jsou proudové výstupy s rozsahem 0-24 mA. Zpětně diagnostikováno je pak rozpojení proudových smyček signálem FAULT z 16bitových DA převodníků U40-U42 AD5422. Komunikace s obvodem FPGA je opět pomocí rozhraní SPI a je galvanicky oddělena izolátory U33-U35 tentokrát HCPL-092J. Napájení pro převodníky a izolátory obstarávají DC/DC měniče U28-U30 TES 2N-2422. Převodníky umožňují jak řízení proudové smyčky, tak napěťový výstup, oba jsou pak vyvedeny na konektor X2. Pro ochranu výstupních signálů opět použity schottkyho diody D26-D31 BAR 435.

### 3.4.13 X1,X2, FRONT

Následující zapojení je uvedeno v příloze I. o). Standardem systému Z100 je použití dvou 64pinových konektorů Hartig na zadní straně desky. Konektor X1 slouží pro připojení

všech digitálních vstupů a výstupů. Konektor X2 pak pro analogové vstupy a výstupy, komunikaci SSIO a vstup napájení modulu. Pro kontrolu, zda je modul správně zapojen do vany, v níž je uchycen, slouží signály FRONT\_SW a /FRONT\_SW, připojené na piny 41 a 42 mikrokontroléru U8 přes konektor X7, ty jsou pak připojeny k spínači, umístěném uvnitř mechanické záklopky pro zaaretování desky uvnitř vany. Popis signálů připojených ke konektorům je pak uveden v příloze II. a) a b), dále pak na přiloženém CD v adresáři CD:Diplomová\_práce/Popis\_konektorů/.

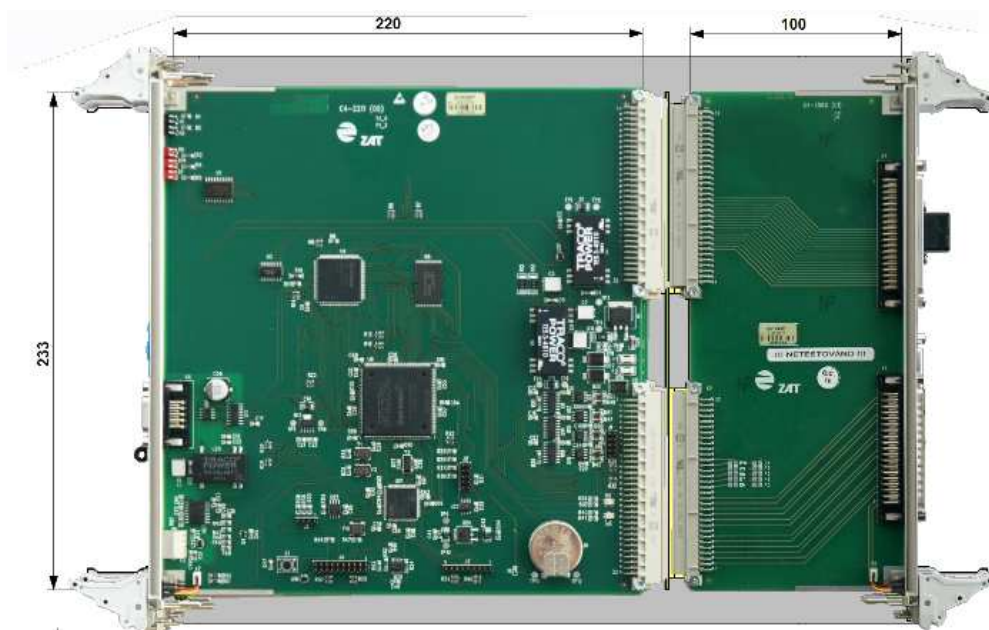
### 3.5 Návrhová pravidla

Jelikož jsou vstupní, výstupní signály a komunikace odděleny galvanicky, je třeba dodržet při návrhu vytvoření potřebných izolačních bariér. Aby nebylo třeba tyto bariéry hlídat manuálně, byly vytvořeny samostatné skupiny spojů, pro které jsou pak definovány minimální izolační vzdálenosti mezi nimi samými. Nastavená pravidla pak hlídá automaticky program a není třeba se o ně starat ani při rozlévání mědi. Dále pak byly definovány všechny základní izolační vzdálenosti a tloušťky spojů. Minimální šířka mezery byla nastavena na 6 milů, jež je menší než u konstrukční třídy VI, ale výrobce DPS umožňuje její výrobu a minimální tloušťka spojů je pak 8 milů odpovídající konstrukční třídě V.

Před začátkem návrhu DPS také bylo nastaveno v programu Logic rozložení vrstev plošného spoje a napájecím vrstvám přiřazeny vodiče, které k nim mají být připojeny. Rozložení vrstev a rozměry DPS jsou uvedeny v následující kapitole 3.6.

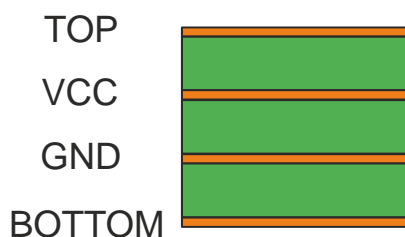
### 3.6 Parametry DPS

Moduly systému Z100 jsou vyráběny standardně v provedení na DIN lištu, nebo jako zásuvné moduly do van, ty jsou pak umístěné v rozvaděčových skříních. Výška modulu je pak 233 mm a hloubka 220 mm. K modulu je vždy připojen adaptér, který slouží pouze pro vyvedení signálů z konektorů X1 a X2, nebo může obsahovat další elektroniku. Na Obr. 3.2 je zobrazeno propojení řídicího modulu ze stávajícího systému Z100 s adaptérem, který je určen pouze pro vyvedení signálů z modulu.



Obr. 3. 2 Rozměry modulu s připojeným adaptérem, umístěnými ve vaně  
Zdroj: ZAT, a.s.

Z obrázku je patrné, že závazné je dodržení rozměrů desky a poté umístění konektorů X1 a X2. Jelikož jsou na řídicí modul kladeny velké nároky z hlediska elektromagnetické kompatibility, byl zvolen čtyřvrstvý plošný spoj. Vnitřní vrstvy pak slouží jako napájecí, tzv. „plane“ vrstvy. Jejich povrch je celistvý a připojení součástek na straně spojů je pak provedeno pomocí prokovených otvorů. Druhým důvodem pro tuto volbu byla poměrně velká složitost zapojení, zvýšila se tak výsledná propojitelnost celého modulu. Konkrétní rozložení vrstev je pak zobrazeno na Obr. 3.3. Vrstva „Bottom“ pak není použita pro rozmístění součástek z důvodu omezeného prostoru při zasunutí do vany. Součástky jsou tedy pouze na vrstvě TOP a z hlediska snazší vyrobitelnosti jsou používány kromě konektorů a LED diod na čelním panelu součástky pro povrchovou montáž. Modul je pak možné s výjimkou těchto součástek osadit strojově na osazovacích automatech. Z hlediska vyšší mechanické odolnosti je pak zvolena větší tloušťka laminátu, celková tooušťka DPS je pak 1,5 mm.



Obr. 3. 3 Rozložení vrstev DPS  
Zdroj: Vlastní zpracování, 2012

### 3.7 Návrh DPS

Po nakreslení obrysu DPS tedy byly importovány pravidla návrhu a „Netlist“ z programu logic. Rozmístění součástek dále pak podléhalo požadavkům z hlediska dodržení izolačních vzdáleností a také návaznosti na vnější systémy. Výstupní konektory komunikačních kanálů X3-X6 byly vyvedeny na přední panel spolu se signalizačními LED diodami D1-D10. Naopak všechny vstupní a výstupní signály a komunikace SSIO byly vyvedeny na zadní konektory X1 a X2. Části jednotlivých modulů byly umístěny tak, aby bylo možné vytvořit potřebné izolační bariéry. Z pravidla těsně za konektory. Modul se tak rozčlenil na výpočetní jádro a jím obklopení periferní obvody. Mikrokontrolér s obvodem FPGA, byly umístěny tak, aby se minimalizovala délka signálů k jednotlivým perifériím. Zvláště pak bylo dbáno na signály o vysokých frekvencích. Jádrem modulu tak je blízké umístění obvodů FPGA, mikrokontroléru, paměti SRAM, které komunikují po externím paměťovém rozhraní a dále pak komunikace Ethernet, která je rovněž v blízkosti mikrokontroléru tak, aby se zkrátila délka propojovacích vodičů. Vnitřní napájecí vrstva je pak rozlita pouze na nezbytných místech, tak aby byly vytvořeny potřebné izolační bariéry a aby nezasahovala např. pod analogové části, což by mohlo způsobovat rušení těchto signálů. Důležitým prvkem je také rozlití mědi na vrstvách TOP a BOTTOM u D/A převodníků a to především kvůli stínění a pak také kvůli chlazení samotných převodníků. Pro propojení koster konektorů na čelní straně s kostrou vany jsou na modulu rozlity plošky v levém horním a spodním rohu a to jak na vrstvě TOP, tak na vrstvě BOTTOM. Po zasunutí do vany je tak modul odstíněn od vnějšího prostředí.

### 3.8 Návrh z hlediska EMK

Systémy nasazené v jaderných elektrárnách musejí splňovat řadu předpisů a norem, tak aby systém splňoval požadavek nejvyšší spolehlivost. Při návrhu se tedy postupuje s maximální pečlivostí a systémy se z pravidla zdvojují, tak aby při případné poruše nedošlo k vyřazení celého systému. Z tohoto důvodu jsou například pro napájení v řídicím modulu použity dva vstupy pro napájení, nebo je zdvojena komunikace SSIO.

Z hlediska normativní dokumentace, kterou je nezbytné dodržet pro dodávku systému na území České republiky, se jedná například o normy pro systémy kontroly a řízení důležité pro bezpečnost v jaderných elektrárnách, normy pro programové prostředky počítačů bezpečnostních systémů v jaderných elektrárnách, doporučené způsoby ověření seizmické

způsobnosti elektrického zařízení bezpečnostního systému jaderných elektráren a mnohé další.

Z hlediska návrhu řídicího modulu se pak jednalo především o dodržení souboru norem pro elektromagnetickou kompatibilitu a normy ČSN EN 61131-2, Programovatelné řídicí jednotky, Část 2: Požadavky na zařízení a zkoušky.

### 3.8.1 Požadavky firmy ZAT

Technické zadání specifikované interními dokumenty firmy ZAT a.s. pro řídicí systémy určené do průmyslového prostředí zaměřené na EMK, elektrickou bezpečnost pak vypadá takto.

#### ELEKTROMAGNETICKÁ KOMPATIBILITA

- a) *ČSN EN 61326-1 Elektrická měřicí, řídicí a laboratorní zařízení - Požadavky na EMC - Část 1: Všeobecné požadavky.*
- b) *ČSN EN 61000-6-2 ed.3 Elektromagnetická kompatibilita (EMC) - Část 6-2: Kmenové normy - Odolnost pro průmyslové prostředí.*
- c) *ČSN EN 61000-6-4 ed.2. Elektromagnetická kompatibilita (EMC) - Část 6-4: Kmenové normy - Emise - Průmyslové prostředí.*
- d) *IEC/TS 61000-6-5 Electromagnetic compatibility (EMC) - Part 6-5: Generic standards - Immunity for power station and substation environments.*

#### POŽADAVKY NA ELEKTRICKOU BEZPEČNOST

- a) *ČSN 33 2000-4-41 ed.2 Elektrické instalace nízkého napětí - Část 4-41 : Ochranná opatření pro zajištění bezpečnosti - Ochrana před úrazem elektrickým proudem.*
- b) *ČSN EN 61010-1 Bezpečnostní požadavky na elektrická měřicí, řídicí a laboratorní zařízení Část 1: Všeobecné požadavky.*
- c) *ČSN EN 60950-1 ed.2 Zařízení informační technologie - Bezpečnost - Část 1: Všeobecné požadavky.*

#### PRACOVNÍ ROZSAH TEPLOTY

- *Přípustný pracovní rozsah teploty okolí systému  $-5 \div 45$  °C.*
- *Přípustný pracovní rozsah teploty okolí desek  $-5 \div 70$  °C.*

## TOLERANCE NAPÁJECÍHO NAPĚTÍ

- 24VDC ( $\pm 25\%$ )

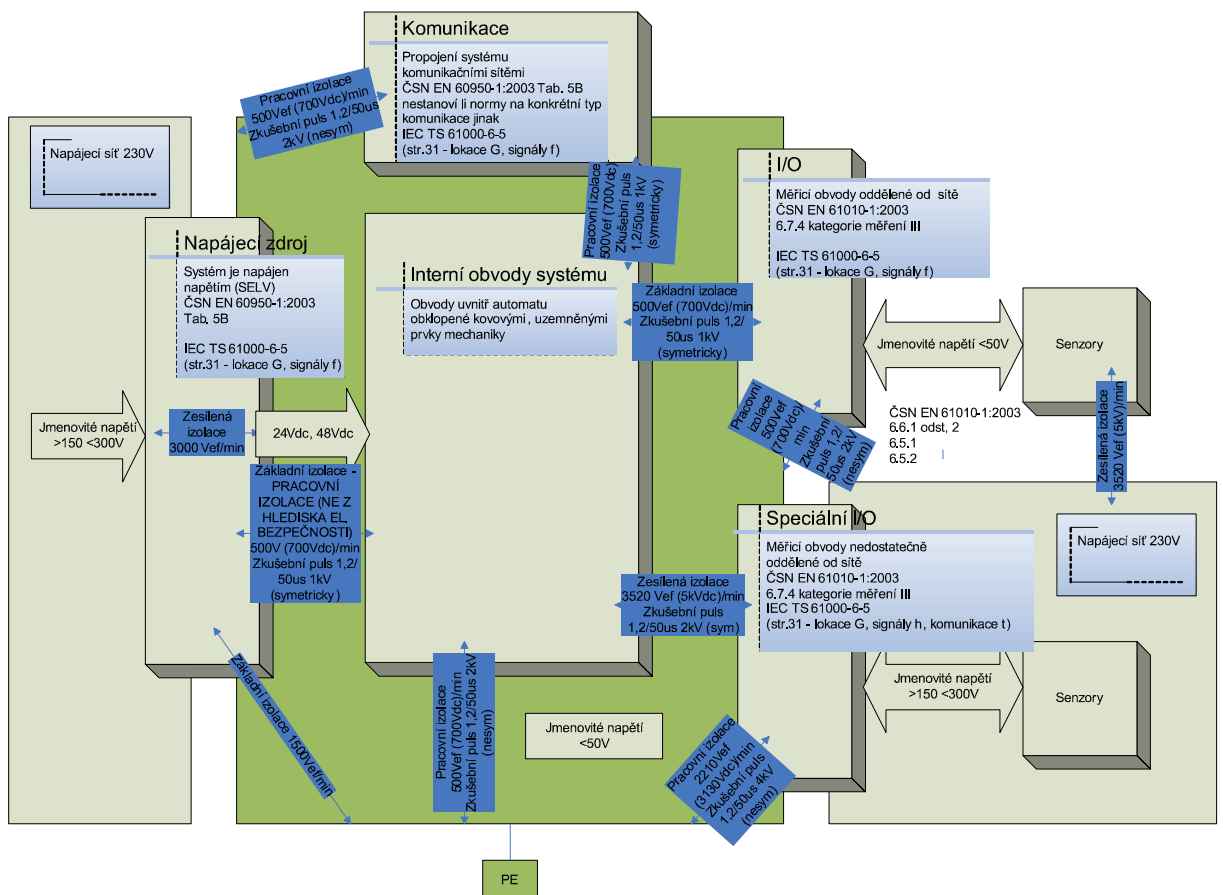
## CHARAKTERISTIKY VSTUPNÍCH A VÝSTUPNÍCH SIGNÁLŮ

- Charakteristiky vstupů systému jsou v souladu s normou ČSN EN 61131- 2 ed.2 (Programovatelné řídicí jednotky – Část 2 : Požadavky na zařízení a zkoušky) s respektováním speciálních požadavků aplikací v energetice.

### 3.8.2 Blokové schéma pro EMK

Na Obr. 3.4 jsou uvedeny vazby systému na vnější prostředí včetně norem a napětí pro izolační bariéry stanoveném předpisy firmy ZAT a.s.

Navrhovaný řídicí modul se konkrétně týká bloku interních obvodů, které zahrnuje jádro desky s mikrokontrolérem a obvodem FPGA, I/O bloky a bloky komunikací.



Obr. 3. 4 Vazby řídicího systému na průmyslové prostředí  
Zdroj: ZAT, a.s.



Z obrázku je patrné, že pracovní izolace mezi vnitřními obvody a obvody I/O, napájení a komunikace musí být minimálně 500 V efektivních pro střídavé napětí a 700 V pro stejnosměrné napětí. Izolační bariéry byly pak nastaveny maximální možné, a pokud je nebylo možné vytvořit, byly postupně snižovány. Tento problém se objevil především u výstupního konektoru X2, kde jsou zároveň vyvedeny jak signály pro vnitřní obvody, tak pro I/O, nebo komunikaci SSIO. Zde tedy nebylo možné zvětšit izolační vzdálenosti nad rozteč pinů konektoru. Tato rozteč byla již u stávajících modulů firmy ZAT a.s. testována a vyhodnocena jako dostačující.

## 4 Parametry řídicího modulu

Následující část shrnuje důležité parametry pro nasazení univerzálního řídicího modulu z hlediska všech vstupně výstupních signálů, popisu konektorů jednotlivých komunikací, a dále pak potřebné kroky před oživováním modulu.

### 4.1 Technické parametry modulu

Tabulka 4. 1 – Technické parametry modulu

Rozměry:	220 x 233 mm
Klimatická odolnost:	dle ČSN EN60721-3-3 třída 3K3,3Z3,3B1,3C1,3S2,3M3
Rozsah teplot:	0 °C - 70 °C
Relativní vlhkost:	5% - 85% při 20 °C
Tlak vzduchu:	76 - 106 kPa

Zdroj: ZAT, a.s.

#### 4.1.1 Napájení

Tabulka 4. 2 – Napájení modulu

Povolený rozsah napájecího napětí:	24 V DC ( $\pm 25\%$ ), dva přívody
Napájecí proud:	< 800 mA (soft start)

Zdroj: ZAT, a.s.

#### 4.1.2 Digitální vstupy

Tabulka 4. 3 – Parametry digitálních vstupů modulu

Úroveň +24V:	
Počet vstupních signálů:	8
Separace:	každý jednotlivě, galvanicky oddělené vzájemně i od vnitřní sběrnice
Charakter:	napěťový signál +24 V, nebo 0 V, obousměrně
Vstupní napětí pro log. 0 :	UMIN = -3 V
	UMAX = 5 V
Oblast přechodu:	UMIN = 5 V
	UMAX = 15 V
Vstupní napětí pro log. 1:	UMIN = 15 V

	UMAX = 30 V
Vstupní proud @UIN=24V :	Typicky 8 mA max. 30 mA (ČSN EN 61131-2 ed.2)
Mezní hod. vstupního nap. :	33 V
Izolační pevnost (60sec) :	500 V mezi vstupem a vnitřními obvody bloku

Zdroj: ZAT, a.s.

### 4.1.3 Digitální výstupy

Tabulka 4. 4 – Parametry digitálních výstupů modulu

Počet výstupních signálů:	10 (8 x bez indikace poruchy, 2 x s indikací poruchy)
Separace:	každý jednotlivě, galvanicky oddělené vzájemně a také od vnitřní sběrnice
Charakter:	polovodičový spínač, každý může být použit pro přivedení napětí na zátěž nebo připojení zátěže na potenciál 0V (volný spínací kontakt)
Maximální spínané napětí:	UN = 60 V (peak AC), 60 VDC
Maximální trvalý proud:	6 x 100 mA (IN = 0,06 A), 2x 100 mA (pro výstupy se zpětnou indikací poruchy)
Zbytkový proud ve vypnutém stavu @U=350V:	<2,5mA
Izolační pevnost (60sec)	500V mezi výstupem a vnitřními obvody bloku

Zdroj: ZAT, a.s.

### 4.1.4 Analogové vstupy

Tabulka 4. 5 – Parametry analogových vstupů modulu

Počet vstupních signálů:	3
Separace:	galvanicky oddělený
Charakter:	proudový signál v rozsahu 0÷24 mA
Rozlišení D/A převodníku:	13 bitů, přesnost do 0,2 % z rozsahu při +25 °C
Maximální zatěžovací odpor:	500 Ω
Izolační pevnost (60sec):	500 V mezi výstupem a vnitřními obvody bloku

Zdroj: ZAT, a.s.

### 4.1.5 Analogové výstupy

Tabulka 4. 6 – Parametry analogových výstupů

Počet výstupních signálů:	3
Separace:	galvanicky oddělené
Charakter:	proudový signál v rozsahu 0÷24 mA
Diagnostika:	zpětná diagnostika otevřené proudové smyčky
Rozlišení D/A převodníku:	15 bitů přesnost do 0,1% z rozsahu při +25 °C
Maximální zatěžovací odpor:	500 Ω
Izolační pevnost (60sec):	500 V mezi výstupem a vnitřními obvody bloku

Zdroj: ZAT, a.s.

### 4.1.6 Teplotní senzor

Tabulka 4. 7 – Parametry teplotního senzoru

Rozlišení senzoru:	10 bitů
Rozsah měření:	-55°C ÷ +125°C
Přesnost v rozsahu měření:	±2°C

Zdroj: ZAT, a.s.

### 4.1.7 Styk s obsluhou

Pro styk s obsluhou je použit standardní počet signalizačních diod používaných na řídicích modulech ve stávajícím systému Z100. Dále je modul vybaven na čelním panelu konektory komunikačních linek a ladícího kanálu.

#### Indikace provozu:

- *PWR* (zelená/žlutá), žlutá = výstraha (výpadek jedné z větví)
- *RUN* (zelená/červená), červená = chyba

#### Uživatelská indikace 8x LED:

- *D1, D2, D3, D4* – uživatelsky ovládané (zelené)
- *ERR1, ERR2* - uživatelsky ovládané (červené)
- *TEST, INF* - uživatelsky ovládané (žluté)



Obr. 4. 1 Indikační LED diody  
Zdroj: ZAT, a.s.

#### Komunikační linky:

- 1 x RS485
- 1 x CAN
- 1 x Ethernet IEEE 802.3i – 10Base-T, IEEE 802.3u – 100Base-TX

#### Ladící kanál:

- 1 x USB konektor, typ B

#### 4.1.8 Popis konektorů

##### *Komunikace Ethernet:*

Tabulka 4. 8 - Tabulka připojení pinů konektoru komunikace Ethernet

RJ45	
Pin	Signál
1	Tx+
2	Tx-
3	Rx+
4	Rx-
5	
6	
7	
8	

Zdroj: ZAT, a.s.

**Komunikace CAN:****Tabulka 4. 9 - Tabulka připojení pinů konektoru komunikace CAN**

Canon 9M	
Pin	Signál
1	GND_CAN
2	CANL
3	GND_CAN
4	
5	
6	GND_CAN
7	CANH
8	Termination
9	CAN_V+

Zdroj: ZAT, a.s.

Aby nebylo nutné modul při změně zapojení sběrnice CAN vysunovat z vany a zapojovat jumper pro připojení zakončovacího odporu, je vyveden na konektor komunikace signál „Termination“, pomocí kterého lze při propojení pinů 7 a 8 konektoru X5 tento odpor připojit. Výhodou pak je, že na konec sběrnice se umístí kabel s konektorem, kde jsou tyto dva piny propojené a při změně zapojení není třeba kontrolovat, zda nezůstal na předchozím modulu zapojený jumper.

**Tabulka 4. 10 - Jumper komunikace CAN**

Jumper	Význam (při zapojení)
J3	Termination

Zdroj: ZAT, a.s.

**Komunikace RS485:****Tabulka 4. 11 - Tabulka připojení pinů konektoru komunikace RS485/RS422**

Canon 9M	
Pin	Signál
1	Rx_Term
2	Power
3	Rx-
4	Rx+
5	Tx-/D-
6	Tx+/D+
7	Tx/D-Term
8	RTS
9	GROUND

Zdroj: ZAT, a.s.

Signály Rx\_Term a Tx/D-Term mají stejný význam jako u komunikace CAN signál „Termination“.

**Tabulka 4. 12 - Tabulka jumperů RS485/RS422**

Jumper	Signál	Význam (při zapojení)
J1	Term_Tx/D	Tx - termination
J2	Term_Rx	Rx - termination
J5	RS485	RS482/RS422
J6	Rxp-	Rx - polarity reverse
J9	500kbps	SR=500kbps
J11	16Mbps	SR=16Mbps
J12	Txp-	Tx - polarity reverse

Zdroj: ZAT, a.s.

### **Ladící kanál USB:**

**Tabulka 4. 13 - Tabulka připojení pinů ladícího kanálu USB**

zásuvka USB 292304-2 (6 pinů)		
Pin	Signál	Funkce
1	VBUS	napájení
2	D-	data
3	D+	data
4	GND	signálová zem
5	EARS	zem zařízení
6	EARS	zem zařízení

Zdroj: ZAT, a.s.

Popis konektorů X1 a X2 je uveden v přílohách.

## **4.2 Oživení modulu**

Jelikož se jedná o první prototyp řídicího modulu s procesorem STM32F207 je modul vybaven jumperem pro výběr bootovacího módu. Pro nastavení signálu Boot0 slouží jumper J8 a pro signál Boot1 jumper J9. Význam jednotlivých kombinací je pak uveden v Tab. 4.14.

Tabulka 4. 14 – Výběr bootovacího modu mikrokontroléru STM32F207

Boot mode selection pins		Boot mode
Boot1	Boot0	
x	0	Main Flash memory
0	1	Systém memory
1	1	Embedded SRAM

Zdroj: [www.st.com](http://www.st.com)

Před oživením modulu je navíc třeba zapájet pouze jeden z rezistorů R66 a R68, případně žádný, jelikož resetovací vstup mikrokontroléru obsahuje vnitřní pull-up rezistor. Rezistory jsou tedy preventivně použity proto, aby nebylo třeba modul po vyrobení prototypu předělávat. Jedná se o pull-up a pull-down rezistory, tak aby na resetovacím signálu byl definovaný stav logické „0“, nebo „1“. Aktivní resetovací úroveň mikrokontroléru je v logické „0“, ale v době návrhu ještě nebylo stanoveno, zda bude po náběhu požadováno, aby byl mikrokontrolér v resetu a teprve po náběhu obvodu FPGA došlo k jeho spuštění, nebo aby došlo k jeho spuštění rovnou po náběhu napájení.

Jak již bylo uvedeno v popisu schématu zapojení, pro snazší a rychlejší oživení a diagnostiku během ladění je modul vybaven několika ladícími rozhraními. Jedná se o vyvedení pinů mikrokontroléru, vyvedení sériového portu se signály o úrovni 3,3 V, rozhraní JTAG a pro servisní ladění komunikace USB.

Postup při oživování by pak mohl vypadat takto:

1. Osazení řídicího modulu součástkami.
2. Osazení jednoho z rezistorů R66 a R68, případně žádného.
3. Optická kontrola osazení a zapájení součástek.
4. Kontrola napájení modulu, test funkčnosti jednotlivých DC/DC měničů.
5. Kontrola EMC, izolačních bariér.
6. Nastavení bootovacích jumperů.
7. Funkčnost hodinových signálů.
8. Vytvoření jednoduchého programu pro obsluhu GPIO, ověření funkčnosti mikrokontroléru a jeho programování.
9. Obsluha sériového portu.
10. Naprogramování obsluh jednotlivých periférií.
11. Naprogramování obvodu FPGA a odladění vzájemné komunikace.
12. Testování řídicího modulu.



## Závěr

Hlavním cílem této práce byl návrh univerzálního řídicího modulu založeného na platformě ARM Cortex. Modul byl navržen podle technických požadavků firmy ZAT a.s. a byl vybaven všemi požadovanými perifériemi. Při návrhu blokového schématu bylo počítáno s možným odstoupením od některých požadavků a to především počtu analogových vstupů a výstupů s ohledem na rozměry desky a požadavkem, aby součástky byly rozmístěny pouze na jedné straně. Předpoklad nedostatku místa, tak aby bylo možné propojit všechny komponenty, se nepotvrdil a výsledný modul tedy vyhovuje původnímu zadání. Co se týče požadavku na vytvoření izolačních bariér, však nebylo možné kvůli velké hustotě součástek docílit požadovaných bariér. Jedná se především o vedení signálů analogových vstupů. S ohledem na rozměry konektorů X1 a X2 a rozměr zadní hrany desky není možné vytvořit potřebné izolační bariéry a bylo tedy nutné porušit tyto zásady. Uvedený problém se však již vyskytl u předchozích modulů firmy ZAT a.s. a byl úspěšně otestován a schválen. Jediným možným řešením by byla minimalizace počtu vstupních a výstupních analogových, případně digitálních signálů, tak aby vznikl větší prostor pro vytvoření požadovaných bariér na zadní straně desky.

Jelikož se navíc jedná o prototyp zařízení, který bude sloužit při vývoji aplikací pro nový mikorkontrolér, očekává se, že v budoucnu dojde po odladění všech detailů k úpravám zapojení a to především u rozraní FSMC, kde není ještě přesně známo použití všech signálů, a proto se přistoupilo k určité redundanci. Dále pravděpodobně půjde o odstranění bootovacích jumperů J8 a J9 a rezistorů R66 a R68 pro stanovení úrovně na resetovacím vstupu mikrokontroléru.

Možné vylepšení by se mohlo týkat změny mikrokontroléru. V kapitole 2.1 popsané jádro Cortex M-4 se během tvorby této diplomové práce objevilo v portfoliu firmy ST Microelectronics jako nová řada mikrokontrolérů s dalším navýšením výkonu a zvětšením systémových prostředků. Velkou výhodou pak je, že firma vyvinula nové mikrokontroléry s totožnými perifériemi a navíc stejnými rozloženími pinů u pouzder. Náhrada vybraného mikrokontroléru STM32F207ZG by tedy měla proběhnout bez jakýchkoliv úprav schématu zapojení. U nového mikrokontroléru STM32F407ZG se shodují jak zapojení periferií, tak zapojení napájecích pinů. Je tedy patrné, že výrobce pouze vyměnil jádro a zvětšil paměti.

Zásadním faktem pro zajištění aktivní fáze životního cyklu systému je životní cyklus jednotlivých součástek. Z důvodu snižující se podpory mikrokontroléru STR912 od firmy ST Microelectronics používaného v systému Z100 vznikla tato práce. Současné dění v oblasti

vývoje mikrokontrolérů však naznačuje, že jádra Cortex firmy ARM se stávají čím dál více populárnější. Tato situace je pozorovatelná i u firmy ST Microelectronics, která v poslední době přešla již od jader Cortex M-0 a Cortex M-3 také k používání jádra Cortex M-4 u svých 32bitových mikrokontrolérů. Tento progres tak naznačuje perspektivu těchto mikrokontrolérů.

V době dokončování této práce již postoupil návrh do výroby, a proto by se po vyrobení modulu mohl stát námětem další práce oživení modulu a vytvoření základního softwaru tak, aby bylo postupně možné začlenit modul do systému firmy ZAT a. s.

## Použitá literatura

Altera: Katalogové listy obvodů FPGA. Dostupné z: <http://www.altera.com>

ARM. Oficiální internetová prezentace firmy [online]. ARM - The Architecture For The Digital Word [cit. 2012-03-20]. Dostupné z: <http://www.arm.com/>

Ďaďo, Stanislav., a kolektiv. *Senzory a převodníky*. Praha: ČVUT, 2005, 137 s., ISBN 80-01-03123-3

FURBER, Steve. *ARM System-on-Chip Architecture*, 2 edition. Edison-Wesley Professional, 2000, 432 p., ISBN 0-2016-7519-6

MONTROSE, Mark, I. *Printed Circuit Board Design Techniques for EMC Compliance: A Handbook for Designers*, 2 edition. Wiley-IEEE Press, 2000, 336 p., ISBN 0-7803-5376-5

NOVÁK, Petr. SSI – komunikace pro průmyslové senzory. [online elektronický časopis] AUTOMA, 2001, 10 [cit. 2012-04-15] Dostupné z: <http://www.odbornecasopisy.cz/download/au100138.pdf>

PINKER, Jiří. *Mikroprocesory a mikropočítače*. Praha: BEN – technická literatura, 2008, 160 s., ISBN 978-80-7300-110-0

PINKER, Jiří., POUPA, Martin. *Číslicové systémy a jazyk VHDL*. Praha: BEN – technická literatura, 2006, 352 s., ISBN 80-7300-198-5

ST-Microelectronics: Katalogové listy mikrokontrolérů. Dostupné z: <http://www.st.com>

STMicroelectronics. Oficiální internetová prezentace firmy [online]. STMicroelectronics [cit. 2012-03-27]. Dostupné z: <http://www.st.com/internet/com/home/home.jsp>

ŠANDERA, Josef. *Návrh plošných spojů pro povrchovou montáž SMT a SMD*. 1. české vydání. Praha: BEN – technická literatura, 2006, 272 s., ISBN 80-7300-181-0

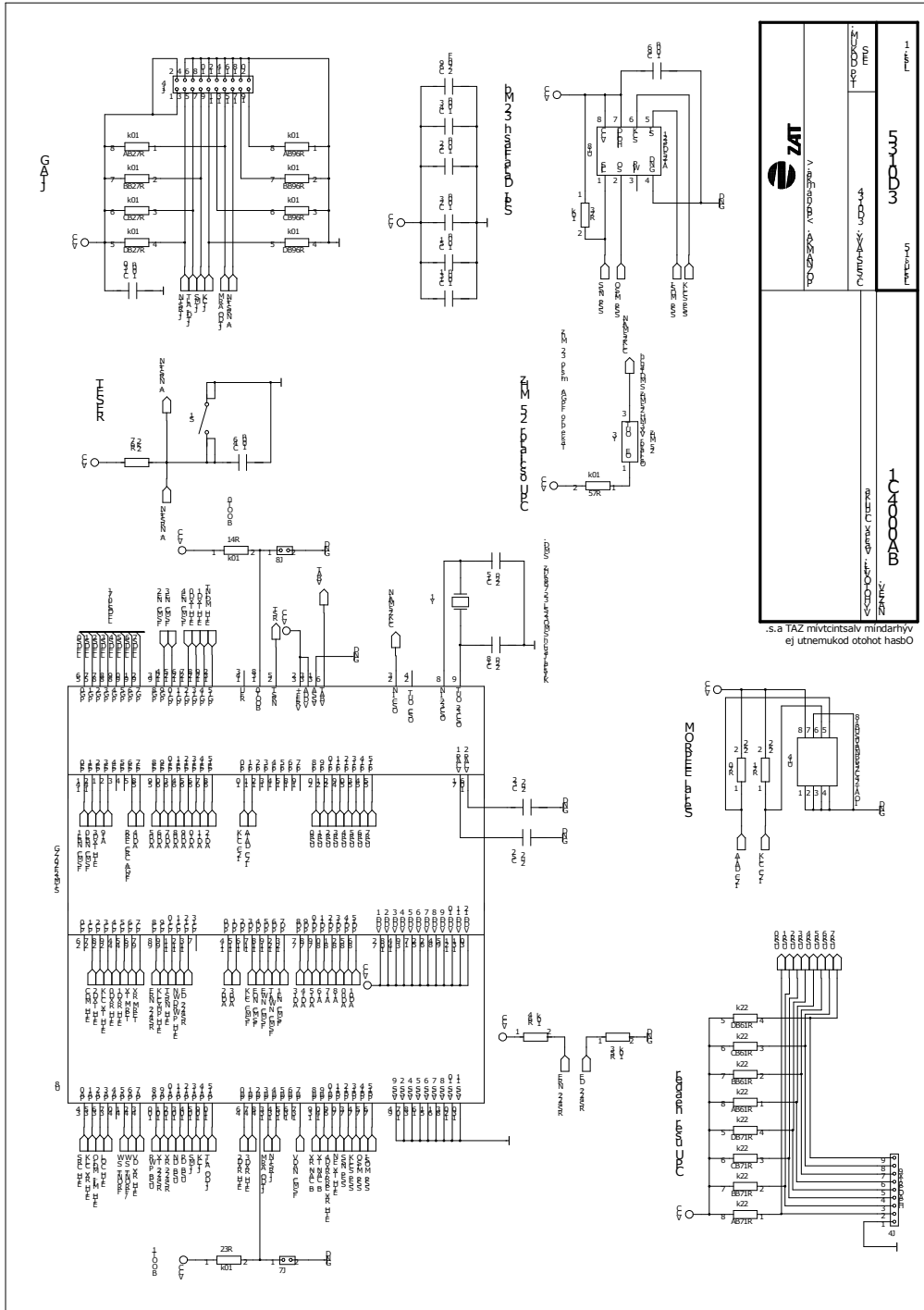
Úvod do architektury Cortex-M3 - díl. 1. [online elektronický časopis] Pandatron.cz – Elektronický magazín, 2010, ISSN 1803-6007 [cit. 2012-04-09] Dostupné z: [http://pandatron.cz/?1252&uvod\\_do\\_architektury\\_cortex-m3\\_-\\_dil.\\_1](http://pandatron.cz/?1252&uvod_do_architektury_cortex-m3_-_dil._1)

ZÁHLAVA, Vít. *Návrh a konstrukce DPS*. 1. české vydání. Praha: BEN – technická literatura, 2010, 128 s., ISBN 978-80-7300-266-4

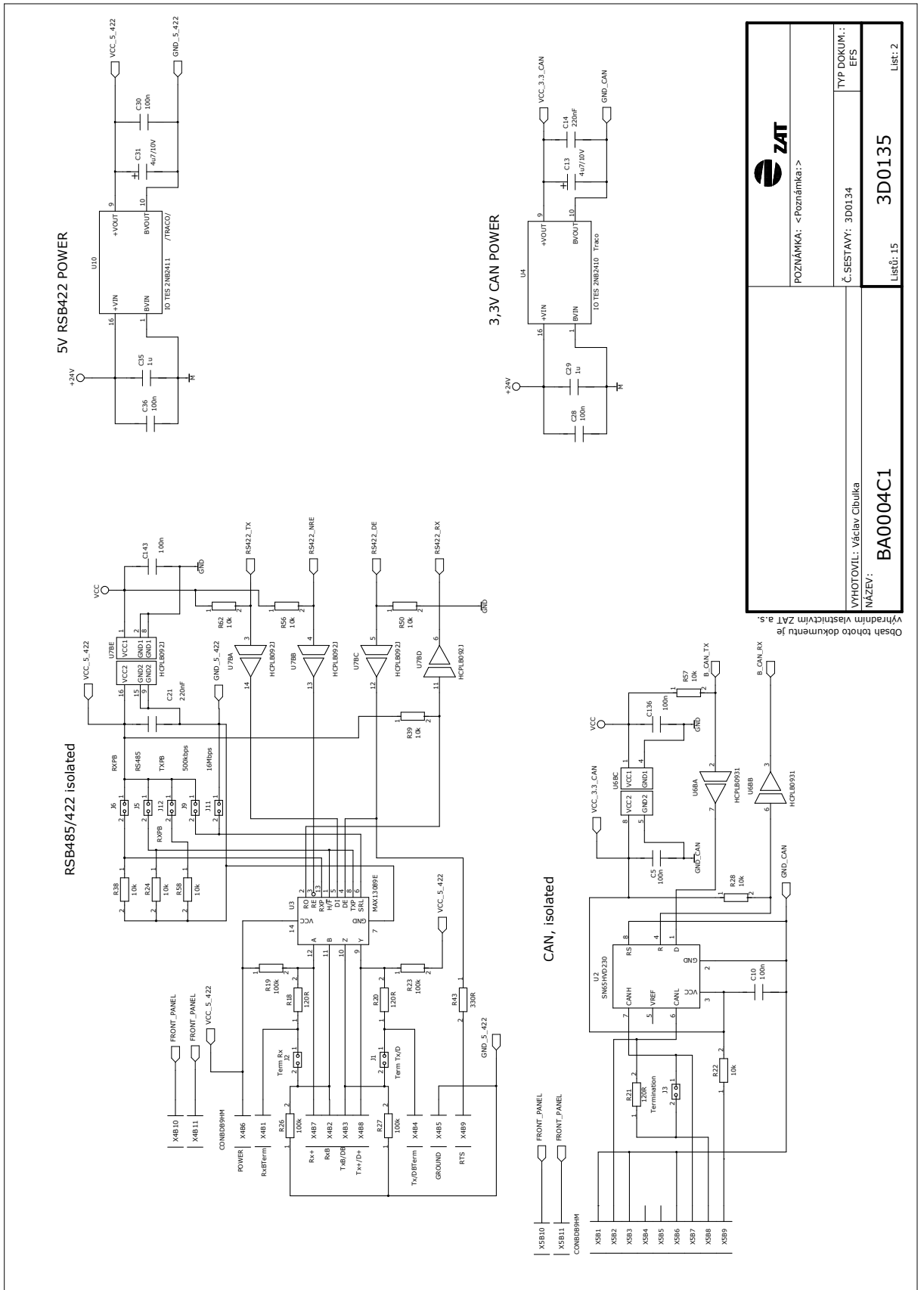
# Přílohy

## I. schéma zapojení:

### a) CPU, OSC, JTAG, RST

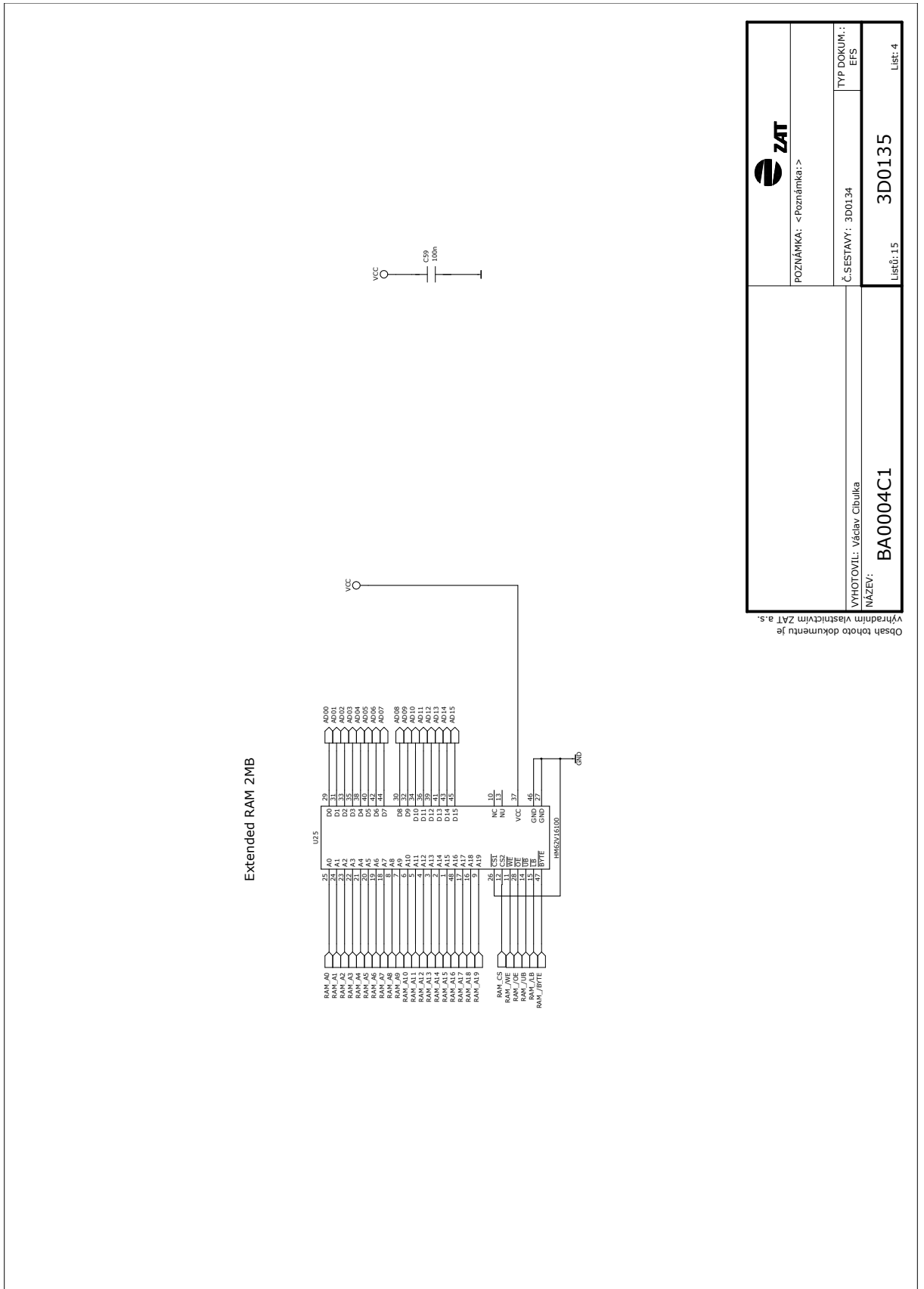


b) CAN, RS485





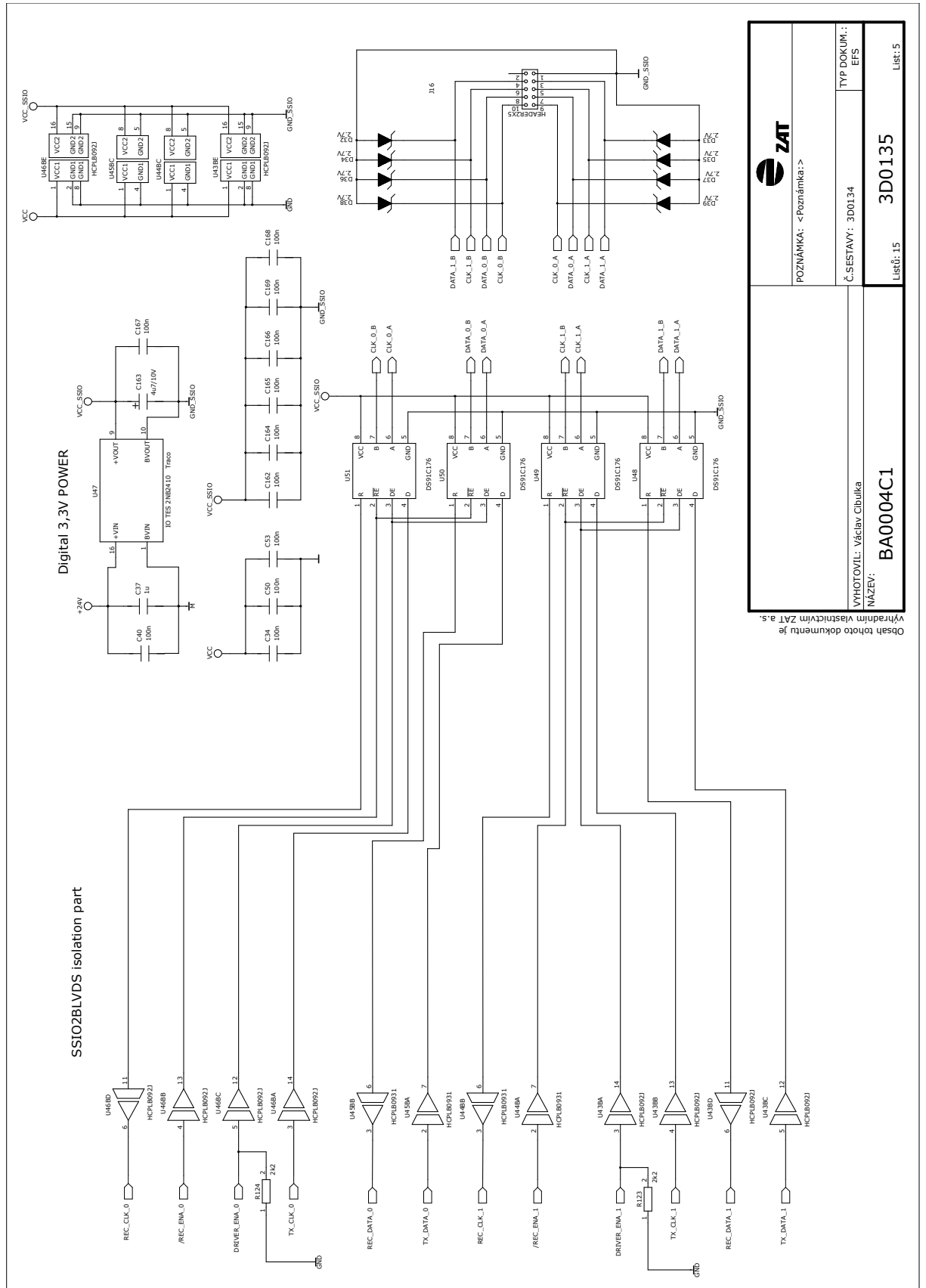
d) EXTRA\_RAM




POZNÁMKA: -Poznámka: ->	
Č. SESTAVY: 3D0134	TYP DOKUM.: EFS
VYHOTOVIL: Václav Cibulka	
NÁZEV: BA0004C1	
Listů: 15	3D0135
List: 4	

Obsah tohoto dokumentu je Vyhrazen vlastnictvím ZAT a.s.

e) SSIO\_ISOLATED

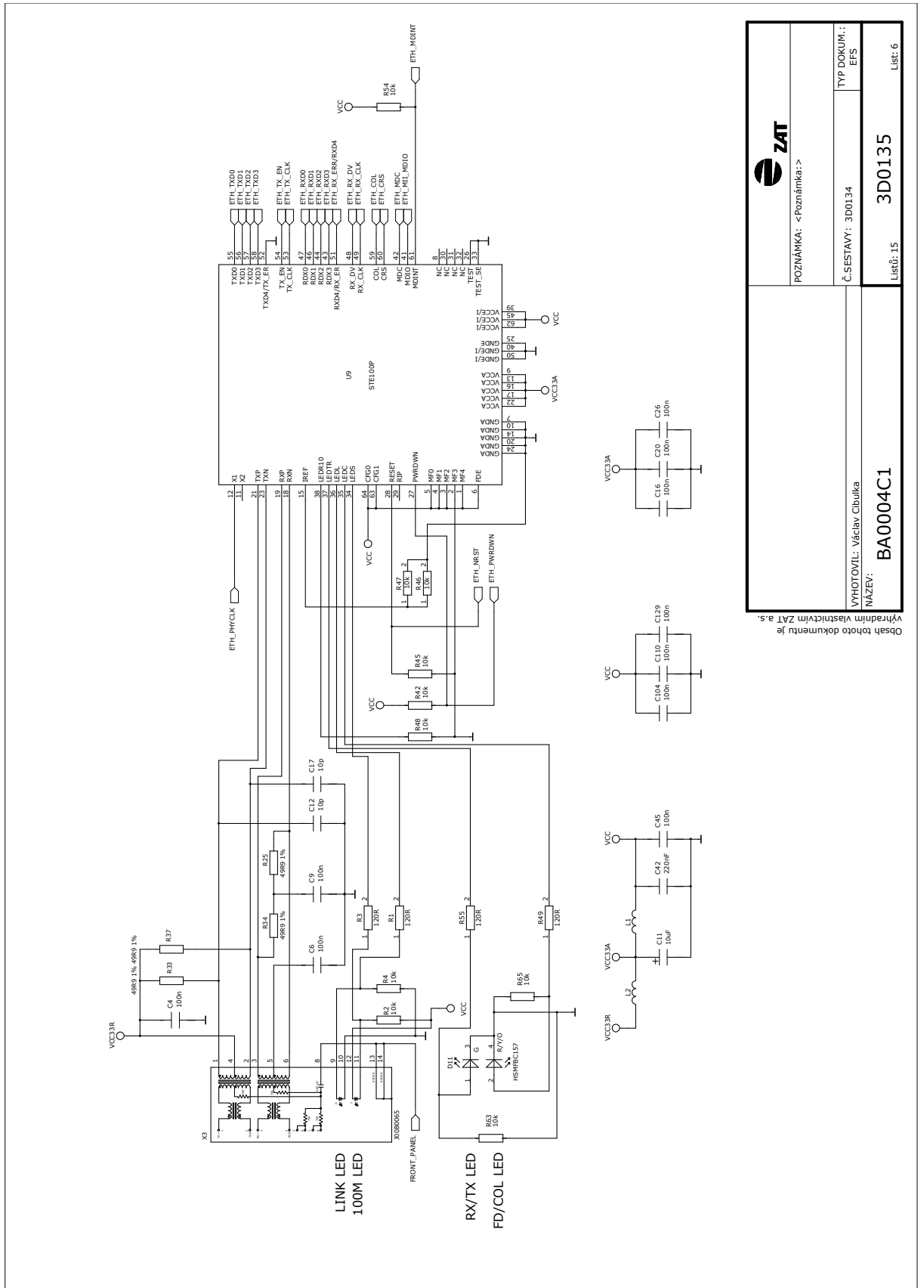



**ZAT**  
 POZNÁMKA: - Poznámka!->  
 Č. SESTAVY: 3D0134  
 TYP DOKUM.: EFS  
 VYHOTOVIL: Václav Cibulka  
 NÁZEV: BA0004C1  
 Listů: 15 3D0135 List:5

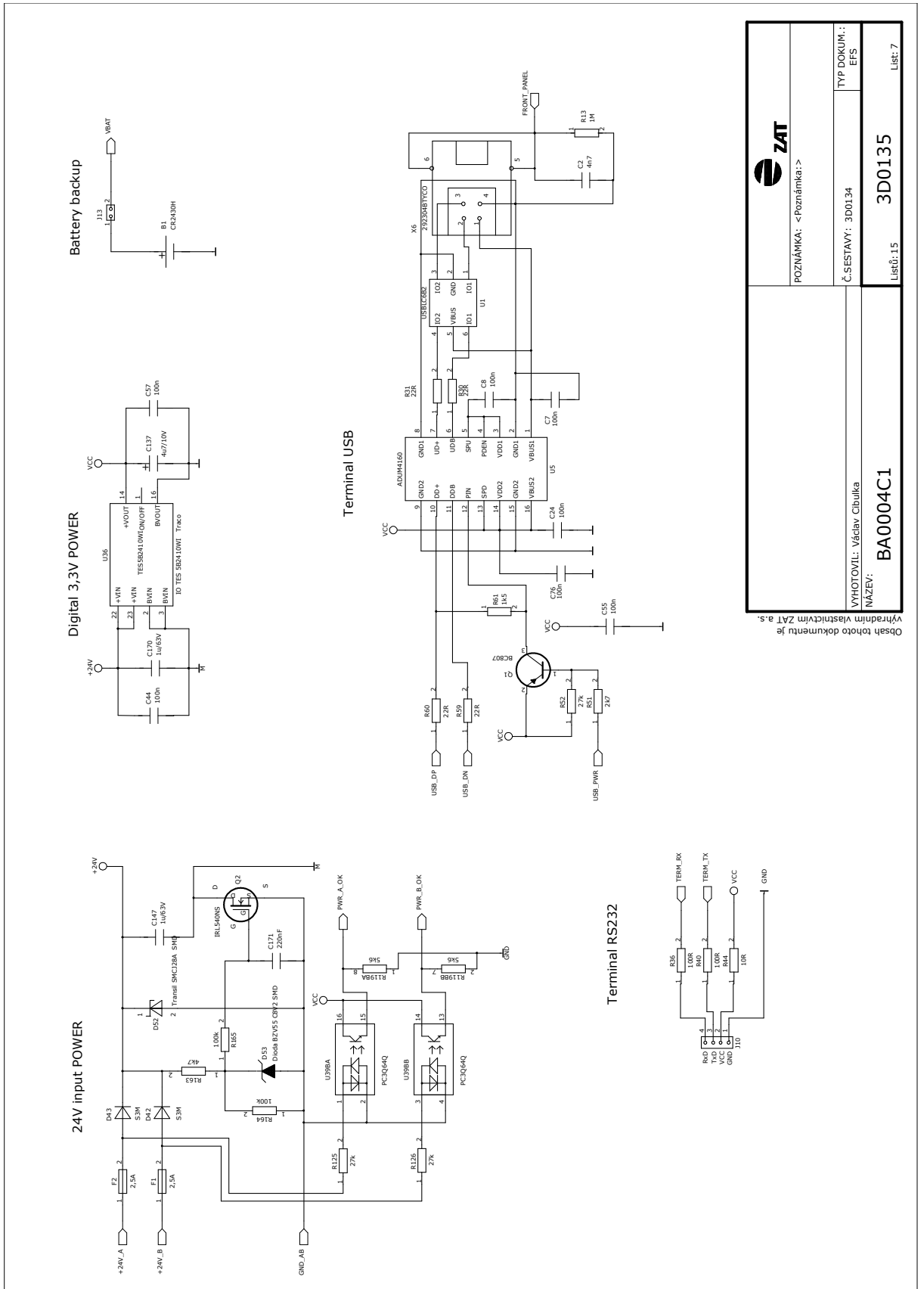
Obsah tohoto dokumentu je Vyhrazen vlastnictvím ZAT a.s.



f) ETHERNET



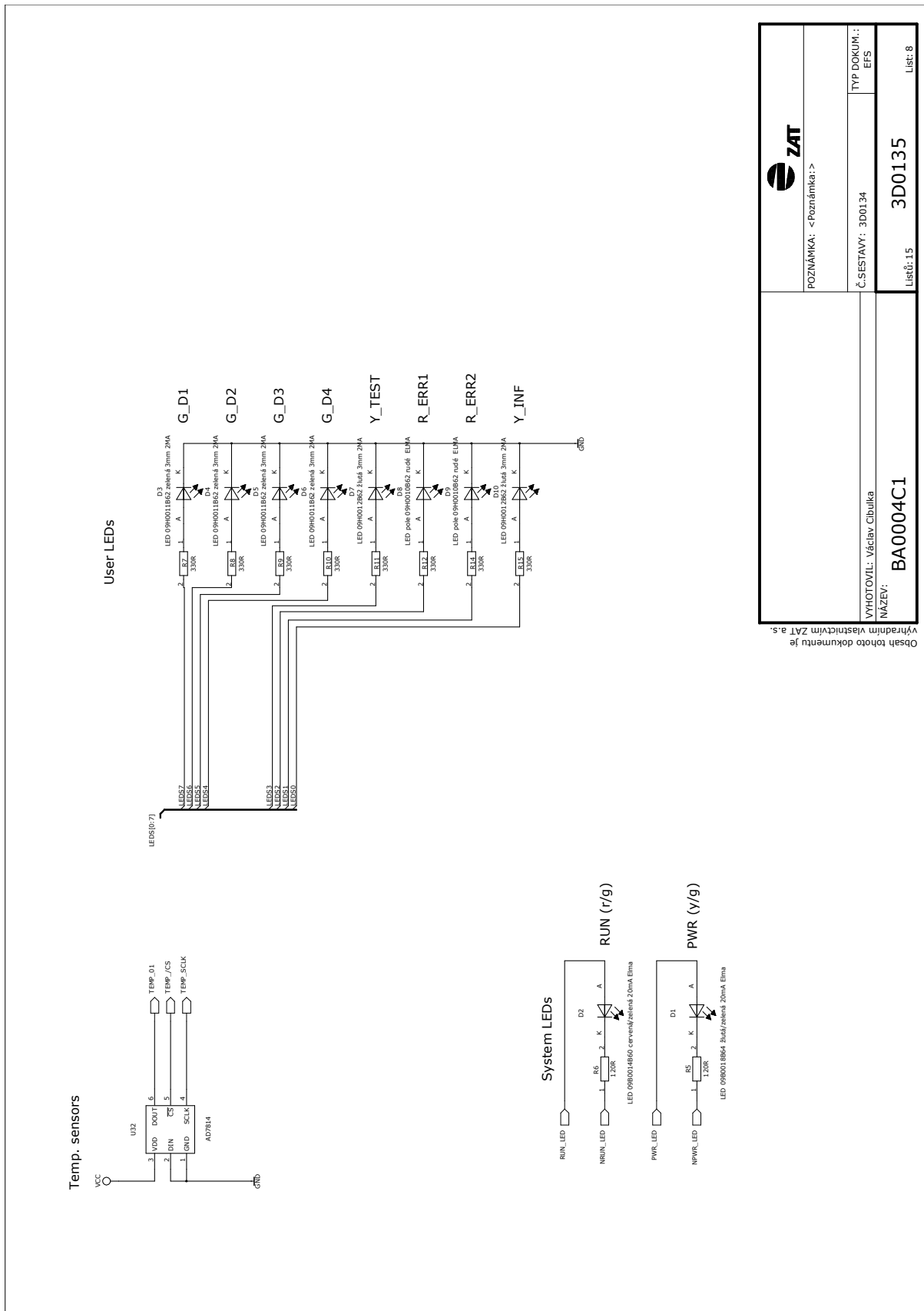
g) POWER, TERM



<b>ZAT</b>	
POZNÁMKA: -Poznámka:->	
Č. SESTAVY: 3D0134	TYP DOKUM.: EFS
NÁZEV: BA0004C1	3D0135
Listů: 15	List: 7

Výhledem vlastním ZAT a.s.  
Obsah tohoto dokumentu je

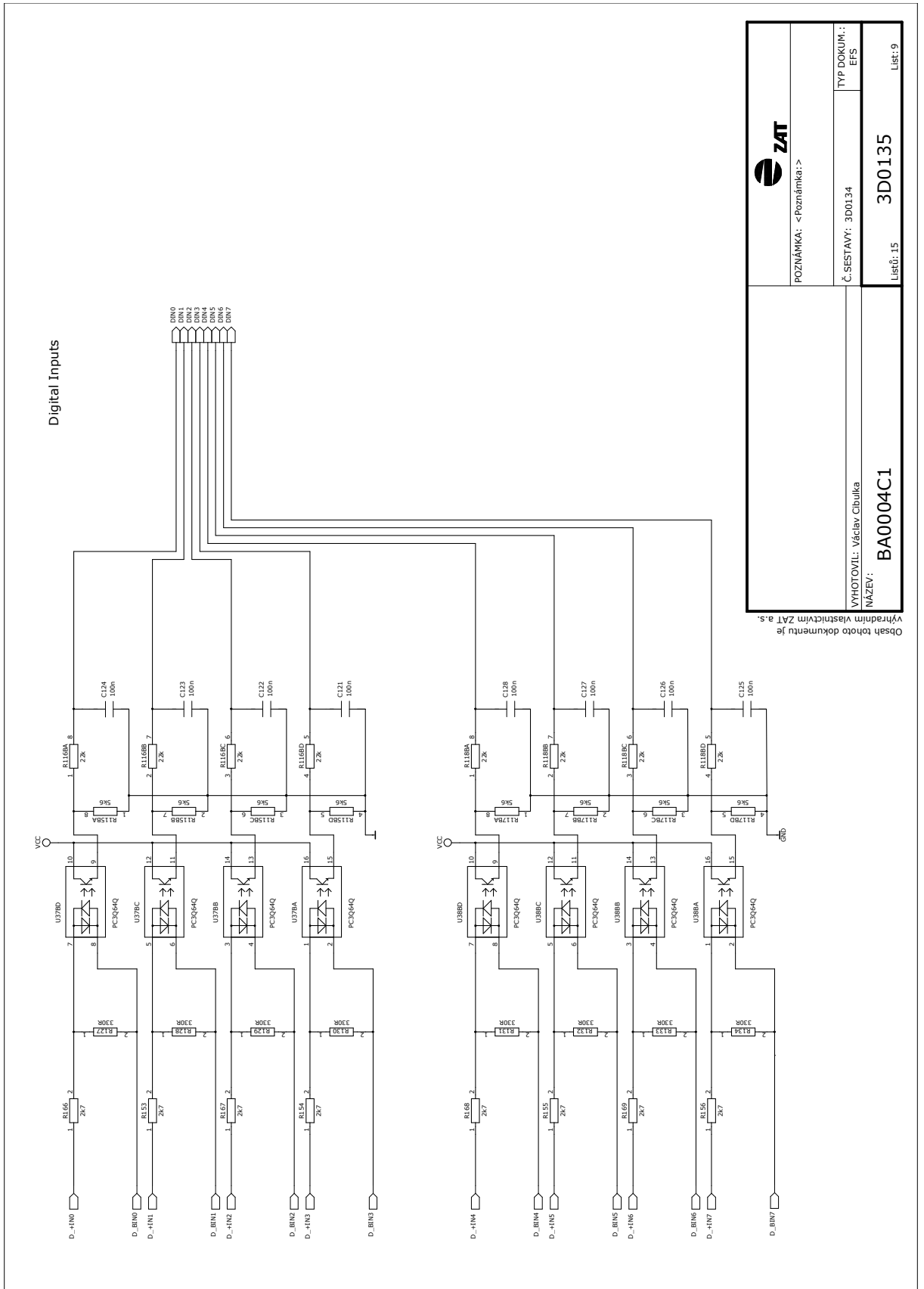
### h) LEDS



POZNÁMKA: -Poznámka!->	
Č. SESTAVY: 3D0134	TYP DOKUM.: EFS
NÁZEV: BA0004C1	
Listů: 15	List: 8

Obsah tohoto dokumentu je vřídřením vlastním ZAT a.s.

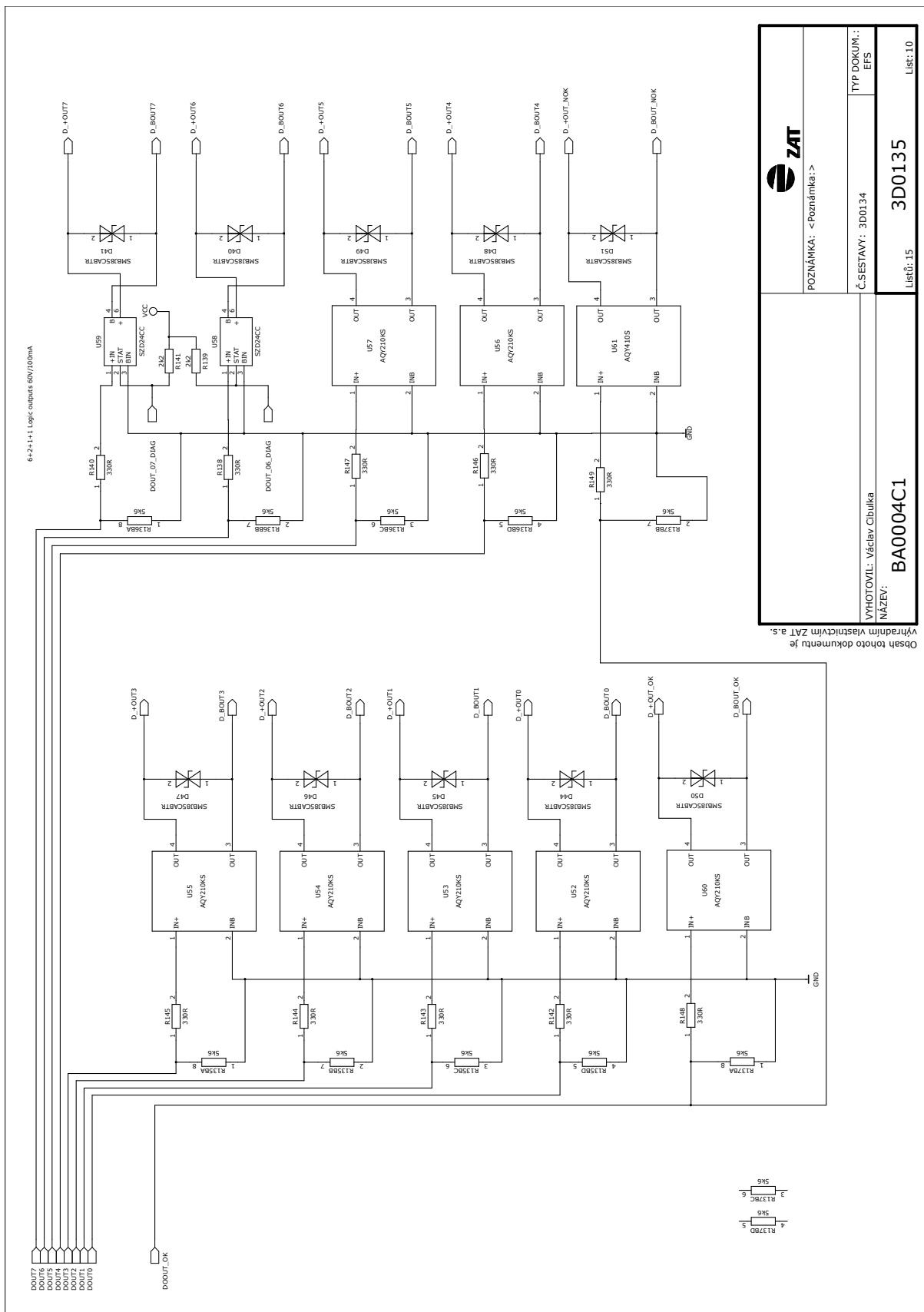
i) DIN0-7



<b>ZAT</b>	
POZNÁMKA: -Poznámka: >	
Č. SESTAVY: 3D0134	TYP DOKUM.: EFS
NÁZEV: <b>BA0004C1</b>	
Listů: 15	List: 9

Obsah tohoto dokumentu je VYHOTOVIL: Václav Cibulka  
NÁZEV: BA0004C1  
Listů: 15

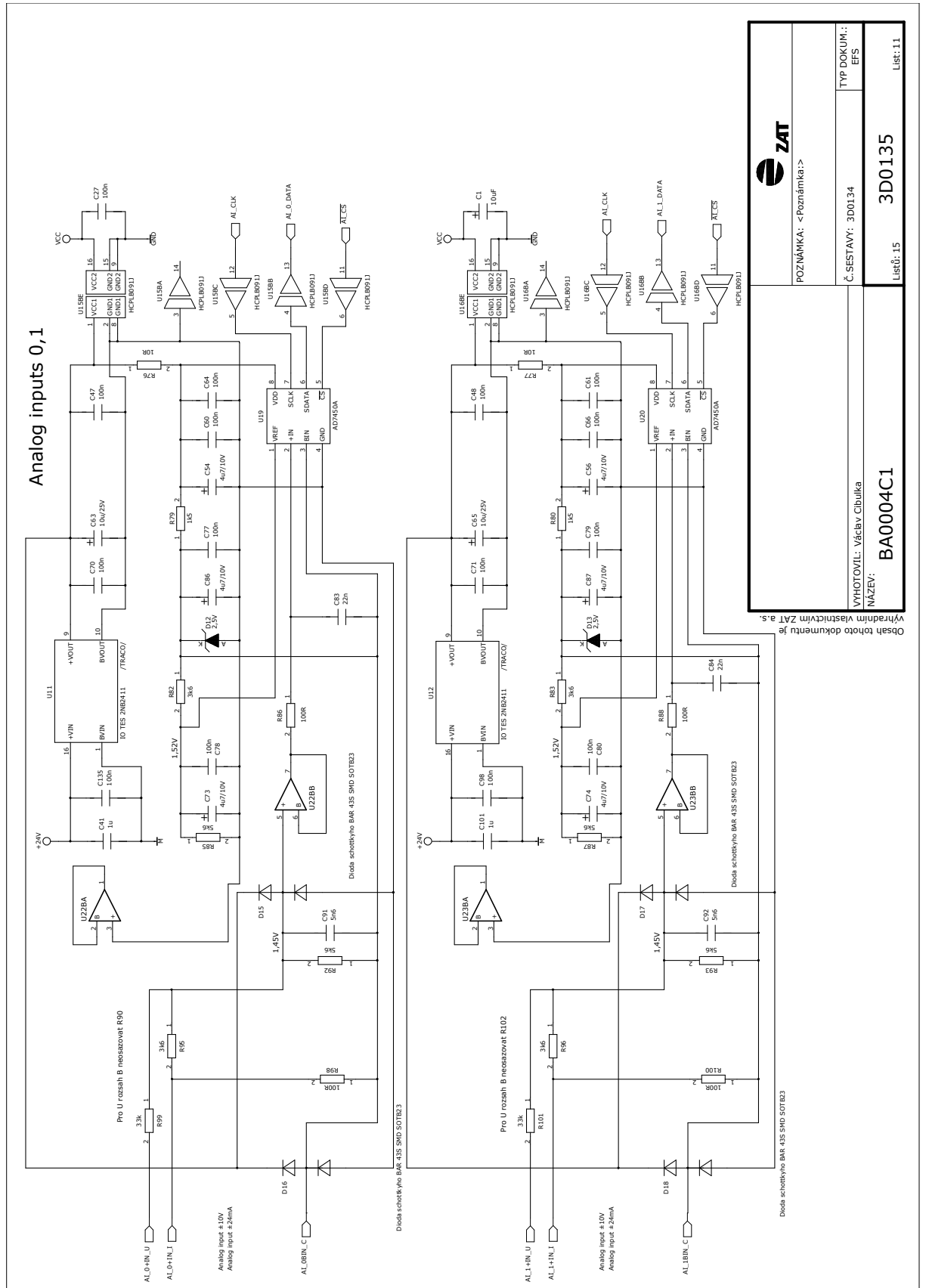
j) DOUT0-9



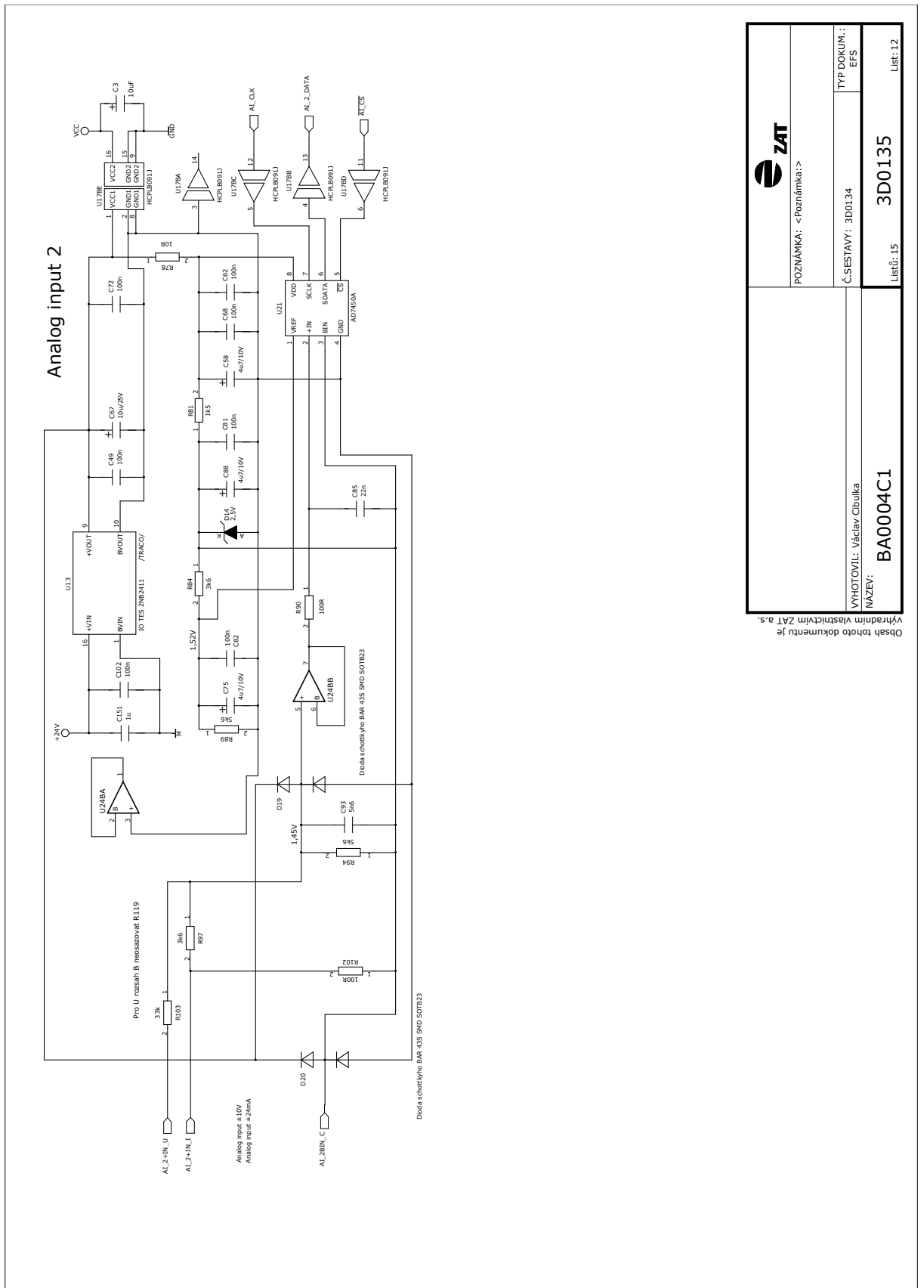
<b>ZAT</b>	
POZNÁMKA: -Poznámka:->	
VYHOTOVIL: Václav Cibulka NÁZEV: BA0004C1	
Č. SESTAVY: 3D0134	TYP DOKUM.: EFS
3D0135	3D0135
Listů: 15	List: 10

Obsah tohoto dokumentu je Vyhrazen Vlastnictvím ZAT a.s.

k) AIN0-1



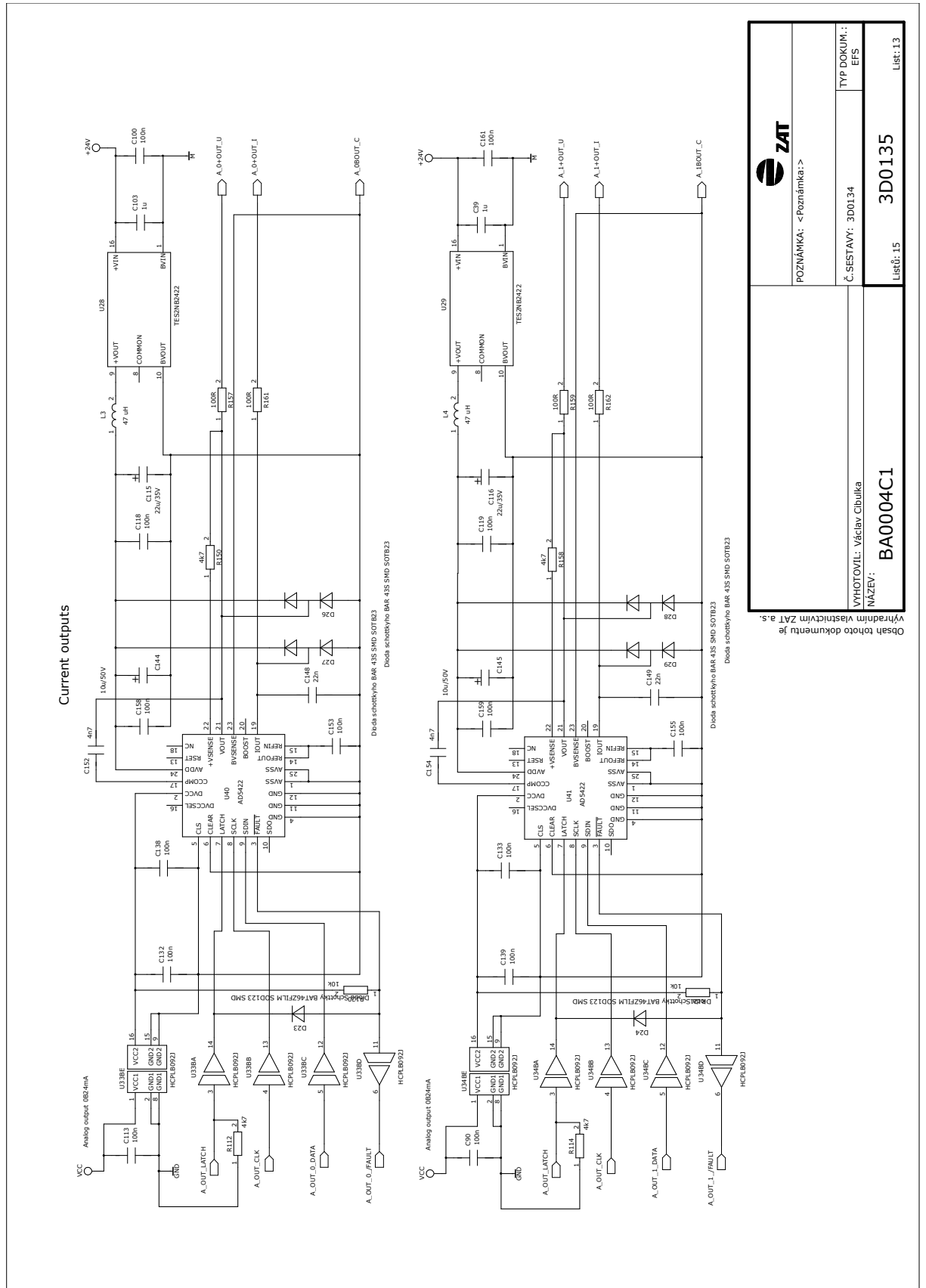
I) AIN2



<b>ZAT</b>	
POZNÁMKA: <Poznámka:>	
Č. SESTAVY: 3D0134	TYP DOKUM.: EFS
NÁZEV: BA0004C1	
Listů: 15	3D0135
List: 12	

Obsah tohoto dokumentu je vřádním vlastním ZAT a.s.

m) AOUT0-1

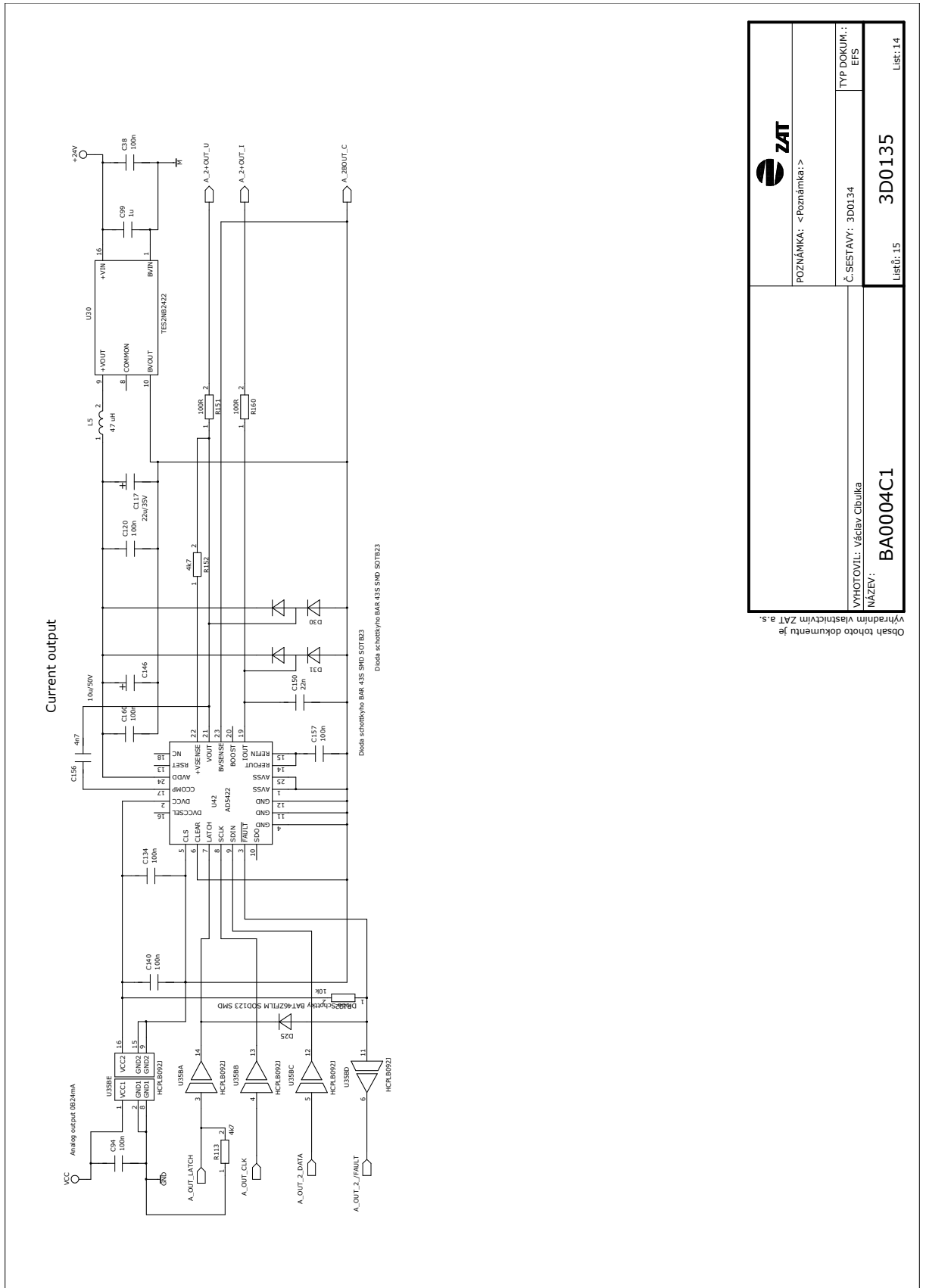


<b>ZAT</b>	
POZNÁMKA: -Poznámkat:->	
TYP DOKUM.: EFS	Č. SESTAVY: 3D0134
VYHOTOVIL: Václav Cibulka NÁZEV: BA0004C1	
Listů: 15	3D0135
List: 13	

Obsah tohoto dokumentu je výhradním vlastnictvím ZAT a.s.



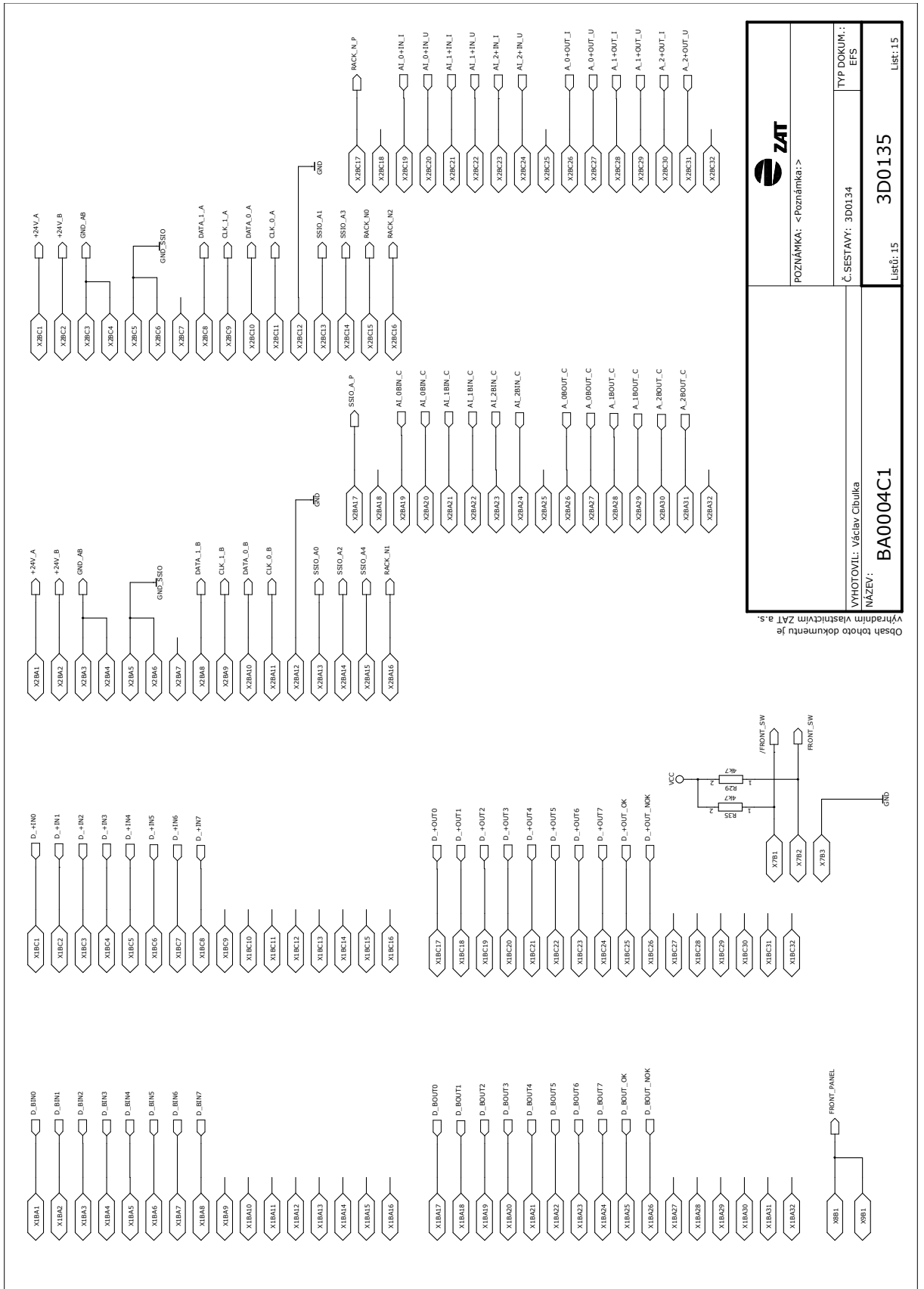
n) AOUT2



POZNÁMKA: -Poznámka:->	
Č. SESTAVY: 3D0134	TYP DOKUM.: EFS
MAZEV: BA0004C1	3D0135
Listů: 15	List: 14

Výhradním vlastnictvím ZAT a.s.  
Obsah tohoto dokumentu je

o) X1,X2, FRONT



## II. popis konektorů

## a) konektor X1

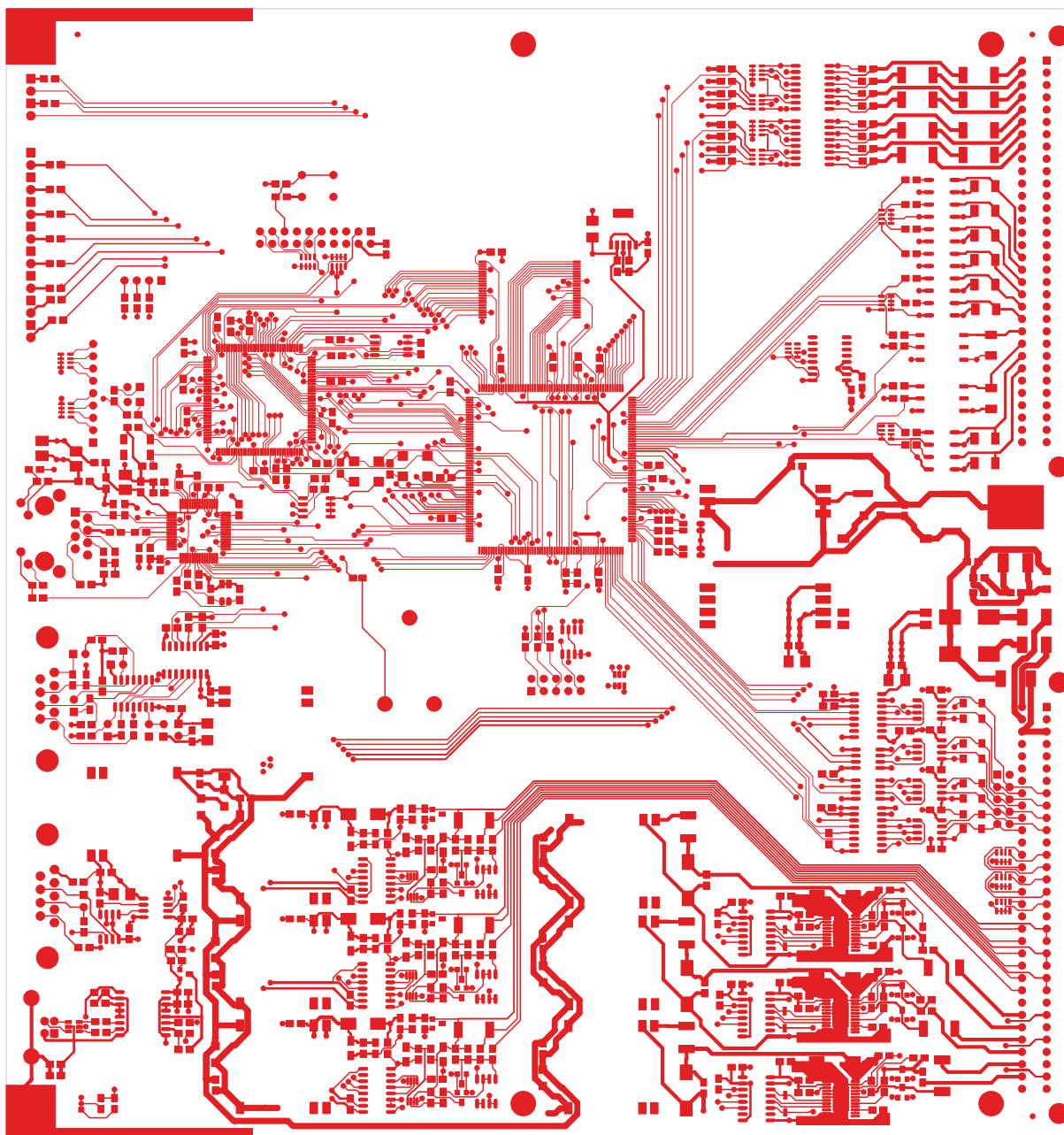
X1					
Pin	Signál	Funkce	Pin	Signál	Funkce
A1	D_-IN0	Digitální vstup	C1	D_+IN0	Digitální vstup
A2	D_-IN1	Digitální vstup	C2	D_+IN1	Digitální vstup
A3	D_-IN2	Digitální vstup	C3	D_+IN2	Digitální vstup
A4	D_-IN3	Digitální vstup	C4	D_+IN3	Digitální zem
A5	D_-IN4	Digitální vstup	C5	D_+IN4	Digitální vstup
A6	D_-IN5	Digitální vstup	C6	D_+IN5	Digitální vstup
A7	D_-IN6	Digitální vstup	C7	D_+IN6	Digitální vstup
A8	D_-IN7	Digitální vstup	C8	D_+IN7	Digitální vstup
A9	NC	Nepřipojeno	C9	NC	Nepřipojeno
A10	NC	Nepřipojeno	C10	NC	Nepřipojeno
A11	NC	Nepřipojeno	C11	NC	Nepřipojeno
A12	NC	Nepřipojeno	C12	NC	Nepřipojeno
A13	NC	Nepřipojeno	C13	NC	Nepřipojeno
A14	NC	Nepřipojeno	C14	NC	Nepřipojeno
A15	NC	Nepřipojeno	C15	NC	Nepřipojeno
A16	NC	Nepřipojeno	C16	NC	Nepřipojeno
A17	D_-OUT0	Digitální výstup	C17	D_+OUT0	Digitální výstup
A18	D_-OUT1	Digitální výstup	C18	D_+OUT1	Digitální výstup
A19	D_-OUT2	Digitální výstup	C19	D_+OUT2	Digitální výstup
A20	D_-OUT3	Digitální výstup	C20	D_+OUT3	Digitální výstup
A21	D_-OUT4	Digitální výstup	C21	D_+OUT4	Digitální výstup
A22	D_-OUT5	Digitální výstup	C22	D_+OUT5	Digitální výstup
A23	D_-OUT6	Digitální výstup	C23	D_+OUT6	Digitální výstup
A24	D_-OUT7	Digitální výstup	C24	D_+OUT7	Digitální výstup
A25	D_-OUT_OK	Digitální výstup	C25	D_+OUT_OK	Digitální výstup
A26	D_-OUT_NOK	Digitální výstup	C26	D_+OUT_NOK	Digitální výstup
A27	NC	Nepřipojeno	C27	NC	Nepřipojeno
A28	NC	Nepřipojeno	C28	NC	Nepřipojeno
A29	NC	Nepřipojeno	C29	NC	Nepřipojeno
A30	NC	Nepřipojeno	C30	NC	Nepřipojeno
A31	NC	Nepřipojeno	C31	NC	Nepřipojeno
A32	NC	Nepřipojeno	C32	NC	Nepřipojeno

## b) konektor X2

X2					
Pin	Signál	Funkce	Pin	Signál	Funkce
A1	+24V_A	Napájení – linka A	C1	+24V_A	Napájení – linka A
A2	+24V_B	Napájení – linka B	C2	+24V_B	Napájení – linka B
A3	GND_AB	Zem napájení	C3	GND_AB	Zem napájení
A4	GND_AB	Zem napájení	C4	GND_AB	Zem napájení
A5	SSIO_GND	Zem komunikace SSIO2	C5	SSIO_GND	Zem komunikace SSIO2
A6	SSIO_GND	Zem komunikace SSIO2	C6	SSIO_GND	Zem komunikace SSIO2
A7	NC	Nepřipojeno	C7	NC	Nepřipojeno
A8	SSIO_-DATA_1	Komunikace SSIO2	C8	SSIO_+DATA_1	Komunikace SSIO2
A9	SSIO_-CLK_1	Komunikace SSIO2	C9	SSIO_+CLK_1	Komunikace SSIO2
A10	SSIO_-DATA_0	Komunikace SSIO2	C10	SSIO_+DATA_0	Komunikace SSIO2
A11	SSIO_-CLK_0	Komunikace SSIO2	C11	SSIO_+CLK_0	Komunikace SSIO2
A12	GND	Digitální zem	C12	GND	Digitální zem
A13	SSIO_A0	Adresace komunikace SSIO2	C13	SSIO_A1	Adresace komunikace SSIO2
A14	SSIO_A2	Adresace komunikace SSIO2	C14	SSIO_A3	Adresace komunikace SSIO2
A15	SSIO_A4	Adresace komunikace SSIO2	C15	RACK_N0	Adresace RACK
A16	RACK_N1	Adresace RACK	C16	RACK_N2	Adresace RACK
A17	SSIO_A_P	SSIO2 parita	C17	RACK_N_P	Rack parita
A18	NC	Nepřipojeno	C18	NC	Nepřipojeno
A19	A_0-IN_C	Analogový vstup 0 zem	C19	A_0+IN_I	Analogový vstup 0 proud
A20	A_0-IN_C	Analogový vstup 0 zem	C20	A_0+IN_U	Analogový vstup 0 napětí
A21	A_1-IN_C	Analogový vstup 1 zem	C21	A_1+IN_I	Analogový vstup 1 proud
A22	A_1-IN_C	Analogový vstup 1 zem	C22	A_1+IN_U	Analogový vstup 1 napětí
A23	A_2-IN_C	Analogový vstup 2 zem	C23	A_2+IN_I	Analogový vstup 2 proud
A24	A_2-IN_C	Analogový vstup 2 zem	C24	A_2+IN_U	Analogový vstup 2 napětí
A25	NC	Nepřipojeno	C25	NC	Nepřipojeno
A26	A_0-OUT_C	Analogový výstup 0 zem	C26	A_0+OUT_I	Analogový výstup 0 proud
A27	A_0-OUT_C	Analogový výstup 0 zem	C27	A_0+OUT_U	Analogový výstup 0 napětí
A28	A_1-OUT_C	Analogový výstup 1 zem	C28	A_1+OUT_I	Analogový výstup 1 proud
A29	A_1-OUT_C	Analogový výstup 1 zem	C29	A_1+OUT_U	Analogový výstup 1 napětí
A30	A_2-OUT_C	Analogový výstup 2 zem	C30	A_2+OUT_I	Analogový výstup 2 proud
A31	A_2-OUT_C	Analogový výstup 2 zem	C31	A_2+OUT_U	Analogový výstup 2 napětí
A32	NC	Nepřipojeno	C32	NC	Nepřipojeno

## II. DPS

### a) DPS strana spojů Top



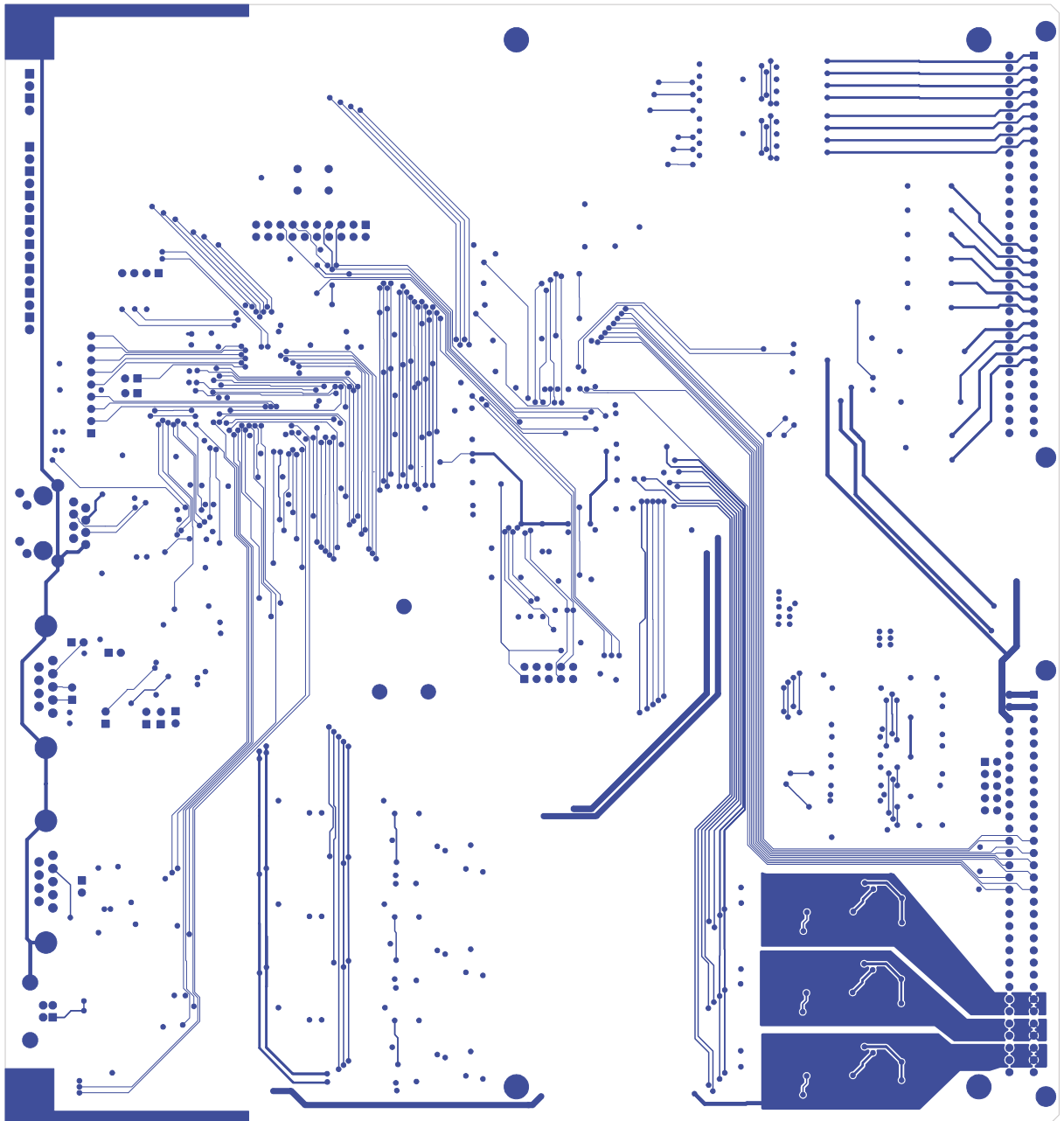
b) DPS vnitřní napájecí vrstva Vcc



c) DPS vnitřní vrstva GND

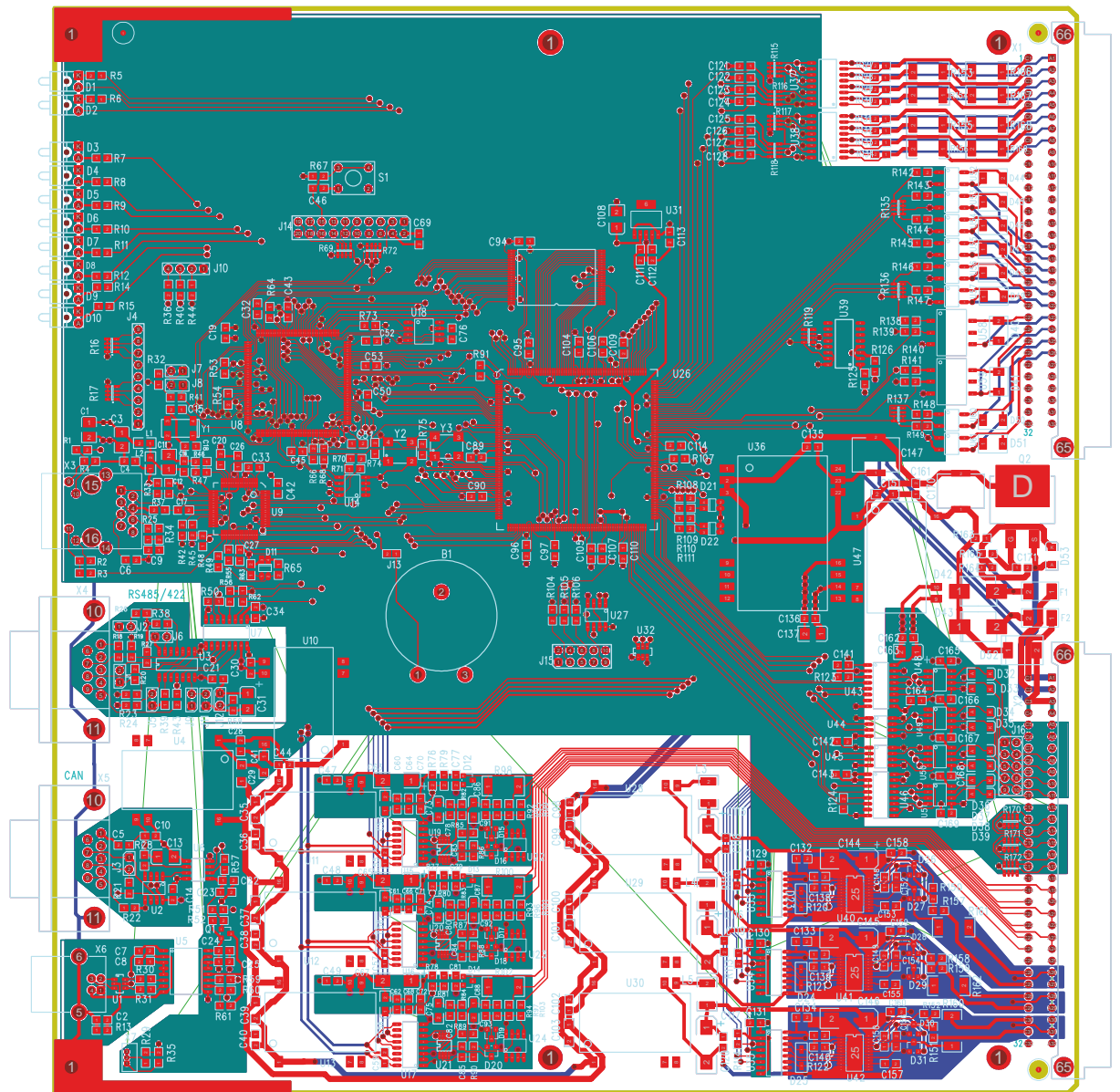


d) DPS strana spojů Bottom

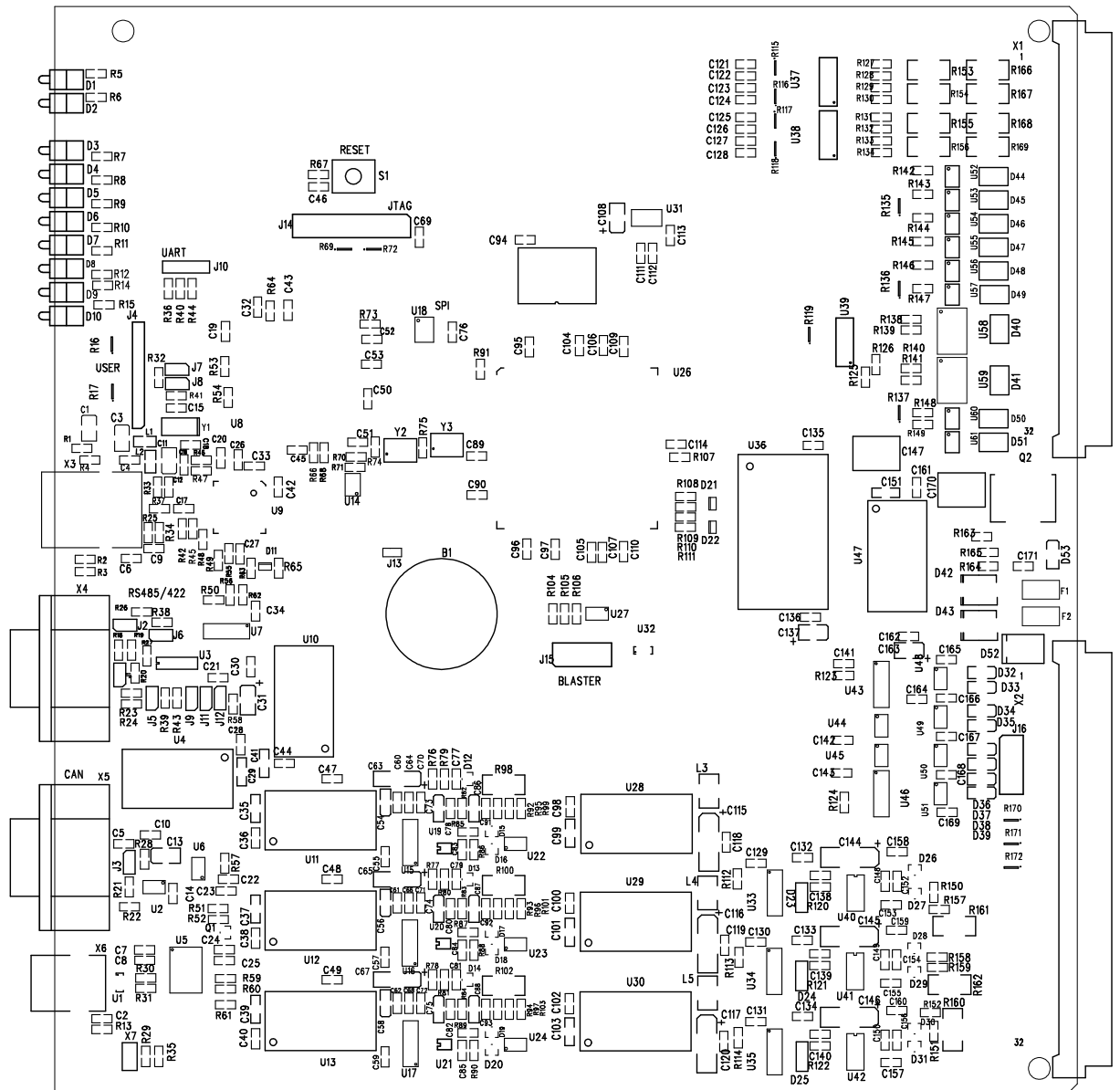




e) DPS náhled na celek



f) DPS rozmístění součástek



## III. seznam součástek

REFERENCE	TYP	HODNOTA
B1	Baterie CR 2430 HORIZ GM542-012	
C1, C3, C11	Kondenzátor CTS 10U/6V3 3528 vel. B SMD	10uF
C112	Kondenzátor C0805 0,01UF(10nF) X7R 50V SMD	10nF
C115-C117	Kondenzátor CTS 22U/35V 7343 vel.D SMD	22uF/35V
C12, C17	Kondenzátor C0805 10PF COG 50V SMD	10pF
C13, C31, C108, C137, C163	Kondenzátor CTS 4U7/10V 3528 vel. B SMD	4u7/10V
C14, C21, C42, C69, C171	Kondenzátor C0805 220NF X7R 50V SMD	220nF
C144-C146	Kondenzátor CTS 10u/50V 7343 vel.D SMD	10u/50V
C147, C170	Kondenzátor CF LDEDE 1U/63V 2824 10% SMD...	1u/63V
C15, C18	Kondenzátor C0805 22PF NPO 50V SMD	22pF
C152, C154, C156	Kondenzátor C0805 X7R 4N7/10% 50V SMD	4n7
C2	Kondenzátor C0805 X7R 4N7/10% 50V SMD	4n7
C29, C35, C37, C39, C41, C99, C101, C103, C151	Kondenzátor CK 1U/50V 1206 X7R SMD	1uF
C32, C52	Kondenzátor C0805 2u2 X7R 10%?16V SMD...	2u2
C4-C10, C16, C19, C20, C22-C28, C30, C33, C34, C36, C38, C40, C43, C44-C50, C51, C53, C55, C57, C59-C62, C64, C66, C68, C70-C72, C76- C82, C89, C90, C94-C98, C100, C102-C107, C109-C111, C113, C114, C118-C136, C138-C143, C153, C155, C157-C162, C164-C169	Kondenzátor C0805 100NF X7R 50V SMD	100nF
C54, C56, C58, C73-C75, C86, C87, C88	Kondenzátor CTS 4U7/10V 3216 vel. A SMD	4u7/10V
C63, C65, C67	Kondenzátor CTS 10U/25V 6032 vel.C SMD	10u/F25V
C83-C85, C148-C150	Kondenzátor C0805 22NF X7R 50V SMD	22nF
C91-C93	Kondenzátor C0805 5N6 X7R 50V SMD	5n6
D1	LED 09-0018-64 žlutá/zelená 20mA Elma	žlutá/zelená
D11, D21, D22	LED HSMF-C157 SMD Zelená-oranžová	
D12, D13, D14	IO LM 4040CIM3-2.5 SMD SOT23	2,5V
D15-D20, D26, D27-D31	Dioda schottkyho BAR 43S SMD SOT-23	
D2	LED 09-0014-60 červená/zelená 20mA Elma	zelená/cervená
D23-D25	Dioda Schottky BAT46ZFILM SOD123 SMD	
D3-D6	LED 09H0011-62 zelená 3mm 2MA	zelená
D32-D39	Dioda BZV55 C2V7 SMD	2.7V
D40, D41, D44-D51	Transil SMBJ85CA SMD	
D42, D43	Dioda S3M DO-214AB SMD	
D52	Transil SMCJ28A SMD	
D53	Dioda BZV55 C8V2 SMD	
D7, D10	LED 09H0012-62 žlutá 3mm 2MA	žlutá
D8, D9	LED pole 09H0010-62 rudé ELMA	cervená
F1, F2	Pojistka NANO SMF SLO-BLO 2,5A R45202.5 SMD	2,5A
J1-J9, J11, J12	Lišta kontaktní SL11/124/2G	2 x 1 pin
J10	Lišta kontaktní SL11/124/36G /PIN/	4 x 1 pin
J13		2 x 1 pin
J14	Konektor SL 22/124/30G	2x10 pin

J15, J16	Konektor SL 22/124/30G	5 x 2 piny
J4	Lišta kontaktní SL11/124/36G /PIN/	9 x 1 pin
L1, L2	Perla feritová smd 0805 74279205	
L3, L4, L5	Tlumivka B82432A1473K 47uH SMD 1812-A	47 uH
Q1	Tranzistor BC 807-40 SMD ESDS	BC807
Q2	Tranzistor IRL 540NS (D2Pak) SMD	
R1, R3, R5, R6, R18, R20, R21, R49, R55, R108-R111	Rezistor 0805 120R/1% SMD	120R
R115, R117, R119, R135-R137	Rezistor CRA06S0803562G 4x5k6 SMD	5k6
R13	Rezistor 0805 1M/1% SMD	1M
R153-R156, R166-R169	Rezistor CR 2512 2K7/5% SMD	2k7
R16, R17, R116, R118, R170-R172	Rezistor CRA06S0803223G 4X22K SMD	22k
R19, R23, R26, R27, R164, R165	Rezistor 0805 100K/1% SMD	100k
R2, R4, R22, R24, R28, R32, R38, R39, R41, R42, R45-R48, R50, R53-R58, R62-R66, R68, R73-R75, R104-R107, R120-R122	Rezistor 0805 10K/1% SMD	10k
R25, R33, R34, R37	Rezistor R 0805 49R9 1% 100ppm SMD	49R9 1%
R29, R35, R112-R114, R150, R152, R158, R163	Rezistor 0805 4K7/1% SMD	4k7
R30, R31, R59, R60	Rezistor 0805 22R/1% SMD	22R
R36, R40, R151, R157, R159	Rezistor 0805 100R/1% SMD	100R
R44, R76-R78	Rezistor 0805 10R/1% SMD	10R
R51	Rezistor 0805 2K7/1% SMD	2k7
R52, R125, R126	Rezistor 0805 27K 1% SMD	27k
R61, R79-R81	Rezistor 0805 1K5 1% SMD	1k5
R67, R91	Rezistor 0805 10K/1% SMD	2k2
R69, R72	Rezistor CRA06S0803103G 4X10K 1% SMD	10k
R7-R12, R14, R15, R43, R127-R134, R138, R140, R142-R149	Rezistor 0805 330R 1% SMD	330R
R70, R71, R123, R124, R139, R141	Rezistor 0805 2K2 1% SMD	2k2
R82-R84, R95-R97	Rezistor 0805 3K6/1% SMD	3k6
R85, R87, R89, R92-R94	Rezistor 0805 5k6 1% 100ppm SMD...	5k6
R86, R88, R90	Rezistor 0805 100R/0,1% SMD	100R
R98, R100, R102, R160-R162	Rezistor CR 2512 100R/5% SMD	100R
R99, R101, R103	Rezistor 0805 33K 1% SMD	33k
S1	Vypínač B 6810	
U1	IO USBLC6-2SC6 /SOT23/ SMD	
U10-U13	IO TES 2N-2411 /TRACO/	
U14	IO AT 24C256BN-10SU-1.8	
U15-U17	IO HCPL 091J SMD	
U18	IO AT 25DF321-SU, 8S2, SMD	
U19-U21	IO AD7450ABRM MSOP8 SMD	
U2	IO SN 65HVD230 SMD	
U22-U24	IO LT 1884CS8 SMD Linear	
U25	IO HM62V 16100LTI-5 TFP-48DA SMD...	
U26	IO EP1C12Q240C8 SMD	
U27	IO EPCS4SI8N SMD	
U28-U30	IO TES 2N-2422 Traco	

U3	IO MAX 13089ECSD	
U31	IO TPS73615DCQ SMD TI	
U32	IO AD 7814ART-500RL7 SMD /SOT23-6/	
U36	IO TES 5-2410WI Traco	
U37-U39	Optoclen TCMT 4600 SMD	
U4, U47	IO TES 2N-2410 Traco	
U40-U42	IO AD 5422AREZ 24 Lead TSSOP_EP SMD	
U48-U51	IO DS91C176TMA SMD	
U5	IO ADuM4160BRWZ SO16WB SMD	
U52-U57, U60	Optoclen AQY210KS SMD	
U58, U59	Relé SZD24CC SO6M1 SMD	
U6, U44, U45	IO HCPL 0931 SMD	
U61	Optoclen AQY410S SMD	
U7, U33, U34, U35, U43, U46	IO HCPL 092J SMD	
U8	IO STM32F207ZGT6 LQFP144 SMD	
U9	IO STE100P SMD	
X1, X2	Konektor 09 03 164 6921	
X3	Konektor RJ45 J00-0065 (10/100BASE-TX)...	
X4, X5	Konektor 09 65 162 6811	
X6	Konektor USB 292304-2 AMP	
X7	Konektor 53047-0310 MOLEX	
X8, X9		
Y1	Krystal Jauch SMQ32SL 32,768kHz SMD...	32.768kHz
Y2	Oscilátor VX3J 16MHz SMD	16MHz
Y3	Oscilátor VX3MH 25MHz SMD Jauch	25 MHz