



**ZÁPADOČESKÁ  
UNIVERZITA  
V PLZNI**

**FAKULTA ELEKTROTECHNICKÁ**

**Katedra aplikované elektroniky a telekomunikací**

# **DIPLOMOVÁ PRÁCE**

**Zařízení pro vysílání zpráv na sběrnici CAN**

**vedoucí práce: Ing. Michal Kubík, Ph.D.  
autor: Bc. Jakub Hrdlička**

**2012**



## **Anotace**

Předkládaná diplomová práce je zaměřena na vysílání zpráv na sběrnici CAN. Zařízení bude zprávy měnit v závislosti vnějších digitálních vstupů. Logika změny dat bude ovládána prostřednictvím PC připojeného přes USB port.

## **Klíčová slova**

Sběrnice CAN, CAN transceiver, vysílání a příjem dat na sběrnici CAN, řadič CAN, řadič LIN, 32-bitové mikrokontroléry ARM.

## **Abstract**

The present work is aimed on broadcast messages on the CAN bus. The device will change these messages depending on external digital inputs. Variation of the data will be controlled through a PC connected via USB port.

## **Key words**

CAN bus, CAN transceiver, transmit and receive data on the CAN bus, CAN controller, LIN controller, 32-bit ARM microcontrollers.

## **Prohlášení**

Předkládám tímto k posouzení a obhajobě diplomovou práci, zpracovanou na závěr studia na Fakultě elektrotechnické Západočeské univerzity v Plzni. Prohlašuji, že jsem tuto diplomovou práci vypracoval samostatně, s použitím odborné literatury a pramenů uvedených v seznamu, který je součástí této diplomové práce. Dále prohlašuji, že veškerý software, použitý při řešení této bakalářské práce, je legální.

V Plzni dne 3.5.2012

Jakub Hrdlička

.....

## **Poděkování**

Tímto bych rád poděkoval vedoucímu diplomové práce Ing. Michalu Kubíkovi, Ph.D. za cenné připomínky, přínosné návrhy a metodické vedení práce. Dále pak všem členům Katedry aplikované elektroniky za rady při konstrukci a návrhu zařízení. V neposlední řadě bych rád vyjádřil velké díky svým rodičům za morální a finanční podporu při studiu na ZČU v Plzni.

## Obsah

<b>Seznam zkratk a použitých symbolů .....</b>	<b>9</b>
<b>Úvod .....</b>	<b>10</b>
<b>1 Výběr mikrokontroléru .....</b>	<b>11</b>
1.1 Výběr podle kritérií.....	12
<b>2 Architektura ARM.....</b>	<b>14</b>
2.1 Historie.....	14
2.2 Technologie ARM .....	14
2.3 Označení architektur ARM.....	16
<b>3 Komunikační sběrnice .....</b>	<b>20</b>
3.1 Sběrnice CAN (Controller Area Network) .....	21
3.2 Sběrnice LIN (Local Interconnect Network).....	25
3.3 Porovnání sběrnice CAN a LIN.....	26
<b>4 Návrh zařízení pro vysílání zpráv na sběrnici CAN a LIN.....</b>	<b>27</b>
<b>5 Specifikace požadavků.....</b>	<b>28</b>
<b>6 Strukturní schéma .....</b>	<b>29</b>
6.1 Strukturní schéma část I.....	29
6.2 Strukturní schéma část II .....	31
6.3 Strukturní schéma část III .....	32
6.4 Kompletní strukturní schéma.....	33
<b>7 Implementace zařízení CANtron II.....</b>	<b>35</b>
7.1 Schéma zapojení CANtronII.....	35
7.1.1 Schéma zapojení CANtronII – Zdroje napětí .....	36
7.1.2 Schéma zapojení CANtronII – CPU .....	36
7.1.3 Schéma zapojení CANtronII – Level shifters & switches .....	38
7.1.4 Schéma zapojení CANtronII – Komunikační moduly .....	40
7.1.4.1 Komunikační modul – část LIN.....	42
7.1.4.2 Komunikační modul – část CAN High Speed .....	43
7.1.4.3 Komunikační modul – část CAN Low Speed.....	44
7.1.5 Schéma zapojení CANtronII – Konektory.....	45
7.1.6 Schéma zapojení CANtronII – Signalizace a propojení .....	48
7.2 Použité ESD ochrany .....	49
7.3 Prostorový model zařízení CANtronII.....	52
<b>8 Programová část zařízení CANtronII.....</b>	<b>54</b>
8.1 CANtron Control Panel.....	56
<b>Závěr .....</b>	<b>59</b>
<b>Literatura a použité internetové zdroje.....</b>	<b>60</b>

<b>Literatura a použité internetové zdroje</b> .....	<b>60</b>
<b>Seznam příloh</b> .....	<b>61</b>
<b>Přílohy</b> .....	<b>62</b>
Schéma zapojení CANtronII - Zdroje napětí A).....	62
Schéma zapojení CANtronII - Zdroje napětí B).....	63
Schéma zapojení CANtronII – CPU.....	64
Schéma zapojení CANtronII – Komunikační modul 1 - LIN.....	65
Schéma zapojení CANtronII – Komunikační modul 1 – CAN High Speed.....	66
Schéma zapojení CANtronII – Komunikační modul 1 – CAN Low Speed.....	67
Schéma zapojení CANtronII – Komunikační modul 2 – LIN.....	68
Schéma zapojení CANtronII – Komunikační modul 2 – CAN High Speed.....	69
Schéma zapojení CANtronII – Komunikační modul 2 – CAN Low Speed.....	70
Schéma zapojení CANtronII – Konektory A).....	71
Schéma zapojení CANtronII – Konektory B).....	72
Schéma zapojení CANtronII – Konektory C).....	73
Schéma zapojení CANtronII – Level shifters & switches A).....	74
Schéma zapojení CANtronII – Level shifters & switches B).....	75
Schéma zapojení CANtronII – Signalizace a propojení A).....	76
Schéma zapojení CANtronII – Signalizace a propojení B).....	77
<b>Výrobní výstup – TOP layer</b> .....	<b>78</b>
<b>Výrobní výstup – TOP solder</b> .....	<b>79</b>
<b>Výrobní výstup – BOTTOM layer</b> .....	<b>80</b>
<b>Výrobní výstup – BOTTOM solder</b> .....	<b>81</b>
<b>Seznam součástek CANtronII A)</b> .....	<b>82</b>
<b>Seznam součástek CANtronII B)</b> .....	<b>83</b>
<b>Obsah příloženého CD</b> .....	<b>84</b>



## Seznam zkratek a použitých symbolů

EME	-	Electromagnetic Emission
ESD	-	Electrostatic Discharge
DMIPS	-	Vztažená jednotka rychlosti na daný testovací program výkonu CPU
VLIW	-	Very Long Instruction Word
MMU	-	Memory Management Unit
ABS	-	Anti-lock Brake System
UART	-	Universal Asynchronous Receiver and Transmitter
SDVR	-	Step Down Voltage Regulator
LDO	-	Low Dropout Voltage
CPU	-	Central Processing Unit
JTAG	-	Join Test Action Group
ISP	-	In System Programming
SWD	-	Serial Wire Debug
DPS	-	Deska Plošných Spojů
EMI	-	Electro Magnetic Interferences

## Úvod

Elektronická zařízení v automobilech neustále přibývají a v důsledku toho je třeba vyvíjet i prostředky k jejich testování. Dnešní vozidla jsou vybavena celou řadou elektronických řídicích systémů. Komplexnost využívaných funkcí implementovaných v těchto nejrůznějších aplikacích si vynutila potřebu vzájemné komunikace. V běžných systémech je pro každý přenášený signál vyhrazena jediná přenosová linka, což se ale pro velký počet signálů stává finančně neúnosné. Přináší to i mnohé jiné komplikace z hlediska vysokého počtu vodičů určených pro přenos dat. Veškeré jednotky, které musí komunikovat mezi sebou, nebo s čidly a senzory jsou propojeny navzájem pomocí datových sběrnic určených pro automobilový průmysl. Mohou to být sběrnice CAN, LIN, FlexRay, atd. Jedním z důvodů použití těchto sběrnic je snížení nároků na centrální procesor a tím pádem poklesu jeho zatížení. Jako další jsou zde důvody zejména finanční a jiné, například odolnost vůči rušení EME<sup>1</sup>, ESD<sup>2</sup>.

Smyslem zařízení, které je předmětem této diplomové práce, bude vysílat i přijímat zprávy po sběrnici CAN, popř. LIN. Vhodně měnit obsah datového balíku v závislosti na digitálních vstupech a poslat je zpět pro cílová zařízení, která na tyto změny mají přednastaveným způsobem reagovat. Práci hodlám rozšířit o zmíněnou datovou komunikaci LIN a navíc obě tyto komunikace realizovat v páru. Tedy zařízení bude mít pro obě komunikace dvě samostatné funkční přijímací a vysílací jednotky. Výhodou bude zejména schopnost vytvoření vlastní sběrnice a tím pádem i lepší pozorovatelnost vlastností sběrnice nezávisle na externích připojených zařízeních.

---

<sup>1</sup> EME – electromagnetic emission

<sup>2</sup> ESD – electrostatic discharge

# 1 Výběr mikrokontroléru

Výběr vhodného mikrokontroléru pro koncovou aplikaci je ovlivněn mnoha faktory. Může jím být vybavenost, výkon, cena či dostupnost vývojových prostředků. Ve většině případů je to právě cena samotného procesoru a vývojových prostředků, která hraje velkou roli při úvahách o použití právě toho daného typu mikrokontroléru.

Budu-li brát v úvahu jen základní a nepostradatelné vlastnosti, zaměřím se na tyto:

- Výpočetní výkon - taktovací frekvence, rychlost DMIPS<sup>3</sup> (Dhrystone 2.1)
- Šířka datové sběrnice - standardní 16-ti bitové i 32-ti bitové sběrnice
- Periférie - potřeba a dostatečné zastoupení (Např. PWM, ADC, SCI, SPI, USART, CAN, USB, ETHERNET a mnoho dalších)
- Paměť - hraje vysokou roli ve výběru konkrétního čipu (dostatek programové a datové vnitřní paměti )
  - velikost paměti je přímo úměrná ceně kontroléru
- Dostupnost a kvalita vývojových prostředků - pro seznámení s procesorem je vhodné použít vývojový kit od výrobce
  - kvalitní kompilátor jazyka C a dostupnost simulátoru a prostředků pro ladění
- Dostupnost procesoru - pokud má být výsledná práce prototypem sériové výroby je vhodné zajistit dostupnost na trhu
- Čas pro vývoj - důležitý parametr, celkový čas na vývoj aplikace
  - seznamování se s novým prostředím významně prodlužuje dobu vývoje

---

<sup>3</sup> DMIPS – vztahená jednotka rychlosti na daný testovací program výkonu CPU

## 1.1 Výběr podle kritérií

Důležitým krokem v této práci byla volba vhodného mikrokontroléru a s tím spojené vývojové a ladící nástroje. Na trhu je nepřeberně produktů a zmapovat všechny nabízené procesory by nebylo příliš produktivní. Výběr kontroléru pro tuto aplikaci vycházel ze známých platforem a výrobců, kteří jsou osvědčeni a mají širokou podporu u vývojářů jak profesionálních tak amatérských. To mi také pomohlo se rychle orientovat při výběru a usnadnilo začít se studiem a první aplikací nového kontroléru.

Z hlavních výrobců kontrolérů jsem vybíral pouze ty, kteří nabízejí ve svých čípech periférie nutné pro mou práci. Tzn. musí obsahovat minimálně tyto: řadič CAN, USB a USART. V případě řadiče CAN jsem navíc požadoval dualitu. To mi výběr pomohlo zúžit na několik výrobců. Z těch jsem dále vybral ty, jejichž procesory jsou běžně dostupné na trhu ČR. Jsou to NXP Semiconductors, Texas Instruments, Freescale, Microchip a ST microelectronics.

- NXP Semiconductors

➤	Procesor:	LPC1758	cena: \$ 14.00
➤	Vývojový kit:	NXP LPC1343 DEVkit	cena: \$150.00
➤	Vývojové nástroje:	Segger-J-Link-Debugger	cena: 6850 Kč
		LPCXpresso's IDE	cena: free

- Texas Instruments

➤	Procesor:	LM3S2B93	cena: \$ 10.00
➤	Vývojový kit:	EKC – LM3S2965	cena: 1700 Kč
➤	Vývojové nástroje:	Code Composer studio	cena: \$ 795.00
		LM Flash programmer	cena: free

- Freescale

➤	Procesor:	MCF521x	cena: \$12.00
➤	Vývojový kit:	M5211demo kit	cena: 88.00 €
➤	Vývojové nástroje:	Code Warrior Development Studio	cena: \$1995.00
		Elipse IDE	

- Microchip

➤	Procesor:	PIC32MX57x	cena: 6.00 €
➤	Vývojový kit:	PIC32 Starter kit	cena: \$ 50.00
➤	Vývojové nástroje:	MPLAB In Circuit Debugger	cena: \$ 190.00
		MPLAB IDE	v ceně
		MPLAB C Compiler for PIC32	v ceně

- ST microelectronics

➤	Procesor:	STM32F207x	cena: \$ 12.50
➤	Vývojový kit:	STM3220G-EVAL	cena: \$ 350.00
➤	Vývojové nástroje:	ST-LINK	cena: \$ 13.00
		Attolic TrueStudio	cena: free

To je stručný přehled mikrokontrolérů, které jsou snadno dostupné a poměrně často používané pro automobilní účely. Lze vidět, že někteří výrobci mají sice poměrně dostupný hardware, ale software ve finančním nepoměru. Z dalšího prostudování referencí o jednotlivých kontrolérech jsem se rozhodl oslovit firmu ST microelectronics o zaslání vzorku procesoru řady F2, která disponuje duálním řadičem sběrnice CAN s názvem STM32F205ZGT6. Obratem mi byl nabídnut o řadu vyšší procesor STM32F207VGT6, který nad míru splňoval mé požadavky a navíc obsahoval Ethernet rozhraní. To jsem pochopitelně nevyužil, neboť to nebylo cílem této práce. K seznámení se s tímto procesorem s jádrem ARM Cortex – M3 jsem využil vývojový kit, který mi byl zapůjčen Katedrou aplikované elektroniky. Z vývojových nástrojů jsem po delším výběru zvolil Attolic TrueStudio, jelikož zde byla možnost registrace na studentský účet a s tím spojené licence zdarma. O technologii ARM se zmíním v další kapitole této práce.

## 2 Architektura ARM

### 2.1 Historie

Architektura mikroprocesoru definuje instrukční soubor a programátorský model mikroprocesoru (registry, možnosti při zpracování přerušení, formáty instrukcí, typy zpracovávaných dat atd.). Každý mikroprocesor se může lišit ve výkonu, v integrovaných součástech podle toho, pro jaký účel byl navržen. Architektura ARM je založena na použití redukované instrukční sady (RISC). Instrukční soubor a s ním související dekodovací obvody jsou mnohem jednodušší oproti návrhu CISC. Hlavní výhody jsou vyšší rychlost a menší rozměry. ARM je zkratka, která skrývá název firmy Acorn Risc Machines. Tato firma byla založena v první polovině 80. let minulého století a kladla si za cíl vytvořit mikroprocesor, který by dosahoval co nejmenších latencí vstup/výstup (rychlá odezva na přerušení). V dubnu 1985 byl dokončen mikroprocesor ARM1. Jednalo se o první komerční RISC procesor. Byl tvořen méně než 25.000 tranzistory. Následující rok byl vypuštěn ARM2 disponující 32-bitovou datovou a adresovou sběrnici, mohl adresovat 64MB programu a disponoval 16-ti 32-bitovými registry. Byl nejjednodušším 32-bitovým mikroprocesorem, obsahoval 30.000 tranzistorů. Na konci 90. let došlo k rozdělení firmy a její tým návrhářů založil Advanced Risc Machine Limited (ARM Ltd.). Tato firma nevyrábí procesory, ale jejich návrh. Na tyto návrhy poté prodává licence ostatním výrobcům mikrokontrolérů [2].

### 2.2 Technologie ARM

ARM (Advanced Risc Machines) v dnešní době představuje velmi efektivní způsob použití jednočipových RISC mikrokontrolérů v nejrůznějších zařízeních. Parametry jako rozměry čipu (cca 0.5-4 mm<sup>2</sup>), spotřeba (cca 0.15-0.3 mW/MHz) a napájení jádra (cca 1.2-5V) jsou hlavními důvody pro použití těchto procesorů v celém spektru moderní elektroniky.

Rozšířením instrukční sady ARM se vyvinula instrukční sada Thumb. Ta vyžaduje pouze 16-bitovou šířku operačního kódu instrukce a tím i poloviční aktivitu datové sběrnice, což má za následek nižší výkonovou spotřebu a tím i úsporu paměti programu. Sada instrukcí Thumb je podmnožina instrukcí ARM, zabalená do poloviční šířky operačního kódu. Znamená to, že veškeré Thumb instrukce se pro vlastní vykonávání instrukčního slova rozbalí na 32

bitovou šířku - tedy na patřičnou instrukci sady ARM. Vývojáři tak mohou kombinovat instrukční sadu ARM a Thumb tak, jak je možné pro úsporu paměti a času. Vlastní rozbalení Thumb instrukce na instrukci ARM nepotřebuje žádný instrukční cyklus navíc. Pro zlepšení výkonu a úspory paměti byla na základě sady Thumb vyvinuta instrukční sada Thumb-2.

ARM Jazelle je technologie pro podporu Javy. V době několika operačních systémů dává volnost vývojářům spouštět Java programy na libovolné platformě. S vývojem multimédií byla vyvinuta SIMD (Single Instruction Multiple Data) technologie, která umí efektivně používat velká datová pole. Jádra ARM s implementovanou podporou SIMD jsou používána v softwarových oblastech jako audio a video kodeky, kde se díky SIMD může zvýšit výkon až 4-krát bez změny příkonu jádra. Jádro ARM může být také rozšířeno o některé 16-ti nebo 32-bitové aritmetické Operace, tedy o DSP rozšíření. Šetří se zde energie, čas a komplikovanost systému s dvěma jádry (řízení + DSP). Aplikace jádra ARM s rozšířením DSP zahrnují např. zařízení pro ukládání velkých dat (řízení HDD) a automatické navádění satelitu. Technologie ARM TrustZone poskytuje zabezpečení pro otevřené operační systémy - tzv. open OS. Zaručuje, že data která zákazník využívá jsou řádně zabezpečena. Typickým představitelem je GSM bankovníctví a placené GSM služby. Technologie ARM Intelligent Energy Manager (IEM) řeší pomocí složitějších adaptivních algoritmu dynamické předpovídání vytíženosti CPU a dle toho nastaví jeho výkon. Znamená to výraznou úsporu el. energie, která se uplatní hlavně v bateriemi napájených zařízeních, jako jsou mobilní telefony. Pro multi-processorový systém jádra byla vyvinuta architektura ARM OptimoDE. Jedná se o VLIW<sup>4</sup> datové konfigurovatelnou architekturu zaměřenou na neustálé zpracování dat. OptimoDE je zatím jednou z nejlepších kombinací pokročilé úrovně procesoru, robustní funkčnosti, spotřeby a integrace na čip [2].

---

<sup>4</sup> VLIW – Very Long Instruction Word

## 2.3 Označení architektury ARM

- ARM1, ARM2 - již se nevyrábí, pro dnešní využití jsou neperspektivní
- ARM3 - 32-bitové adresování, dnes již není ve výrobě
- ARM4 - přidány instrukce „LOAD“ a „STORE“ pro halfword (16 bitů), patří sem zástupci ARM7 a ARM9
- ARM5 - rodina ARM9E a ARM10E
- ARM6 - vysoký výkon, zpracování několika procesů, podpora multimédií, rodina ARM11

Pozn.: Význam písmen za číslem architektury

**E** - rozšíření instrukčního souboru o DSP instrukce

**M** - podpora 64-bitového násobení

**J** - podpora pro Javu (technologie Jazelle)

**T** - podpora 16-bitového instrukčního souboru Thumb

**T2** – podpora instrukčního souboru Thumb-2

### ➤ Rodina ARM7

- |            |  |
|------------|--|
| Vlastnosti | - výkon až 130 DMIPs při použití 0.13 μm výrobního procesu |
|            | - malé rozměry čipu a nízká spotřeba energie               |
|            | - podpora 16-bitového instrukčního souboru                 |
|            | - programové kompatibilní s ARM9, ARM9E a ARM10            |
| Aplikace   | - osobní audio přehrávače (MP3, WMA, AAC)                  |
|            | - digitální fotoaparáty                                    |
|            | - tiskárny Ink-jet/bubble-jet                              |



**➤ Rodina ARM9**

- Vlastnosti
- 5-ti stupňová celočíselná pipeline (výkon až 1.1 MIPS/MHz)
  - výkon až 300 DMIPS
  - MMU<sup>5</sup> jednotka podporující Windows CE, Symbian OS, Linux, Palm OS
  - 8kB/8kB nebo 16kB/16kB paměti cache (instrukční/datová)
- Aplikace
- video telefony, přenosné komunikátory, PDA
  - set-top boxy, herní konzole, MP3 přehrávače
  - tiskárny, digitální fotoaparáty, digitální video kamery

**➤ Rodina ARM11**

- Vlastnosti
- výkon 740 DMIPS resp. 2600 MIPS u multi-processorového řešení s technologií výroby 0.13 $\mu$ m
  - technologie Jazelle
  - spotřeba 0.6 mW/MHz při 0.13 $\mu$ m a napájení 1.2V
  - Intelligent Energy Manager (IEM) technologie
  - 8-stavová pipeline s predikcí skoku
  - 4kB až 64kB paměti cache
  - SIMD technologie pro zpracování videa [1]

---

<sup>5</sup> MMU - Memory management unit

### ➤ Rodina ARM Cortex

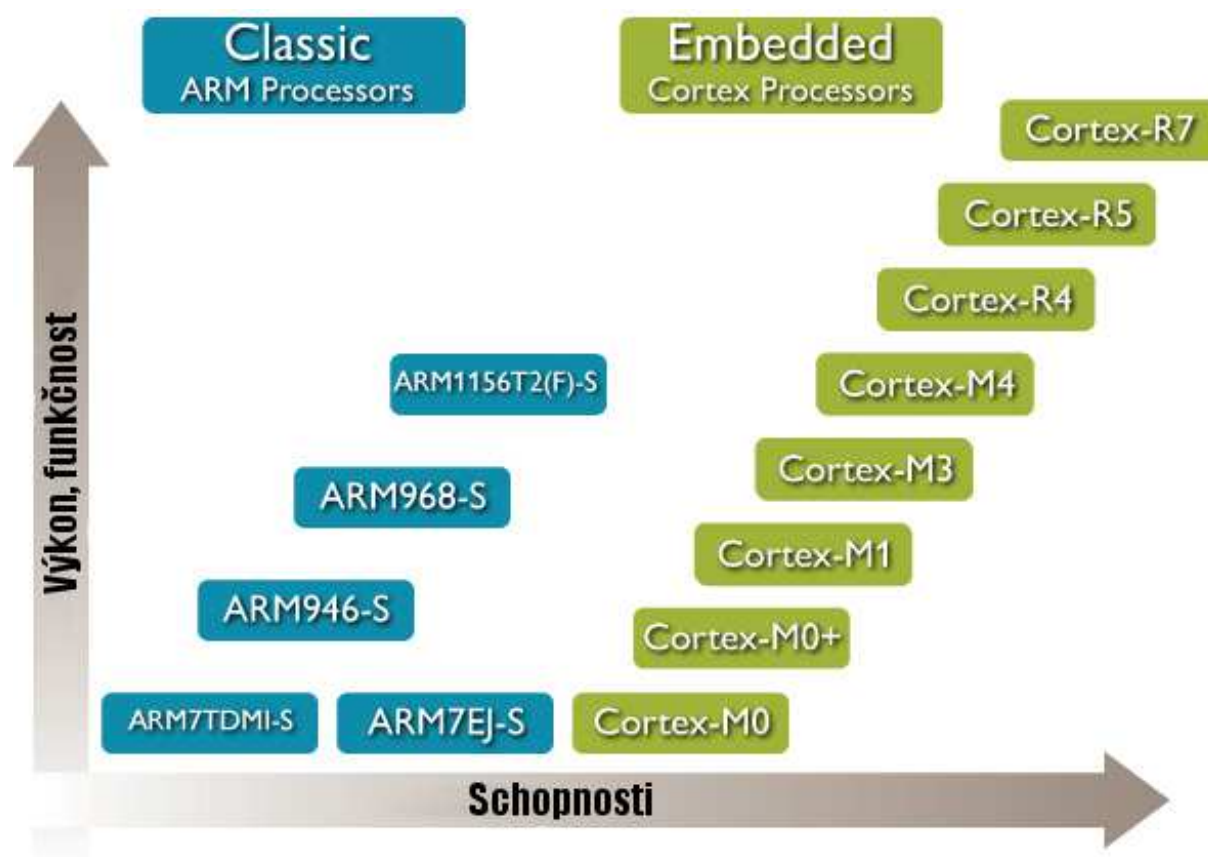
Rodina ARM Cortex zahrnuje typy ARM Cortex-A8, ARM Cortex-A9 MPCore, ARM Cortex-A9 Single Core Processor, ARM Cortex-M1, ARM Cortex-M3 a ARM Cortex-R4(F). Tyto procesory se vyrábí ve třech sériích. Každá obsahuje instrukční soubor Thumb-2.

- ARM Cortex-A - aplikační procesory určeny pro komplexní operační systémy a uživatelské aplikace, podporuje 32-bit ARM, Thumb a Thumb-2 instrukční soubory
- ARM Cortex-R - určeny do segmentu embedded systémů pro práci v reálném čase, podporují 32-bit ARM, Thumb a Thumb-2 instrukční soubory
- ARM Cortex-M - určeny do segmentu, kde je kladen důraz na nízkou cenu, podporuje pouze Thumb-2 instrukční soubor

### ARM Cortex M3

Nedostatky procesorů ARM7 byly do značné míry eliminovány novým jádrem ARM Cortex M3. Oproti ARM7 nabízejí zejména vyšší výpočetní výkon při stejné frekvenci hodin, rychlejší odezvu na přerušení, až 240 úrovní přerušení, výkonnější a paměťově úspornější instrukční soubor atd. Jako první nabídla vlastní čipy s tímto jádrem firma Luminary Micro s frekvencí jádra až 50MHz.

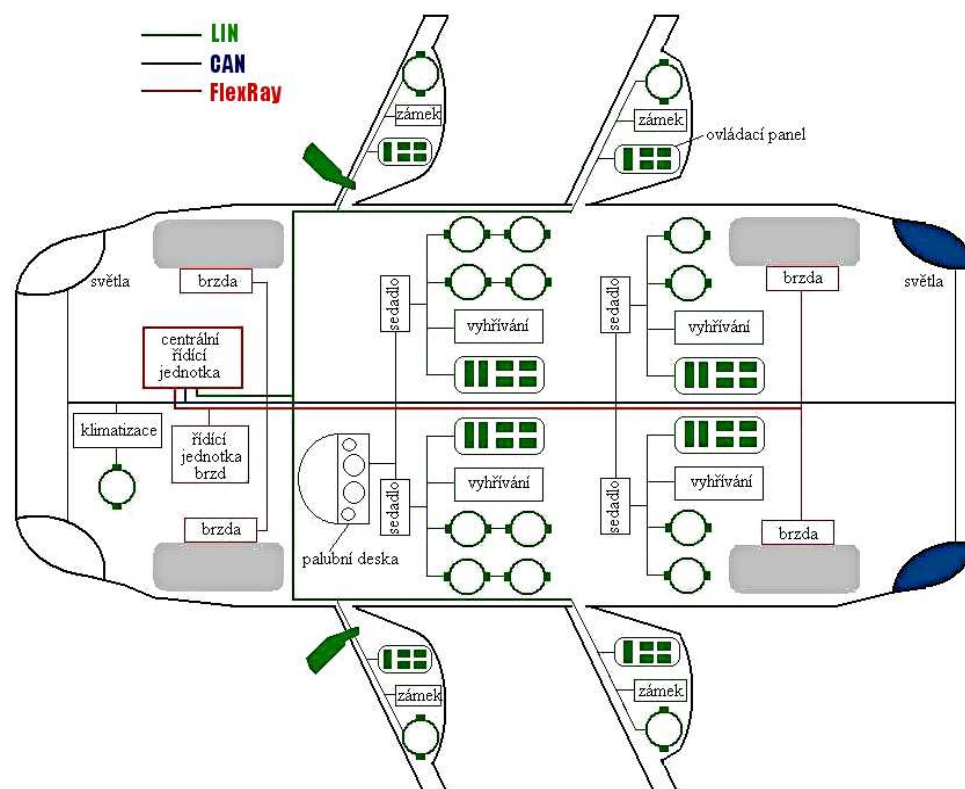
V dalších letech přišla s novou vylepšenou řadou procesorů s frekvencí 80MHz. Dalším velkým výrobcem je firma ST s řadou STM32 s frekvencí 72MHz, jejich další výhodou je 12-bitový AD převodník, celkem nabízejí cca 60 variant obvodů. Začátkem roku 2009 vyšly na trh procesory s Cortex M3 jádrem i firmy Actel a NXP s taktovací frekvencí až 100MHz [3].



Obr. 2.3.1 Přehled poměrů výkonu a schopností klasických a embedded ARM procesorů [1]

### 3 Komunikační sběrnice

V dnešních moderních automobilech lze nalézt tři typy komunikačních protokolů a těmi jsou FlexRay, CAN (Controller Area Network) a LIN (Local Interconnect Network). Na obrázku níže je znázorněna oblast použití zmíněných protokolů ve sběrnicové architektuře automobilu. Sběrnice FlexRay se používá pro aplikace vyžadující nejvyšší možné zabezpečení přenášené zprávy. Používá se pro aplikace bezpečnostního charakteru. Mezi tyto aplikace lze zahrnout ovládání brzdového systému (ABS<sup>6</sup>), nastavování podvozku, řídicí jednotky automobilu atd. Přenosová rychlost této sběrnice je až 20Mb/s. Sběrnice CAN je také určena pro spolehlivé doručení informace, ale její propustnost není tak vysoká jako u dříve zmíněné sběrnice FlexRay. Přenosová rychlost sběrnice CAN je do 1Mbit/s. Komunikační protokol LIN se ve sběrnicové architektuře automobilu používá pro nenáročné aplikace, které nevyžadují spolehlivé doručení informace. Mezi tyto aplikace lze zahrnout: elektrické stahování oken, elektronicky nastavitelná sedadla, elektronické ovládání zpětných zrcátek, elektronické ovládání posuvu střešního okna atd.



Obr. 3.1 Sběrnicová architektura v automobilu [5]

<sup>6</sup> ABS - Anti-lock brake system

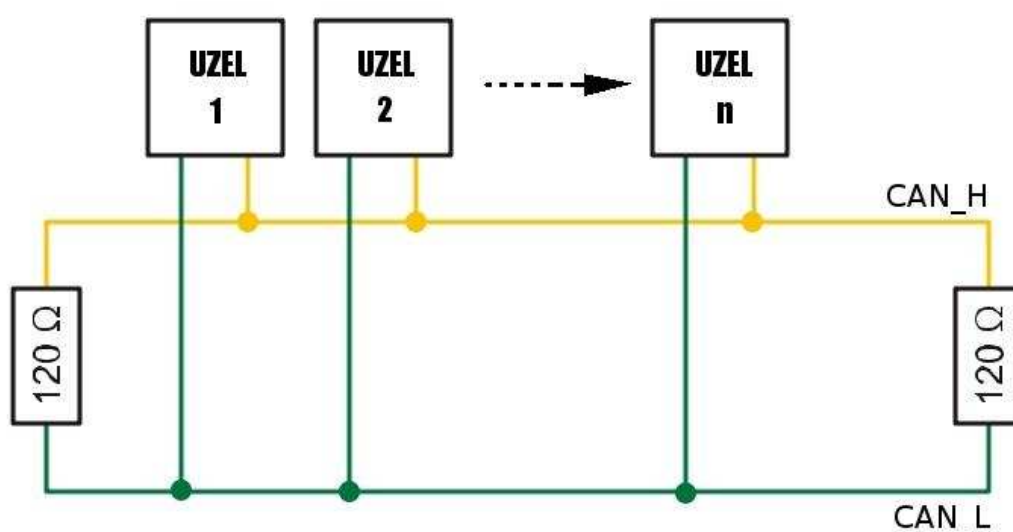
### 3.1 Sběrnice CAN (Controller Area Network)

Sběrnice CAN byla vyvinuta v 80. letech dvacátého století firmou Robert Bosch pro použití v automobilech. Podobně se pracovalo po celém světě na dalších automobilových sběrnících, např. firma VW spolu s firmou Telefunken pracovala na sběrnici ABUS, od které však VW upustilo a převzalo již v té době silně se prosazující sběrnici CAN. I když byla sběrnice CAN navržena pro automobilový průmysl, začala se hned od začátku prosazovat pro své dobré vlastnosti i v průmyslových aplikacích - v komunikaci řídicích systémů, čidel apod. Vzniklo sdružení CiA (Can in Automation), které pro průmyslové aplikace zavedlo standardizaci vyšších vrstev komunikačního protokolu - CAL (CAN Application Layer), CANopen, DeviceNet, ale i např. zapojení konektorů. Standard vyšších vrstev protokolu pro automobilové aplikace vznikl později po průmyslových standardech, byl nazván OSEK (z němčiny Offene Systeme und deren Schnittstellen für die Elektronik im Kraftfahrzeuge). První nasazení sběrnice CAN v automobilech proběhlo v roce 1991 ve voze Mercedes Benz třídy S. První nasazení sběrnice CAN ve VW a ŠKODA AUTO bylo v roce 1996 v komfortním systému u vozů Passat a Octavia.

Hlavní mezinárodní normy pro CAN v automobilech:

- ISO 11898 Road vehicles -- Interchange of digital information -- Controller area network (CAN) for high-speed communication
- ISO 11519-2 Road vehicles -- Low-speed serial data communication -- Part 2: Low-speed controller area network (CAN)
- SAE J1939 pro nákladní automobily a autobusy v USA
- SAE J2284 High Speed CAN (HSC) for Vehicle Applications at 500 kbps [6]

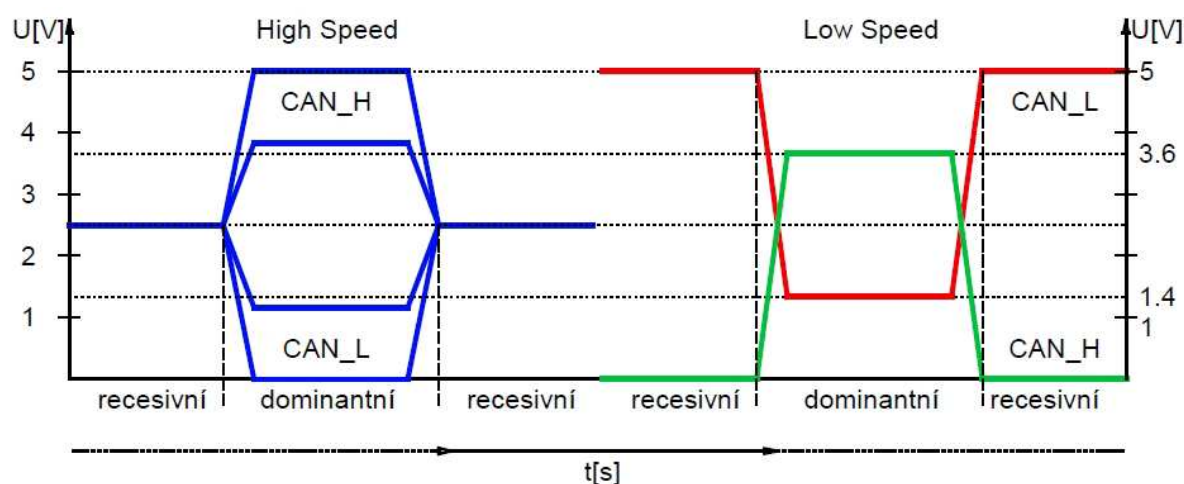
Datová komunikační síť CAN původně používala modifikované rozhraní RS 485, později bylo definováno normou ISO. Tato norma uvádí specifikaci elektrického rozhraní (fyzická vrstva) a specifikaci datového protokolu (linková vrstva). Přenosovým prostředkem je sběrnice tvořená dvou vodičovým vedením, jehož signálové vodiče jsou označeny CAN\_H a CAN\_L, a zakončovacími rezistory  $120\Omega$  (terminátory). K této sběrnici se připojují jednotlivé komunikační uzly. Počet těchto uzlů může být až 110 (dle typu budičů CAN).



Obr. 3.1.1 Principiální schéma sběrnice CAN

Sběrnici se přenáší dva logické stavy: aktivní (dominant - dominantní) a pasivní (recessive - recesivní), přičemž dominantní stav představuje  $\text{log}[0]$ , recesivní stav  $\text{log}[1]$ . Sběrnice je v dominantním (aktivním) stavu, je-li alespoň jeden její uzel v dominantním stavu. V recesivním (pasivním) stavu je sběrnice tehdy, když všechny její uzly jsou v recesivním stavu. V recesivním stavu je rozdíl napětí mezi vodiči CAN\_H a CAN\_L nulový v případě High Speed budiče. U Low Speed budiče je tento rozdíl roven 5V, jak je vidět na grafu hladin napětí níže.

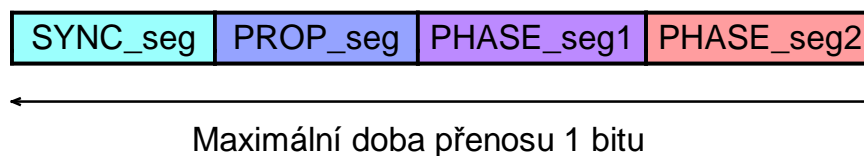
Jsou zde znázorněny jednotlivé napěťové úrovně jak pro CAN-High Speed, tak pro CAN-Low Speed (Fault tolerant). Je zde také patrná symetrie signálů CAN\_L a CAN\_H.



Obr. 3.1.2 Grafů závislosti hladin napětí na stavu u CAN-HS a CAN-LS

Maximální rychlost přenosu u CAN-High Speed je 1Mbit/s při délce sběrnice do 40m. Při délce 130m klesá na 500kbit/s, pro délku 560m na 125kbit/s a při délce 3.3km je její hodnota jen 20kbit/s. Pro CAN Low-Speed platí maximální rychlost přenosu 125kbit/s. Komunikace na sběrnici CAN probíhá tak, že každý uzel může za určitých okolností využívat sběrnici pro vysílání svých zpráv. Zpráva vysílaná po sběrnici obsahuje identifikační číslo vysílajícího uzlu. Identifikátor definuje nejen obsah zprávy, ale i prioritu přístupu na sběrnici. Tímto způsobem je možno zaslat zprávu z jednoho uzlu do jiného uzlu nebo několika jiných uzlů současně. Komunikační síť CAN může pracovat jak v režimu multi-master (více nadřízených uzlů), nebo v režimu master-slave (jeden uzel nadřízený a více podřízených uzlů). Pro udržení synchronizace mezi uzly CAN během přenosu zpráv se používají změny úrovně signálu na sběrnici. Doba trvání jednoho informačního bitu se dělí na čtyři časové segmenty, jak ukazuje obrázek níže. Každý segment se dělí na časová kvanta. Během SYNC\_seg se očekává hrana signálu. PROP\_seg slouží ke kompenzaci doby šíření signálu po sběrnici. PHASE\_seg1 a PHASE\_seg2, mezi kterými se nachází vzorkovací bod stavu sběrnice, se využívají ke kompenzaci fázových chyb na sběrnici. Je-li očekávána hrana signálu mimo SYNC\_SEG, mění se jejich délka o programovatelný počet časových kvant. Aby se tento způsob kompenzace mohl realizovat bez vlivu na obsah přenášených zpráv, je použita metoda doplnění bitů opačné polarity (stuffing bity). Obsahuje-li zpráva 5 bitů se stejnou polaritou,

zařadí se automaticky do řetězce bitů bit s opačnou polaritou, který se na přijímací straně opět vyřadí.



Obr. 3.1.3 Přenos informačního bitu v síti CAN

Komunikační protokol CAN definuje formát přenášených zpráv na aplikační úrovni. Zprávy jsou přenášené v tzv. rámcích. V definici CAN jsou určeny čtyři typy rámců:

- datový rámeček (DATA FRAME)
- žádost o data (REMOTE FRAME)
- chybový rámeček (ERROR FRAME)
- rámeček přeplnění (OVERLOAD FRAME)

Norma pro protokol CAN uvádí dvě specifikace rámců: CAN 2.0A a CAN 2.0B, které se liší v délce identifikátoru. Identifikátor základního formátu CAN 2.0A má délku 11 bitů, identifikátor rozšířeného formátu CAN 2.0B má délku 29 bitů.

- Výhody použití sběrnice CAN
  - vysoká rychlost přenosu dat 1Mbit/s při délce sběrnice do 40m
  - rozlišení zpráv identifikátorem CAN 2.0A 11 bitů a CAN 2.0B 29 bitů
  - selekce přijímaných identifikátorů zpráv
  - prioritní přístup zabezpečující urychlené doručení významných zpráv
  - diagnostika sběrnice např.: chyba doručení zprávy, chyba CRC, přetečení bufferu
  - značná úroveň zabezpečení přenosu
  - vysoká provozní spolehlivost
  - stále se rozšiřující součástková základna
  - nízká cena
- Mezi nevýhody sběrnice CAN lze začlenit omezený počet dat v rámci jedné zprávy (0 až 8 Byte) a „prvotní náročnost“ nastavení registrů CAN sběrnice.



### 3.2 Sběrnice LIN (Local Interconnect Network)

Sběrnice LIN je jednoduchou sběrnici s využitím jediného vodiče na bázi klasického sériové asynchronní komunikace UART<sup>7</sup>/RS-232, vhodnou pro přímou komunikaci a přenos dat mezi řídicí jednotkou, inteligentním senzorem a akčním členem. Sériový přenos dat umožňuje implementaci na libovolném mikrokontroléru nebo PC. To je velkou výhodou této komunikace. Specifikace LIN zahrnuje jak definici protokolu a fyzickou vrstvu, tak i rozhraní pro vývojové nástroje a aplikační software. LIN umožňuje cenově přijatelné propojení a sériovou komunikaci inteligentních senzorů a akčních členů v embedded systémech, kde není požadována velká přenosová rychlost, univerzálnost a robustnost složitějších sběrnic. Komunikace je založena na SCI (UART) formátu dat, „single-master/multi-slaves“ dialogu, jednovodičové sběrnici (nejčastěji 12V) a časovou synchronizací bez stabilizované časové základny. LIN tedy poskytuje standardní nízko nákladovou síť pro komunikaci senzorů. Cenou je však přibližně 2-krát až 3-krát nižší v porovnání s robustní sběrnici CAN. LIN protokol byl širší veřejnosti prezentován v roce 2000 sdružením společností sedmi automobilových partnerů (Audi, BMW, DaimlerChrysler, Volvo, Volkswagen, Motorola a VCT), kteří na něm pracovali již od roku 1998.

- Vlastnosti sběrnice LIN
  - sériový přenos dat využívající formát UART/RS-232
  - jednovodičové sběrnice
  - komunikace typu master-slave
  - propojení až 17 jednotek (z nich vždy pouze 1 master)
  - rychlost komunikace 2.4 kbit/s až 19.2 kbit/s
  - časová synchronizace bez stabilizované časové základny

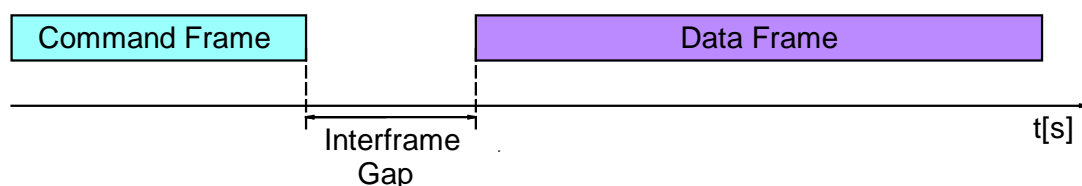
Jednovodičová architektura LIN znamená vyšší hodnotu elektromagnetických emisí oproti symetrickému přenosu napěťových úrovní CAN. Proto je požadována nižší rychlost přeběhu (strmost hran signálu) cca 2V/μs a tím i menší možná rychlost přenosu.

---

<sup>7</sup> UART - Universal Asynchronous Receiver and Transmitter

Master se svou pevnou časovou základnu poskytuje datovým signálům přesnou synchronizaci se slave jednotkami a koordinuje přenos na sběrnici. Komunikace probíhá prostřednictvím rámce LIN zprávy (LIN Message Frame). Tento rámec zprávy sítě LIN se skládá ze dvou menších rámců :

- Header frame = Command frame - vysílán jednotkou master
- Response frame = Data frame - vysílán jednotkou master nebo slave



Obr. 3.2.1 Rámec LIN zprávy

### 3.3 Porovnání sběrnice CAN a LIN

Následující srovnávací tabulka je určena pouze pro přehled, nikoliv pro srovnání z hlediska funkce a bilancování mezi lepšími či horšími vlastnostmi jednotlivých sběrnic. Sběrnice LIN je určena k nízko nákladovým aplikacím zatímco CAN se využívá díky své robustnosti, spolehlivosti a výkonnosti, což se od LIN neočekává.

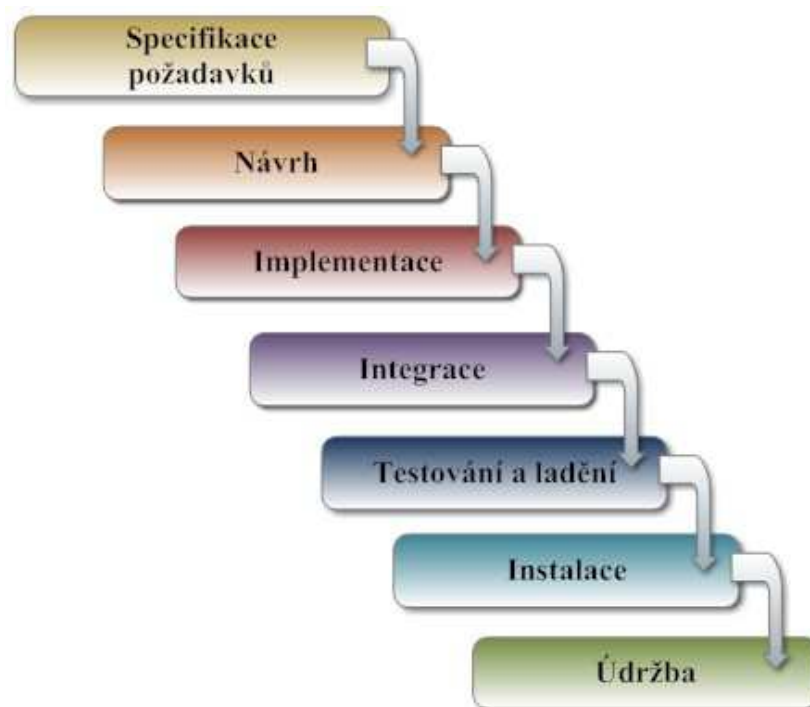
	LIN	CAN
Přístup na médium	Single master	Multi master
Typické rychlosti	2.4, 9.6 a 19.2 kbit/s	62.5 až 1000 kbit/s
Směrování zpráv	6 bitový identifikátor	11/29 bitový identifikátor
Typická velikost sítě	2 až 16 uzlů	4 až 20 uzlů
Počet bytů na rámec	0 až 8	2 až 8
Čas pro přenos 4 bytů	6 ms při 20 kbit/s	0.8 ms při 125 kbit/s
Detekce chyby datového pole	8 bitový kontrolní součet	15 bitový CRC
Fyzická vrstva (ISO/OSI)	Jeden vodič, 12V	Kroucená dvoulinka, 5V
Krystal / rezonátor	Pouze master	Ano

Tab. 3.2.1 Porovnání CAN a LIN

## 4 Návrh zařízení pro vysílání zpráv na sběrnici CAN a LIN

Při navrhování jakéhokoliv zařízení je důležité udržovat daný, námi zvolený, systém procesů a snažit se ho maximální míře dodržovat. Ušetří nám nejen čas strávený při navrhování, ale snižuje riziko vzniku komplikací na minimum.

Pro zařízení, které je předmětem této práce, jsem si vybral model „Waterfall“. Doslovně přeloženo z angl. jazyka „Vodopád“. Název je příznačný, protože přesně popisuje logiku tohoto vývojového procesu. Nepatří k nejvýhodnějším a má samozřejmě i své nevýhody. Tým s pevným vývojovým zázemím by určitě použil tzv. „V - model“, který vyniká svým paralelním přístupem k řešení problému. Nikoliv striktně sekvenčním jako model „Waterfall“.



Obr. 4.1. Vývojový model Waterfall

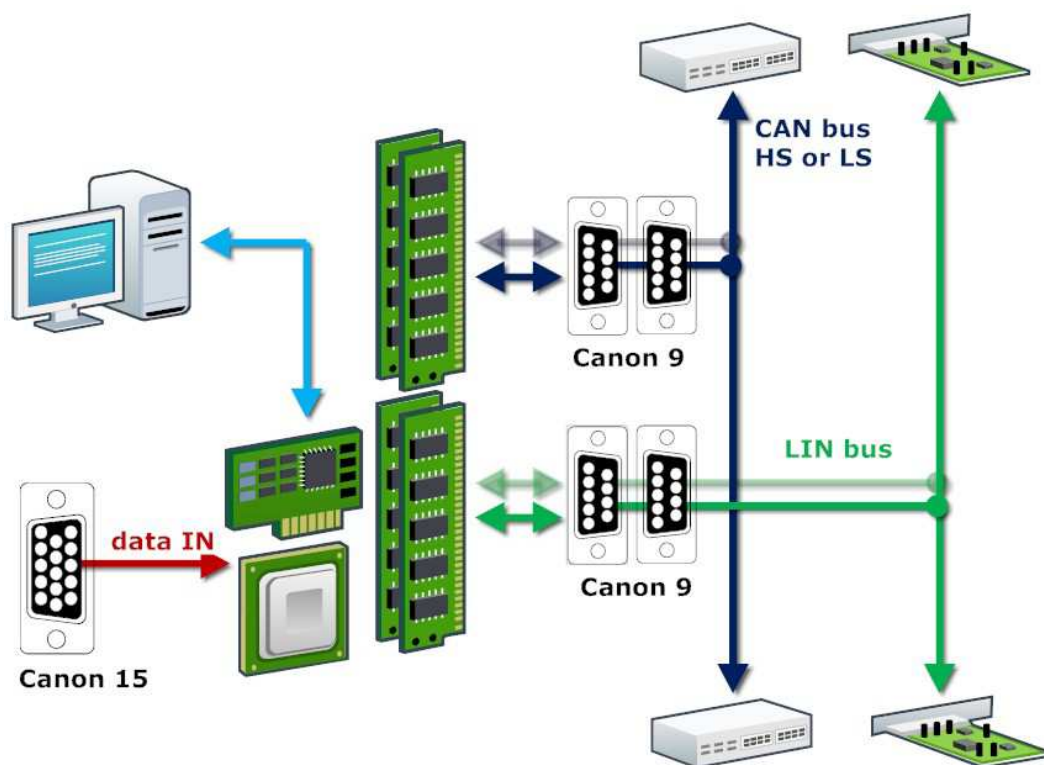
Na tomto diagramu je znázorněn sekvenční vývojový proces, ve kterém je vývoj nahlížen, jako neustále se svažující tok fázemi specifikace požadavků, návrhu, implementace, integrace, testování a ladění, instalace a údržby.

## 5 Specifikace požadavků

V tomto případě je hlavní požadavek určen zadáním projektu (diplomové práce). Není však zdaleka postačující a slouží jako prvotní impuls pro začátek vývoje zařízení. Pro přehled uvádím chronologický seznam specifikace požadavků:

- Zařízení pro vysílání zpráv na sběrnici CAN
- Výběr vhodného procesoru nejlépe s 32 bitovou platformou ARM
- Vstupní data – digitální s logikou 12V (8 bitů) přivedena konektorem Canon 15
- Napájení přivedeno společně se vstupními daty konektorem Canon 15 (12V)
- Možnost změny napěťových úrovní High/Low Speed CAN
- Konfigurace zpráv pomocí PC připojeného přes USB rozhraní
- Procesor s USB řadičem
- Doplnění o „Low-cost“ sběrnici LIN (zvýšení možnosti uplatnění)
- Sběrnice CAN a LIN v duálním provozu (zvýšení flexibility a využití zařízení)
- Procesor s dvěma nezávislými perifériemi CAN

Zde jsou požadavky graficky znázorněny názorným blokovým schématem

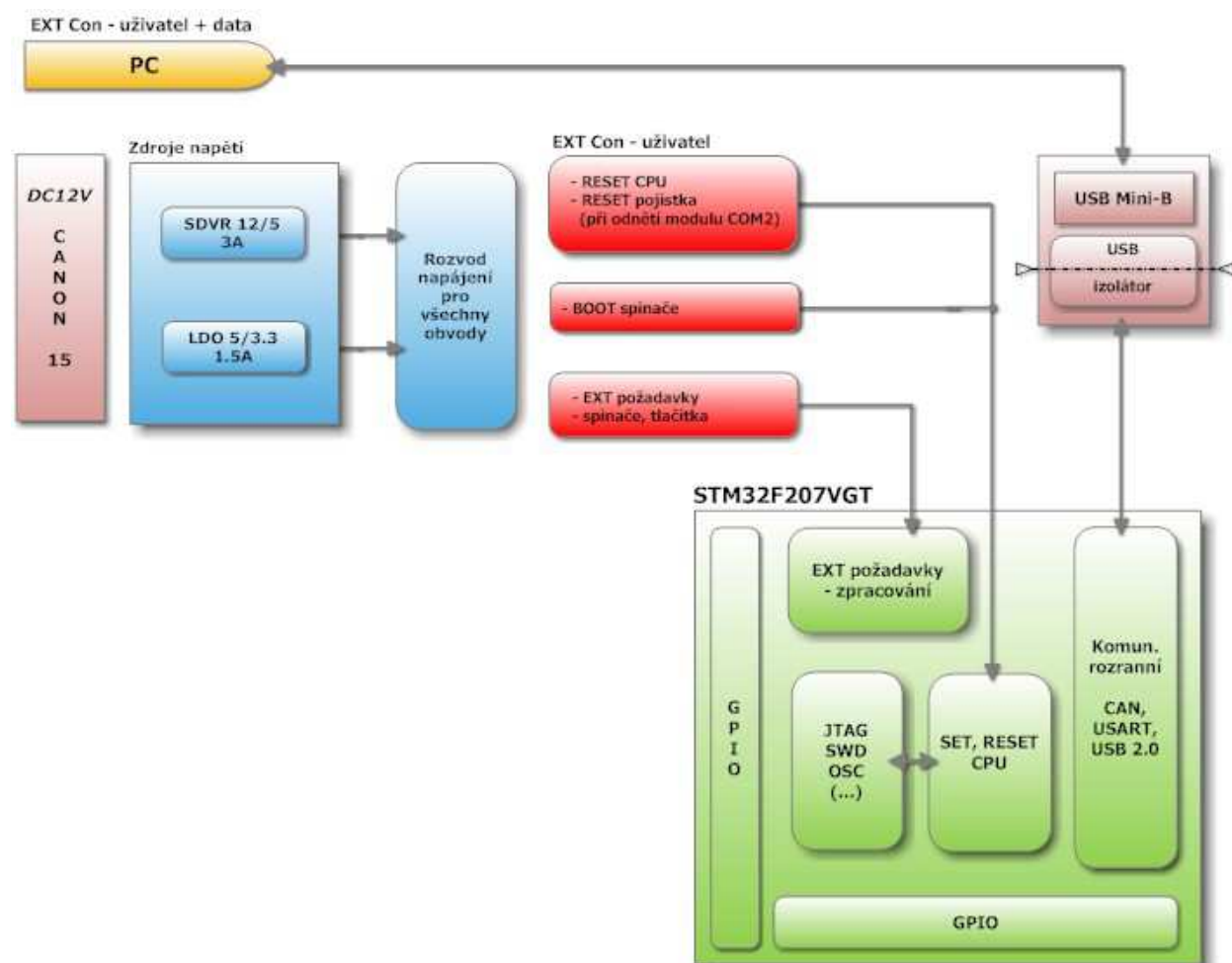


Obr 4.1.1 Blokové schéma požadavků

## 6 Strukturní schéma

Po specifikaci daných požadavků na zařízení se nyní budu zabývat strukturním návrhem, který bude sloužit jako pevná předloha jak ve spojitosti jednotlivých celků projektu, tak k jeho funkčnosti. Pro snazší popis jednotlivých bloků jsem rozdělil strukturní schéma do tří částí (Strukturní schéma část I, II, III).

### 6.1 Strukturní schéma část I



Obr. 6.1.1 Strukturní schéma část I

### ➤ Zdroje napětí

Vstupní napětí napájecí sítě automobilu 12V je přivedeno do zařízení prostřednictvím konektoru Canon 15. Dále pokračuje na vstup napěťového regulátoru SDVR<sup>8</sup>, který má na svém výstupu stabilizované napětí 5V. Dále je toto napětí 5V sníženo LDO<sup>9</sup> regulátorem na 3.3V nutných k napájení procesoru. Napětí 5V i 3.3V jsou rozvedeny k příslušným obvodům.

### ➤ Propojení s PC

K připojení PC je použito USB rozhraní s konektorem USB mini B na straně zařízení. Před případným rušením komunikace USB chrání izolátor včetně odděleného napájení pomocí DC-DC měniče. Pomocí PC budou konfigurovány zprávy, které zařízení vysílá na sběrnici na podněty změn vstupních digitálních dat (Canon 15). Resp. bude přesně udán tvar vysílaných dat na komunikační sběrnice CAN a LIN.

### ➤ Reset obvody

Pro uvedení procesoru do počátečního stavu je zde resetovací obvod s možností vyvolání stavu reset v průběhu činnosti programu pomocí tlačítka. To je zde především pro ladění a vývoj aplikace zařízení. Pro svou finální funkci nemá význam. Dále jsou k mikrokontroléru připojeny BOOT spínače, kterými lze nastavit proces zavádění (spouštění) programu CPU<sup>10</sup>. Nabízí celkem tři možnosti. Jako zaváděcí prostor může být definována vnitřní paměť, hlavní programová paměť FLASH a nebo zabudovaná SRAM paměť.

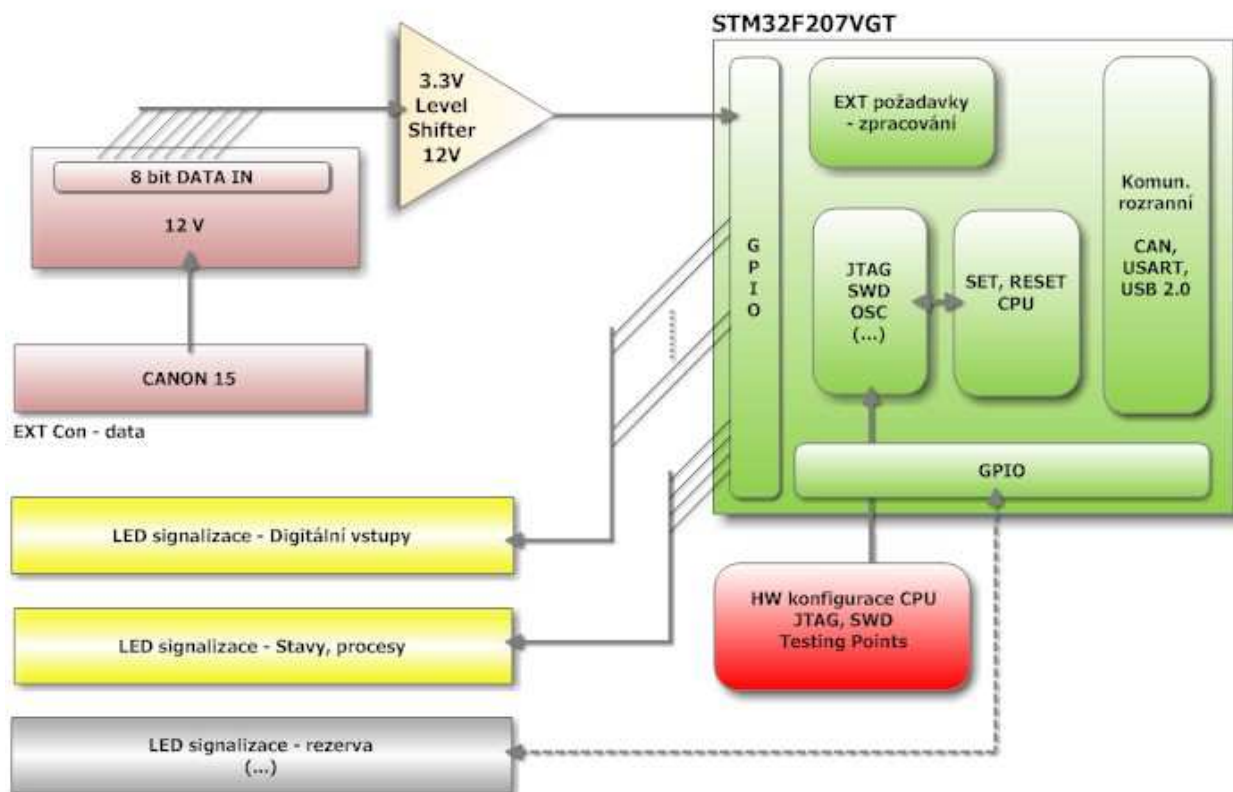
---

<sup>8</sup> SDVR – Step Down Voltage Regulator

<sup>9</sup> LDO – Low Dropout Voltage

<sup>10</sup> CPU – Central Processing Unit

## 6.2 Strukturní schéma část II



Obr. 6.2.1 Strukturní schéma část II

### ➤ Vstupní data

Vstupní data jsou včetně napájení přivedena prostřednictvím konektoru Canon 15. Mají digitální charakter s logikou 12V (log 1) a 0V (log 0). Osm bitů dat je sníženo z 12V na 3.3V pomocí jednosměrných snižovacích obvodů napět'ových úrovní s výstupní logikou CMOS. Dále pokračují ke zpracování do CPU.

### ➤ Signalizační výstupy LED

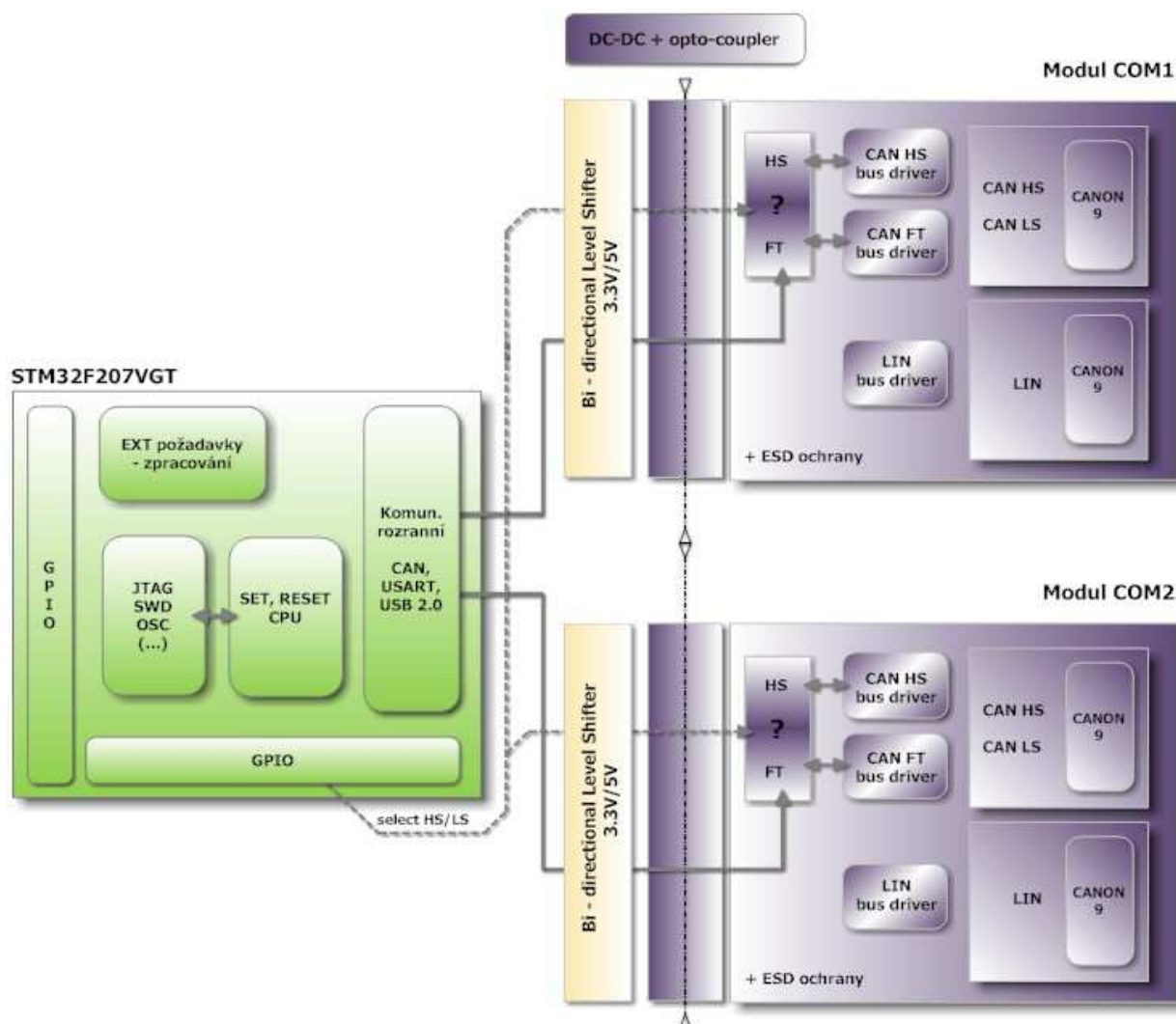
Logické úrovně vstupních dat jsou signalizovány pomocí LED. Stejně jako módy komunikace, fáze programu či jiné volitelné stavy zařízení. Pomocí tzv. jumperů (zkratovací můstky) bude možné u několika pinů volit mezi funkcí signalizace LED či bitu ze vstupní/výstupní brány GPIO<sup>11</sup>.

<sup>11</sup> GPIO – General Purpose Input / Output

## ➤ Periferní obvody procesoru

Pro funkci procesoru jsou nezbytně nutné další obvody. Křemíkový rezonátor 16MHz pro hlavní funkce programu a vedlejší křemíkový rezonátor 32.768kHz pro případnou implementaci přesného času. Jako další jsou to programovací vstupy. Je zde konektor JTAG<sup>12</sup> (20-ti pinový pro ARM procesory) a druhý konektor pro ISP<sup>13</sup> programování SWD<sup>14</sup> (4-pinový).

### 6.3 Strukturní schéma část III



Obr. 6.3.1 Strukturní schéma část III

<sup>12</sup> JTAG – Join Test Action Group

<sup>13</sup> ISP – In System Programming

<sup>14</sup> SWD – Serial Wire Debug



### ➤ Galvanické oddělení

Velkou nevýhodou komunikačních sběrnic je poměrně vysoké rušení, které by mohlo mít škodlivý dopad bezchybnou funkci zařízení, nebo dokonce poškodit jednotlivé součásti systému. Proto bylo nutné navrhnout galvanické oddělení (jednotlivých modulů) prostřednictvím optočlenů s přenosem napájecího napětí pomocí DC-DC měničů. Samotné vodiče obou komunikací musí být navíc chráněny ESD součástkami proti elektrostatickým výbojům a jiným přechodovým jevům.

### ➤ Komunikační moduly

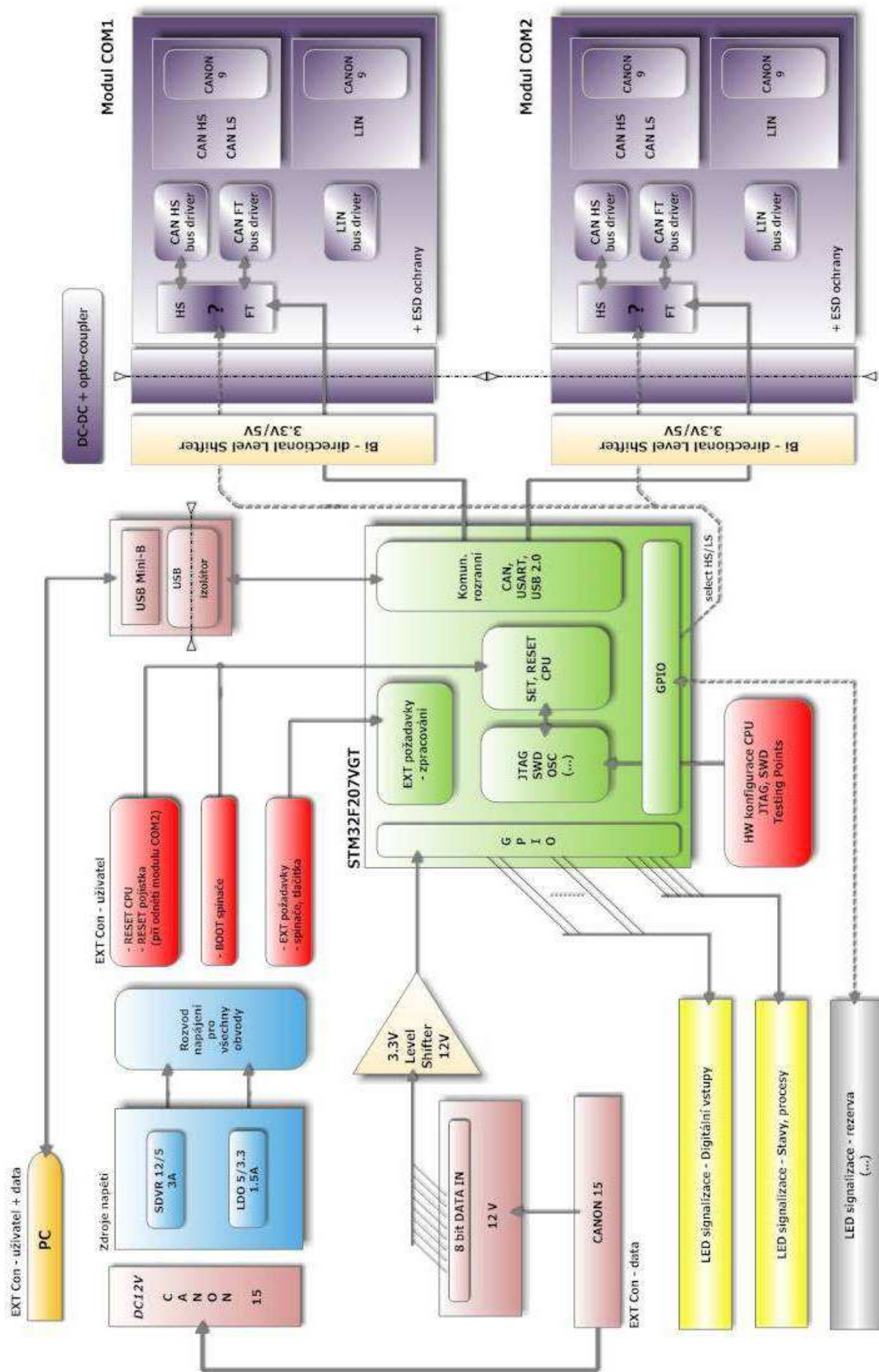
V jednotlivých modulech jsou znázorněny budiče pro sběrnici CAN (High Speed a Low Speed) a LIN. Signály pro vysílání a příjem jsou napěťově uzpůsobeny pomocí obousměrného obvodu pro úpravu napětí. Pokud se jedná o signál z procesoru do budiče, je napětí zvýšeno a upraveno na logiku 5V CMOS vhodnou pro budič komunikace. Je-li signál vyslán z komunikačního modulu do procesoru, je signál po úpravě také v logice 5V CMOS. V tomto případě, ve směru do procesoru, je možné si to dovolit, neboť vstupní brány pro tyto periférie jsou „5V tolerant“, tedy na vstupu jsou obvody pro úpravu na logiku 3.3V.

### ➤ Procesor

Mikrokontrolér, který je středem všech tří částí strukturního schématu bude podrobněji popsán v další kapitole implementace zařízení.

## 6.4 Kompletní strukturní schéma

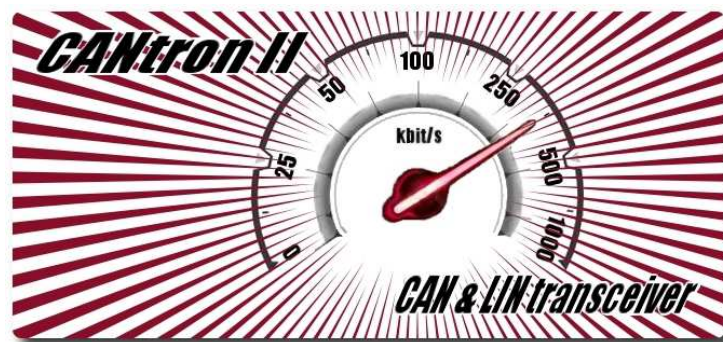
Pro lepší představu o spojitosti jednotlivých částí strukturního schématu zde uvádím celé schéma bez rozdělení.



Obr. 6.4.1 Kompletní strukturální schéma

## 7 Implementace zařízení CANtron II

Zařízení pro vysílání zpráv na sběrnici CAN bylo doplněno v rámci projektu o pracovní název „CANtron II“. V dalším textu bude toto pojmenování synonymem zadání diplomové práce.



Obr. 7.1 Logo CANtron II

### 7.1 Schéma zapojení CANtronII

Kompletní schéma zapojení se dělí celkem do šesti částí:

- Zdroje napětí
- CPU
- Komunikační moduly
- Konektory
- Level shifters & switches
- Signalizace a propojení

### 7.1.1 Schéma zapojení CANtronII – Zdroje napětí

Jako zdroje napětí jsem použil dva napěťové regulátory. První SVDR<sup>15</sup> se stabilizovaným výstupem 5V, z něhož se dále snižuje napětí na 3.3V, pomocí LDO<sup>16</sup> regulátoru, nutných pro jádro procesoru. Oba tyto obvody jsou dimenzovány k pokrytí napájecího proudu 1.5A se značnou rezervou a minimální výkonovou ztrátou. Oběma je předřazena polovodičová pojistka (1.25A,  $R_{FUSE} = 0.135\Omega$ ), která je uvedena ve schématu konektorů. Pro lepší manipulovatelnost jsem použil tlačítkový spínač s aretací pro možnost vypnutí napájení zařízení i s připojeným konektorem Canon 15. Na schématu zdrojů napětí jsou dále uvedeny DC-DC měniče pro galvanicky oddělené obvody. V zařízení budou použity dva typy s jednotkovým přenosem 5V/5V a 12V/12V (vstupní/výstupní napětí) pro USB izolátor a komunikační moduly. Všechny obvody s napájením jsou ošetřeny blokujícími kondenzátory 100nF na napájecích vstupech.

„Schéma zapojení CANtronII – Zdroje napětí“ je v příloze č.1.

### 7.1.2 Schéma zapojení CANtronII – CPU

Hlavní řídicí jednotkou celého zařízení je mikrokontrolér STM32F207VGT6 s platformou ARM Cortex M3. Výrobce je firma ST Microelectronics, které vyrábí celou řadu různých procesorů zejména pro embedded aplikace.

Základní charakteristika STM32F207VGT6:

- Pouzdro LQFP100
- Jádro ARM 32-bit Cortex M3 s adaptivním real-time akcelerátorem
- Taktovací frekvence do 120MHz
- Výkon 150 DMIPS, 1.25 DMIPS/MHz (Dhrystone 2.1)
- 1 MB Flash
- 128 + 4kB SRAM
- Paralelní LCD rozhraní

---

<sup>15</sup> SDVR – Step Down Voltage Regulator

<sup>16</sup> LDO – Low Dropout Voltage

- Interní 16MHz RC oscilátor
- 3 x 12-bit AD převodník
- 2 x 12-bit DA převodník
- 16 kanálů DMA
- 12 x 16-bit a 2 x 32-bit timer
- SWD a JTAG rozhraní
- 5 GPIO portů po 16 bitech (brány A,B,C,D,E)
- 3 x I<sup>2</sup>C
- 4 x USART, 2 x UART
- 3 x SPI, 2 x I<sup>2</sup>S
- 2 x CAN
- USB 2.0 fullspeed (OTG)
- Ethernet
- 8 až 14 bitové paralelní video rozhraní (do 48MB/s)
- CRC jednotka (96-bit uniq ID)
- Analogový generátor náhodného čísla (32 bitové číslo)

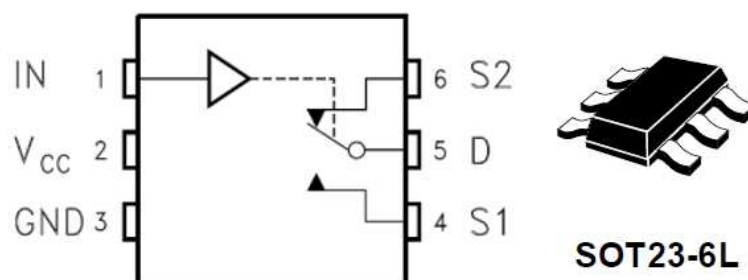
Jednotlivá schémata jsou spojována pomocí tzv. „Portů“. Procesor je zde oddělený úmyslně a jsou k němu přivedeny pouze porty na jednotlivé další bloky schématu. Těmi jsou komunikační moduly 1 a 2, porty na programovací konektor JTAG a SWD, propojení s USB a další I/O brány. Dále jsou na tomto schématu umístěny spínače pro zavádění programu (BOOT spínače) a pro přepínač pro výběr mezi CAN High Speed a CAN Low Speed. Poslední spínač je volný pro budoucí využití. Další část návrhu je globální resetovací obvod doplněný o uživatelský spínač. Jako oscilátory jsem volil křemíkové krystaly o kmitočtech 16MHz, jako hlavní taktovací frekvence, a 32.768kHz jako pomocný krystal pro funkci přesného měření času.

„Schéma zapojení CANtronII – CPU“ je v **příloze č.1**.

### 7.1.3 Schéma zapojení CANtronII – Level shifters & switches

Na tomto schématu jsou znázorněny jak MOSFET přepínače, tak obvody pro přizpůsobení napěťových hladin logických úrovní.

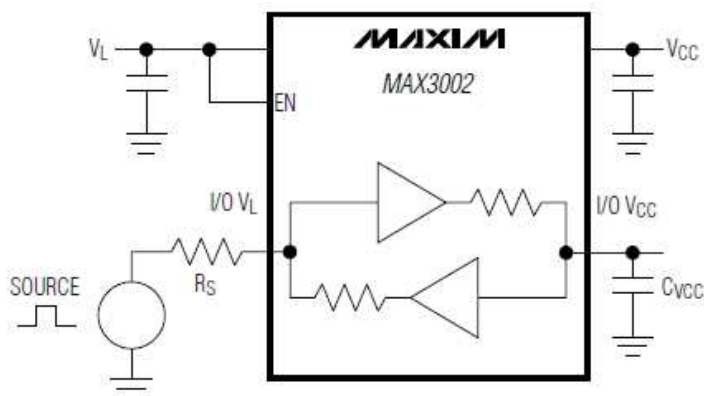
Jednou z hlavních výhod zařízení CANtronII je volení mezi sběrnici CAN High Speed a CAN Low Speed. To je možné díky přepínači (zakreslen ve schématu „Schéma zapojení CANtronII – CPU“) s výstupem CAN\_select, který nabývá hodnot log[1] 3.3V a log[0] 0V. Tento signál je přiveden do procesoru a zároveň na vstup MOSFET přepínačů, kde slouží jako výběrový vstup. Nízkonapěťové přepínače STG719 mi byly poskytnuty jako vzorek od firmy ST microelectronics. Vyrábí se v miniaturním SMD pouzdře SOT23 a vynikají svojí jednoduchostí a napěťovým rozsahem.



Obr. 7.1.3.1 Přepínač STG719

- Základní vlastnosti
  - Vysoká rychlost - zpoždění  $t_{PD} = 0.4\text{ns}$  při 3.3V
  - nízká spotřeba -  $I_{CC} = 1\mu\text{A}$  při 25°C
  - nízký odpor kanálu  $R_{ON} = 6\Omega$  při 3.3V
  - široké pracovní napěťové pásmo –  $V_{CC} =$  od 1.8V do 5.5V
  - doba sepnutí  $t_{ON} = 7\text{ns}$  při 25°C
  - doba vypnutí  $t_{OFF} = 4.5\text{ ns}$  při 25°C
  - kapacita sepnutého kanálu  $C_{SOFF} = 19\text{ pF}$
  - kapacita vypnutého kanálu  $C_{SON} = 33\text{ pF}$

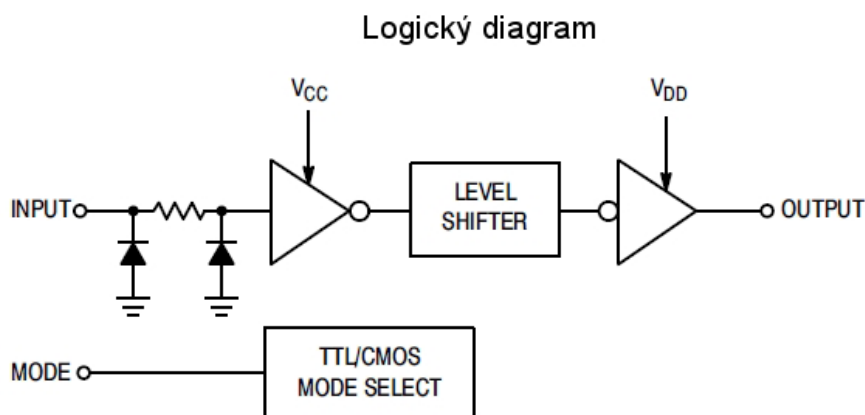
Tyto přepínače velice usnadnily řešení fyzického odpojení jednotlivých budičů (CAN High Speed a CAN Low Speed) od sebe. Není možné, aby oba dva budiče pracovaly zároveň. Jsou zde tedy čtyři tyto obvody pro signály CAN1\_TX, CAN1\_RX, CAN2\_TX a CAN2\_RX, které jsou po vyhodnocení vstupního výběrového signálu propojeny s CAN High Speed nebo CAN Low Speed budičem na obou komunikačních modulech. V cestě propojení je obvod MAX3002, který slouží pro napěťové přizpůsobení. Vstupní obvody budičů jsou konstruovány na logiku 5V, takže je nutné je upravit z 3.3V z procesoru. Vzhledem k tomu, že vstupní brány mikrokontroléru jsou 5V-tolerantní, lze na ně přivést signály (CAN\_RX) bez úprav na 3.3V. Osmi-kanálový MAX3002 má na svých I/O branách ochrany proti ESD rušení a je schopen přenášet data rychlostí až 20Mbit/s. Je schopen upravovat napětí v rozsahu 1.2V až 5.5V a vyniká nízkou spotřebou, která je menší, než 10 $\mu$ A v provozním stavu. Mezi nesporné výhody také patří, že tento „Level-shifter“ je obousměrný. V mém případě, stavu kdy jsou data ze sběrnice přijímána a posílána budičem do procesoru, jsou tedy pouze ponechána v logice 5V (transformace z 5V na 5V). V opačném případě vysílání z procesoru na sběrnici, je signál upraven na logiku 5V (transformace ze 3.3V na 5V).



Obr. 7.1.3.2 MAX3002

Kromě signálů CAN\_TX a CAN\_RX bylo nutné napěťově přizpůsobit také samotné vstupní datové signály, které jsou přivedené konektorem CANON 15 a mají logiku 12V. Chtěl jsem se v tomto případě vyhnout klasické stabilizaci Zenerovými diodami a proto jsem použil osvědčený obvod MC14504 pro úpravu signálů na TTL nebo CMOS logiku. Je to šesti

kanálový „Level-shifter“ s pracovní oblastí vstupních napětí od -0.5V do +18V a schopností dodat  $\pm 10\text{mA}$ /vstup (resp. výstup) s výkonovou mezí 500mW (na celý obvod).



Obr. 7.1.3.3 MC14504

Logický diagram MC14504 znázorňuje blokovou strukturu obvodu. Výběrovým vstupem „MODE“ se určuje, zda jsou vstupní data v logice TTL nebo CMOS. V případě CANtronII jsou použity dva tyto obvody, protože vstupní data jsou 8 bitová, proto je potřeba osmi kanálů. Výstupem těchto obvodů jsou vstupní data z konektoru CANON 15 v logice 3.3V přivedená na vstupní brány procesoru.

„Schéma zapojení CANtronII – Level shifters & switches“ je v příloze č.1.

#### 7.1.4 Schéma zapojení CANtronII – Komunikační moduly

„Schéma zapojení CANtronII – Komunikační moduly“ je v příloze č.1.

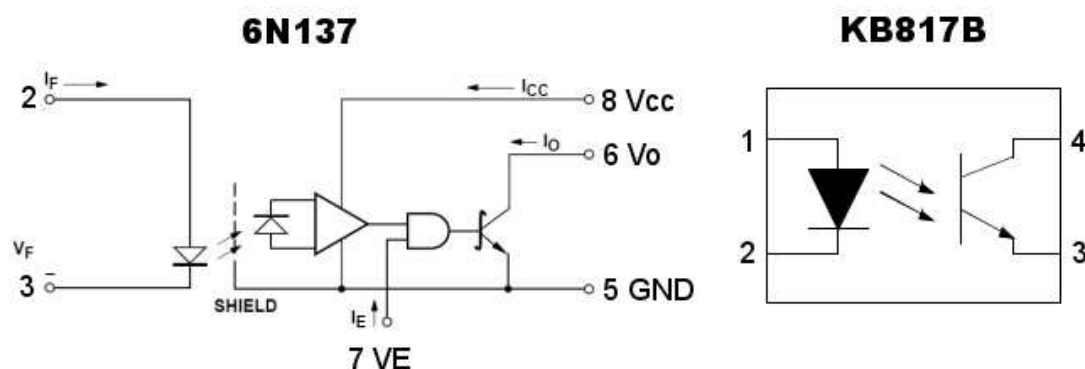
V tomto schématu zapojení jsou zakresleny dva komunikační moduly, které jsou schématicky téměř shodné, neboť jsou duální. Ale každý modul pracuje na jiné DPS<sup>17</sup>. To však neznamená samostatnou činnost jednotlivých modulů. Pokud odpojíme komunikační modul 2, není připojen k řídicímu procesoru, tudíž není schopen komunikace. U prvního komunikačního modulu 1 to neplatí. Ten může bez problému pracovat samostatně, jelikož je na centrální DPS s mikrokontrolérem.

<sup>17</sup> DPS – deska plošných spojů



Každý komunikační modul je pomyslně rozdělen do tří částí s jednotlivými komunikacemi CAN High Speed, CAN Low Speed a LIN. Vzhledem k již zmíněné dualitě zapojení, budu dále popisovat pouze jeden modul. Případným rozlišením se budu věnovat samostatně.

Na vstupech jednotlivých částí je galvanické oddělení realizováno prostřednictvím běžně používaných optočlenů 6N137. Tyto obvody jsem vybral na základě vyhovujících vlastností při daných přenosových rychlostech a zároveň jsem přihlédl ke zkušenostem z jejich dřívějšího použití v jiných aplikacích. Na trhu byli dostupné i jiné optočleny s relativně kvalitnějšími parametry, ale jejich cena mnohdy překračovala obvod 6N137 více než desetinásobně. Např. obvod od firmy Texas Instruments ISO1050 v ceně \$5.00 oproti 6N137 od firmy ISOCOM v ceně 12 Kč. V zařízení CANtronII bylo použito celkem 12 obvodů 6N137.



Obr. 7.1.4.1 Optočleny 6N137 a KB817B

Na obrázku je vnitřní zapojení obvodu 6N137 (vlevo) a obvodu KB817B (vpravo). Optočlen KB817B jsem použil pro přenos výstupního signálu z procesoru „TERM\_SW“ (terminator switch) pro ovládání změny terminace sběrnice viz další text. Nebyly na něj kladeny vyšší nároky z hlediska přenosu, proto byl použit optočlen v jednoduchém provedení. K vlastnostem obvodů velice krátce:

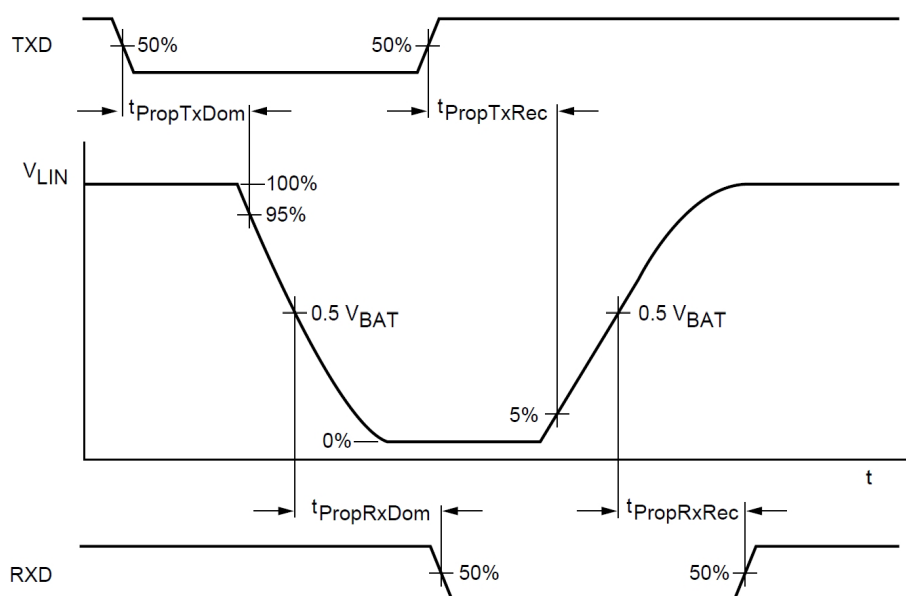
- 6N137 -  $SR = 5 \text{ kV}/\mu\text{s}$ ,  $v_P = 10 \text{ Mbit/s}$ ,  $I_{IN} = 5 \text{ mA}$
- KB817B -  $t_R = 4 \mu\text{s}$ ,  $t_F = 3 \mu\text{s}$  ( $V_{CE} = 2\text{V}$ ,  $I_C = 2 \text{ mA}$ ,  $R_L = 100\Omega$ )  
 $v_P = 80 \text{ kbit/s}$ ,  $I_{IN} = 50 \text{ mA}$

### 7.1.4.1 Komunikační modul – část LIN

Galvanicky oddělený signál LIN\_TX a LIN\_RX pokračuje do budiče sběrnice LIN s označením TJA1020. V případě CANtronII nebude využitý mód „SLEEP“, takže na výběrový vstup NSLP je přivedena log[1]. Také nebude potřeba odepínat výstupy tohoto budiče, proto je vstup INH nezapojený. Obvod je trvale ve stavu „NORMAL SLOPE“ tudíž negovaný vstup NWAKE je také ve stavu log[1]. Výstup budiče TJA1020 je vyveden na konektor CANON 9 - LINbus.

- Základní vlastnosti
  - Maximální přenosová rychlost 20 kbit/s
  - Napájecí napětí 5V až 27V (typicky 12V)
  - Napájecí proud v recesivním stavu 400  $\mu$ A
  - Napájecí proud v dominantním stavu 3.5 mA
  - Použité pouzdro SOT96
  - $T_F = 12 \mu$ s (recesivní – dominantní,  $R_L = 660 \Omega$ ,  $V_{BAT} = 12V$ , 0% – 100%)
  - $T_R = 12 \mu$ s (recesivní – dominantní,  $R_L = 660 \Omega$ ,  $V_{BAT} = 12V$ , 0% – 100%)

K budiči jsou přiřazeny dva zkratovací můstky („jumpery“). První s názvem Master/Slave slouží pro určení, zda je příslušný uzel ve funkci Master nebo Slave, protože sběrnice není typu Multi-Master jako např. CAN. Druhý můstek s názvem M/S\_12V se používá ve stejnou chvíli jako první, ale slouží pro oddělení napájení. Je-li uzel ve funkci Slave, odebírá napájení z vedení sběrnice. Pokud je budič ve funkci Master, hradí napájení pro ostatní uzly příslušný modul. Jako ochrana proti elektrostatickému rušení je zde obousměrná ESD dioda PESDLIN.

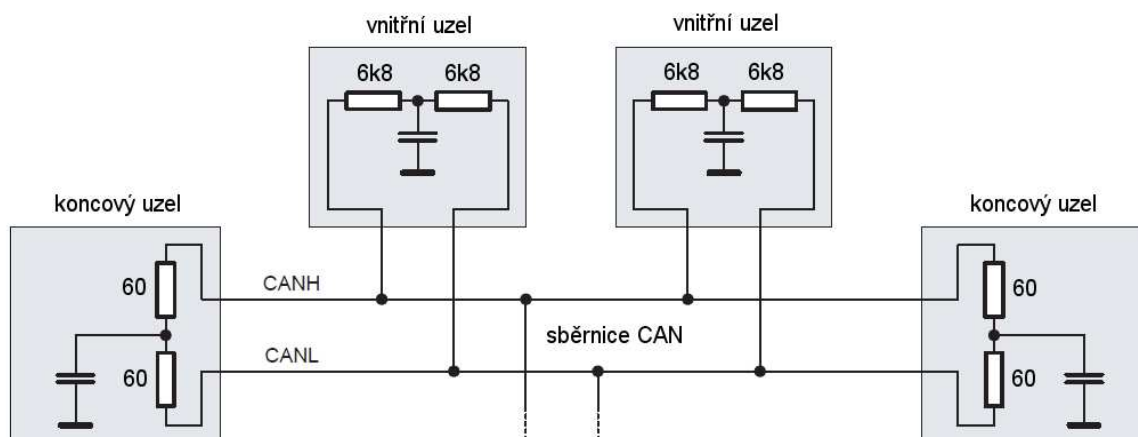


Obr. 7.1.4.1.1  
Časový diagram  
LIN

### 7.1.4.2 Komunikační modul – část CAN High Speed

Galvanicky oddělený signál CAN\_TX a CAN\_RX pokračuje do budiče pro CAN High Speed TJA1040. Na vstup pro mód „Standby mode“ s označením STB je přivedená log[0], budič je tedy ve stavu „Normal mode“ nepřetržitě a nebude uváděn do stavu se sníženým výkonem. Výstupy budiče TJA1040 CAN\_H a CAN\_L jsou přivedeny na konektor CANON 9 - CANbus. Oba tyto výstupy jsou spojeny odporem, který tvoří dvojice sériově spojených rezistorů. Jejich shodné hodnoty jsou buď  $R_1 = R_2 = 60 \Omega$  v případě, že zařízení je koncové, nebo  $R_1 = R_2 = 6.8 \text{ k}\Omega$  v případě, že se komunikační uzel nachází kdekoli v prostřed sběrnice CAN. Střed těchto dvou rezistorů je vyveden na stejnosměrný vyrovnávací vstup SPLIT budiče. Aby bylo možné zrealizovat změnu dvou rezistorů a přepínat libovolně mezi nimi, byl na komunikační modul přiveden ovládací signál, který pomocí dvou FET tranzistorů uveden do provozu buď pouze rezistory s hodnotou  $6.8 \text{ k}\Omega$ , nebo jejich paralelní kombinaci, což je přibližně  $60 \Omega$  ( $60 \Omega // 6.8 \text{ k}\Omega = 59.47 \Omega$ ). Signál pro spínání tranzistorů „TERM\_SW“ (terminator switch) byl galvanicky oddělen jednoduchým optočlenem KB817B. Přepínání terminace sběrnice bude možné ovládat softwarově. Jako ochrana proti elektrostatickému rušení je zde obousměrná ESD dioda v páru PESD2CAN.

- Základní vlastnosti
  - Maximální přenosová rychlost > 500 kbit/s (doporučená 500 kbit/s)
  - Napájecí napětí 4.75 V až 5.25 V
  - Spotřeba v režimu Standby < 15  $\mu\text{A}$
  - Délka sběrnice k uzlu: 80m pro 125 a 250 kbit/s při bitové časové toleranci  $\pm 1.25\%$  a  $\pm 0.75\%$ ; 40m pro 500 kbit/s při bitové časové toleranci  $\pm 0.5\%$



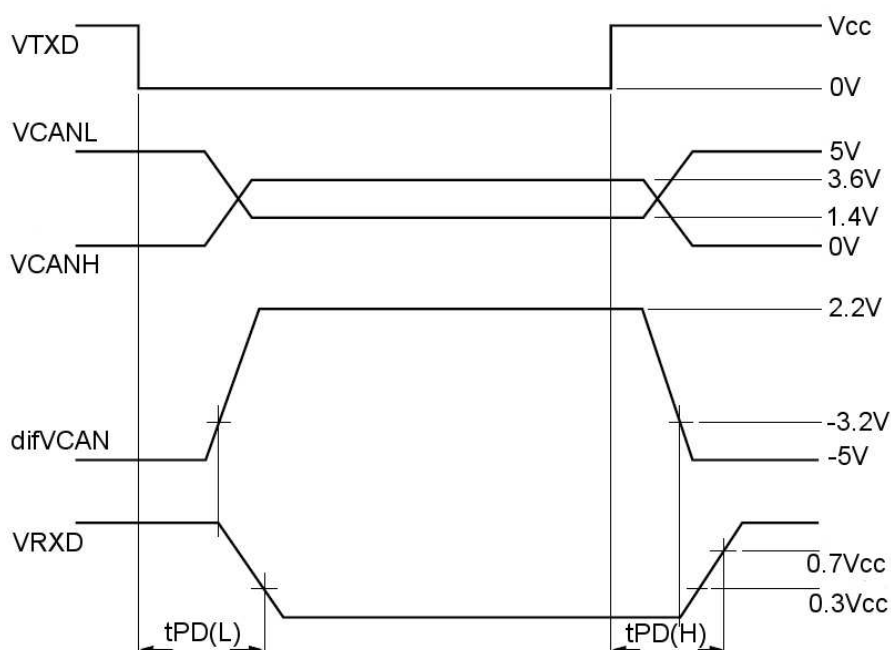
Obr. 7.1.4.2.1 Rozdělení terminace sběrnice CAN High Speed

### 7.1.4.3 Komunikační modul – část CAN Low Speed

Galvanicky oddělený signál CAN\_TX a CAN\_RX pokračuje do budiče pro CAN Low Speed TJA1054. Z levé strany obvodu ve schématu je vidět, že vstupy INH a NERR jsou nevyužité, proto jsou nezapojeny. Jedním z důvodů je nutnost v případě INH přivést a v případě NERR vyvést galvanicky oddělený signál do procesoru. Je tím potlačena jednak možnost odpojit výstup od sběrnice a také využít komunikace označovanou jako „Fault-tolerant“. Tedy schopnost komunikace při přerušení jednoho z vodičů. Vstup NWAKE je v trvalé log[1], protože nebude nutné vyvolávat režim „NORMAL OPERATING“ se stavu „SLEEP“. Stejně tak na vstup „N-Standby“ a „Enable“ jsou přivedeny log[1]. Výstupem budiče TJA1054 jsou signály CAN\_H a CAN\_L, které jsou přivedeny na konektor CANON 9 – CANbus. Výstupní vodiče CAN\_H a CAN\_L jsou přes rezistory s hodnotou 560  $\Omega$  propojeny v co nejbližší vzdálenosti s terminačními vstupy budiče RTH a RTL. Jako ochrana proti elektrostatickému rušení je zde obousměrná ESD dioda v páru PESD2CAN.

- Základní vlastnosti

- Pouzdro SOT108 (SO14); napájecí napětí 4.75 V až 5.25 V; napětí baterie  $V_{BAT}$  = 5 V až 27 V; Napájecí proud (v režimu „Normal operating“) 7 mA (recesivní stav), 17mA(dominantní stav)
- $t_{PD(L)}$  od TXD(low) do RXD(low) = 0.75  $\mu$ s (při  $R_1 = 100\Omega$ ,  $C_1 = 1$  nF)
- $t_{PD(H)}$  od TXD(high) do RXD(high) = 1.2  $\mu$ s (při  $R_1 = 100\Omega$ ,  $C_1 = 1$  nF)



Obr. 7.1.4.3.1 Časový diagram pro dynamickou charakteristiku TJA1054

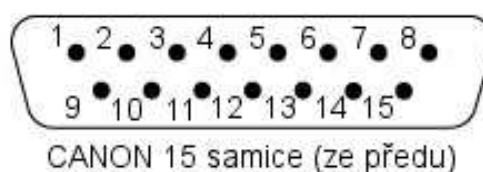
### 7.1.5 Schéma zapojení CANtronII – Konektory

Název této části schématu je pouze orientační a není věnován pouze a čistě konektorům, ale komplexně všemu co se do ostatních částí schématu zařadit nehodí.

Na „vstupu“ zařízení CANtronII je samozřejmě přívod napájení pomocí konektoru CANON 15, z kterého je vyvedeno napětí 12V na miniaturní spínač s aretací. Je zde umístěn pro lepší ovladatelnost a snížení namáhání konektoru. Za spínačem pokračuje 12V označených ve schématu jako „12V0\_notFuse“ na polovodičovou pojistku s vnitřním odporem  $R_{\text{FUSE}} = 135 \text{ m}\Omega$  a vypínacím proudem  $I_{\text{FUSE\_max}} = 1.25 \text{ A}$ . Jištěné napětí 12V pro celé zařízení nese název „12V0“.

Konektor CANON 15 slouží, jak bylo již řečeno, jednak pro napájení zařízení a jednak pro připojení vstupních datových vodičů s logikou 12V s označením „D0\_Input\_12V“ až „D7\_Input\_12V“. Na DPS bude umístěn standardně CANON 15 typu samec. Pro lepší orientaci uvádím popis pinů připojovaného konektoru ze předu (CANON 15 typu samice).

pin	popis
1	GND
2	12V0
3	12V0
4	INPUT D1
5	INPUT D3
6	INPUT D5
7	INPUT D7
8	GND
9	GND
10	12V0
11	INPUT D0
12	INPUT D2
13	INPUT D4
14	INPUT D6
15	GND



Obr. 7.1.5.1 Konektor CANON 15 Female

Tab. 7.1.5.1 Pin out CANON 15 Female

Dále jsou zde konektory pro naprogramování procesoru. CANtronII lze naprogramovat pomocí rozhraní SWD a JTAG. K ISP programování přes SWD postačí pouze 4 - pinový konektor viz níže. U normy JTAG pro technologii ARM je zde 20-pinový konektor. Opět uvádím úplný pinout jednotlivých konektorů.

pin	popis
1	(VREF) Voltage Reference
2	(VSUPPLY) Supply Voltage
3	(nTRST) Test Reset
4	(GND) Ground
5	(TDI) Test Data In
6	(GND) Ground
7	(TMS) Test Mode Select
8	(GND) Ground
9	(TCK) Test Clock
10	(GND) Ground
11	(RTCK) Return Clock
12	(GND) Ground
13	(TDO) Test Data Out
14	(GND) Ground
15	(nSRST) System Reset
16	(GND) Ground
17	(DBGRQ) Debug Request
18	(GND) Ground
19	(DGBACK) Debug Acknowledge
20	(GND) Ground

Tab. 7.1.5.2 Pin out JTAG konektor

pin	popis
1	Vdd target
2	SWCLK
3	GND
4	SWDIO

Tab. 7.1.5.3 Pin out SWD konektor

Mezi nejdůležitější konektory bez pochyby patří čtveřice CANON 9 pro připojení jednotlivých sběrnic na komunikačních modulech. Konektor CANON 9 je standardem pro komunikaci CAN i LIN.

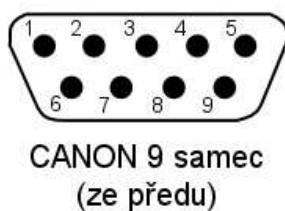
Pro jistotu uvádím pin out jednotlivých konektorů pro komunikaci CAN a LIN.

pin	popis
1	-
2	CAN Low
3	GND
4	-
5	-
6	-
7	CAN High
8	-
9	-

Tab. 7.1.5.4 Pinout konektor CAN

pin	popis
1	-
2	-
3	GND
4	-
5	-
6	-
7	LIN
8	-
9	VBAT LIN

Tab. 7.1.5.5 Pinout konektor LIN



Obr. 7.1.5.2 Konektor CANON 9 Male

Další součástí schématu je konektor USB. Pro tuto aplikaci propojení s PC jsem použil typ konektoru USB mini B. Pro vyloučení rušení ze sběrnice na ostatní části zařízení je zde digitální USB izolátor ADuM4160, který podporuje přenosové rychlosti Low Speed 1.5Mbit/s a Full Speed 12Mbit/s. Použil jsem obvod se zapouzdřením 16-SSOP. Vzhledem k tomu, že obvod galvanicky odděluje signálové cesty, použil jsem také galvanické oddělení napájení 5V pro izolátor pomocí DC-DC měniče (5V / 5V).

„Schéma zapojení CANtronII – Konektory“ je v příloze č.1.

### 7.1.6 Schéma zapojení CANtronII – Signalizace a propojení

V této části schématu jsou zakresleny prvky pro signalizaci a propojení. K signalizaci patří jednak 8 LED pro značení logické úrovně vstupních digitálních dat na konektoru CANON 15. Stav je signalizován až po úpravě na 3.3V logiku za obvodem MC14504B na snížení napětí z 12V na 3.3V. Další 2 LED slouží výhradně jako ukazatel na aktivní budič sběrnice CAN (CAN High Speed nebo CAN Low Speed). V pravém horním rohu schématu jsou umístěny 4 LED pro univerzální signalizaci např. pracovních proměnných, startovních sekvencí či jakýchkoliv stavů zařízení CANtronII. Zároveň jsou vedeny přes dvouřadý „header“ konektor, který umožňuje, po přidání zkratovacího můstku („jumperu“), použít výstupy s označením LED2 až LED5 jako samostatnou I/O bránu bez vývodu na LED. Můžeme si tedy zvolit, zda budeme chtít stav signalizovat pomocí LED či logickým výstupem 3.3V přímo z výstupní brány procesoru.

Ve spodní části schématu jsou umístěny propojovací konektory mezi centrální DPS s procesorem a přídatným modulem. Komunikační moduly jsou fyzicky umístěné paralelně nad sebou a jsou propojeny dvojicí 4 - pinových konektorů a jedním 12 - pinovým. První 4-pinový konektor obsahuje napájení 5V a zem (5V0, GND). Druhý 4 - pinový konektor přenáší napájení galvanicky oddělené 5V, 12V a izolovanou zem (5V0\_ISO, 12V0\_ISO, GND\_ISO). Hlavní propojovací konektor přenáší tyto signály:

- Term\_SW2 (terminace sběrnice CAN High Speed)
- LIN2\_TX (LIN\_TX modul 2)
- LIN2\_RX (LIN\_RX modul 2)
- CAN2\_TX\_S1\_HS (CAN\_TX modul 2 High Speed)
- CAN2\_RX\_S1\_HS (CAN\_RX modul 2 High Speed)
- CAN2\_TX\_S2\_LS (CAN\_TX modul 2 Low Speed)
- CAN2\_RX\_S2\_LS (CAN\_RX modul 2 Low Speed)
- MODUL\_switch\_1 (Výstup pro modulový spínač 1)
- MODUL\_switch\_2 (Výstup pro modulový spínač 2)



Tyto konektory jsou úmyslně umístěny tak, aby byly zároveň přiměřenou mechanickou oporou pro připojený komunikační modul 2. Po stránce mechanické zde budou umístěny navíc čtyři upevňující šrouby M3.

Signály MODUL\_switch 1 a MODUL\_switch 2 jsou na konektoru umístěny, aby procesor byl schopen identifikovat, zda je komunikační modul 2 připojený či odpojený. Pokud bude modul 2 připojený, tyto dva piny budou zkratovány a na výstupu signálu MODUL\_connect bude generována log[0]. V opačném případě budou rozpojeny a na výstupu MODUL\_connect bude log[1].

„Schéma zapojení CANtronII – **Signalizace a propojení**“ je v **příloze č.1**.

## 7.2 Použité ESD ochrany

Většina obvodů použitých v zařízení CANtronII má integrované ESD ochrany uvnitř pouzdra v blízkosti I/O pinů. Patří mezi ně ADuM4160, MAX3002, MC14504B, TJA1020, TJA1040 a TJA1054. Jak zde uvádím i samostatné budiče sběrnic CAN a LIN mají vnitřní ochrany proti elektrostatickým pulzům a přepětí. Ty však plně nechrání výstupní signály těchto komunikací a je vhodné použít externí přepětíové prvky pro omezení napětíových špiček na komunikačních vodičích sběrnice.

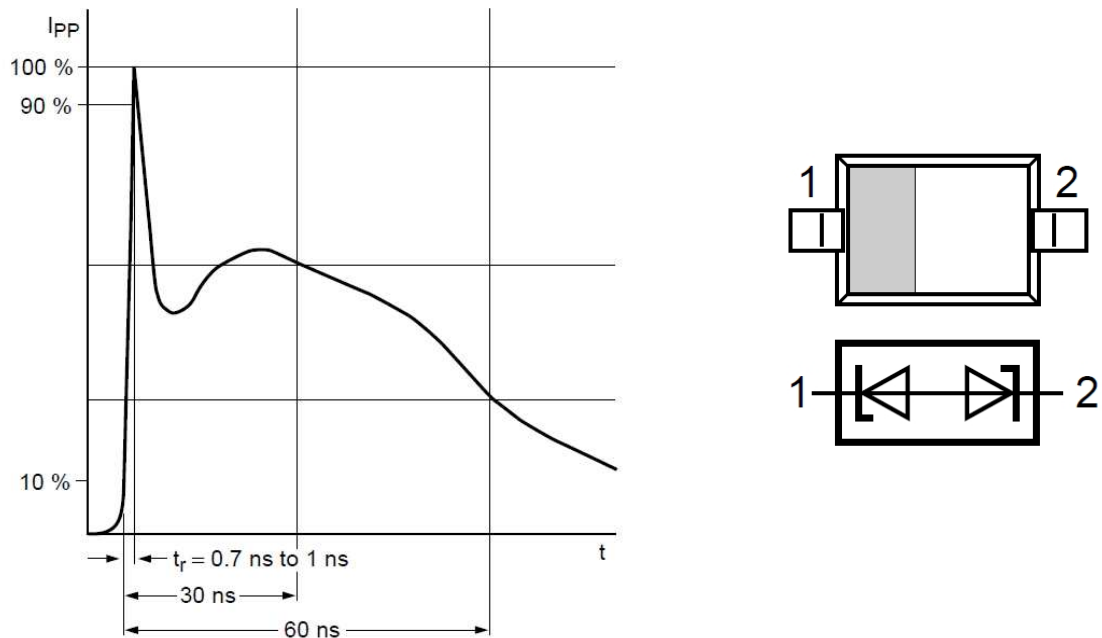
Jako ESD ochranný prvek sběrnice LIN jsem použil obousměrné ESD diody PESD1LIN od firmy NXP Semiconductors.

- Základní vlastnosti
  - Asymetrické zapojení zajišťuje optimální ochranu proti EMI<sup>18</sup>
  - Špičkový výkonový pulz  $P_{PP} = 160W$  při  $t_p = 8/20 \mu s$
  - Nízké klampovací napětí  $V_{CL} = 40 V$  při proudu  $I_{PP} = 1 A$
  - Velmi nízký svodový proud  $I_{RM} < 1nA$
  - ESD ochrana až do 23 kV

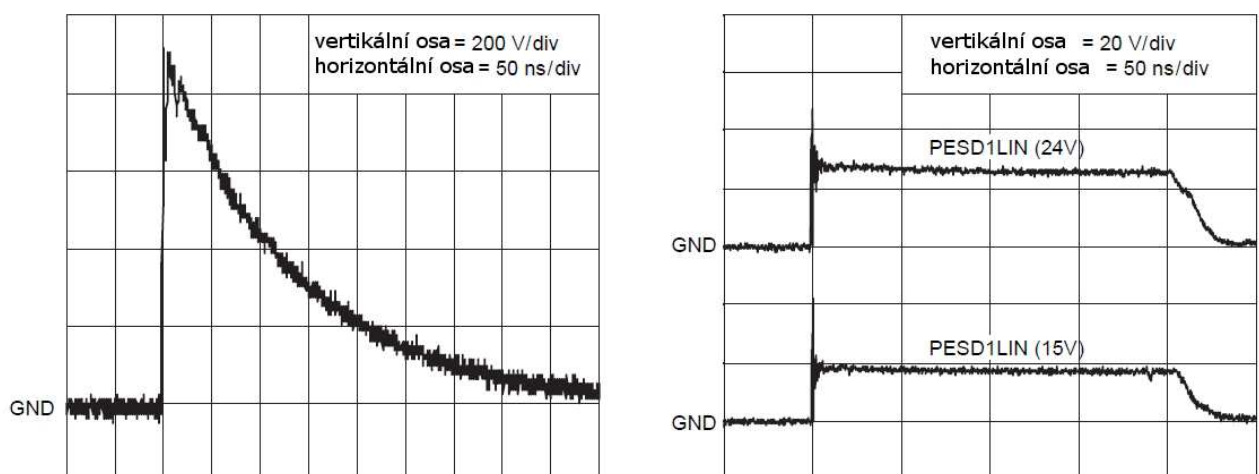
---

<sup>18</sup> EMI – Electro Magnetic Interferences

- Závěrné napětí první diody 15V a druhé 24V
- Kapacita diody 13 pF
- Pouzdro – 2 vývodové SOD323



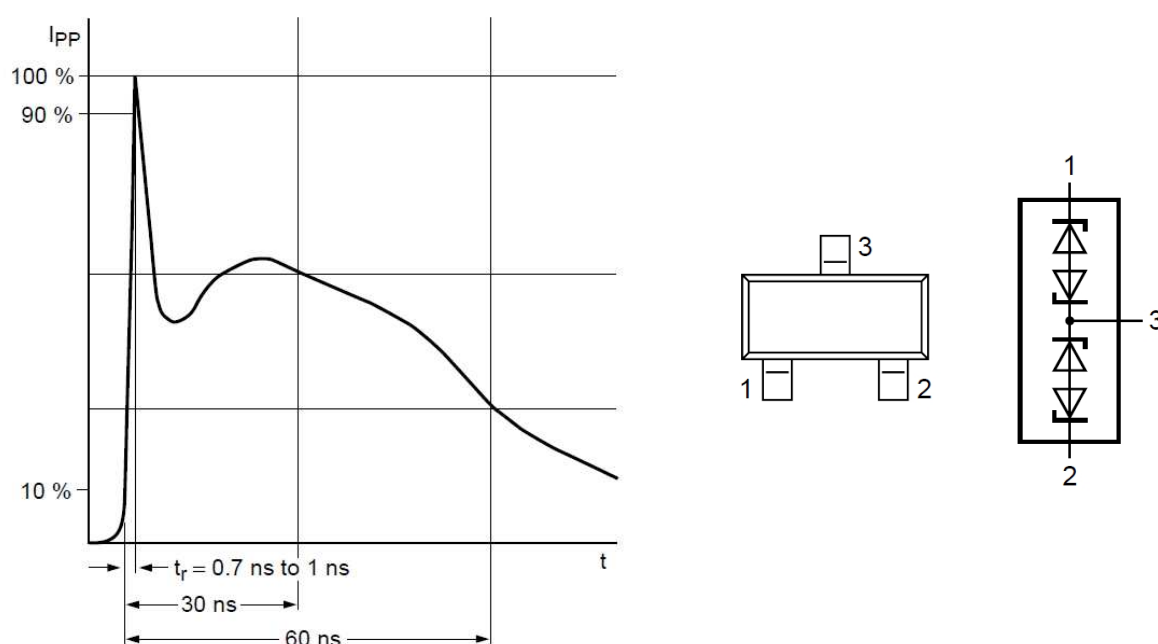
Obr. 7.2.1 Dynamická pulzní charakteristika PESD1LIN; vnitřní zapojení a pouzdro



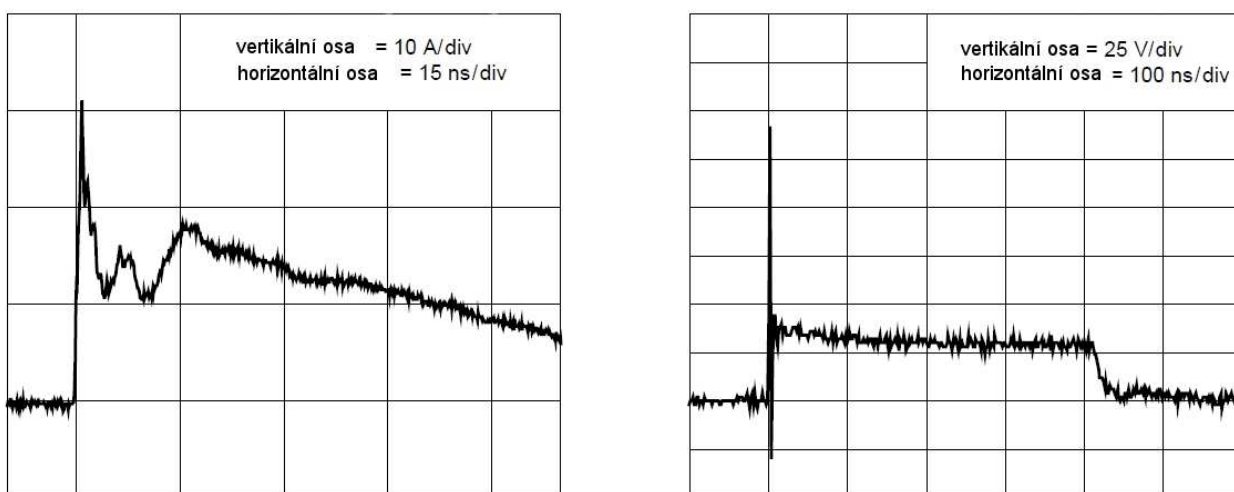
Obr. 7.2.2 Klampovací charakteristika (vlevo bez zásahu, vpravo klampované ESD)

Jako ESD ochranný prvek sběrnice CAN jsem použil dvojici obousměrných ESD diod PESD2CAN v jednom pouzdře od firmy NXP Semiconductors.

- Základní vlastnosti
  - Integrovaná diodová struktura umožňuje chránit 2 linky sběrnice CAN
  - Pouzdro 3 - vývodové SOT23
  - Špičkový výkonový pulz  $P_{PP} = 230W$  při  $t_p = 8/20 \mu s$
  - Nízké klampovací napětí  $V_{CL} = 41 V$  při proudu  $I_{PP} = 5 A$
  - Velmi nízký svodový proud  $I_{RM} < 1nA$ ; ESD ochrana až do 30 kV; Závěrné napětí diody 24V; Kapacita diody 25 pF

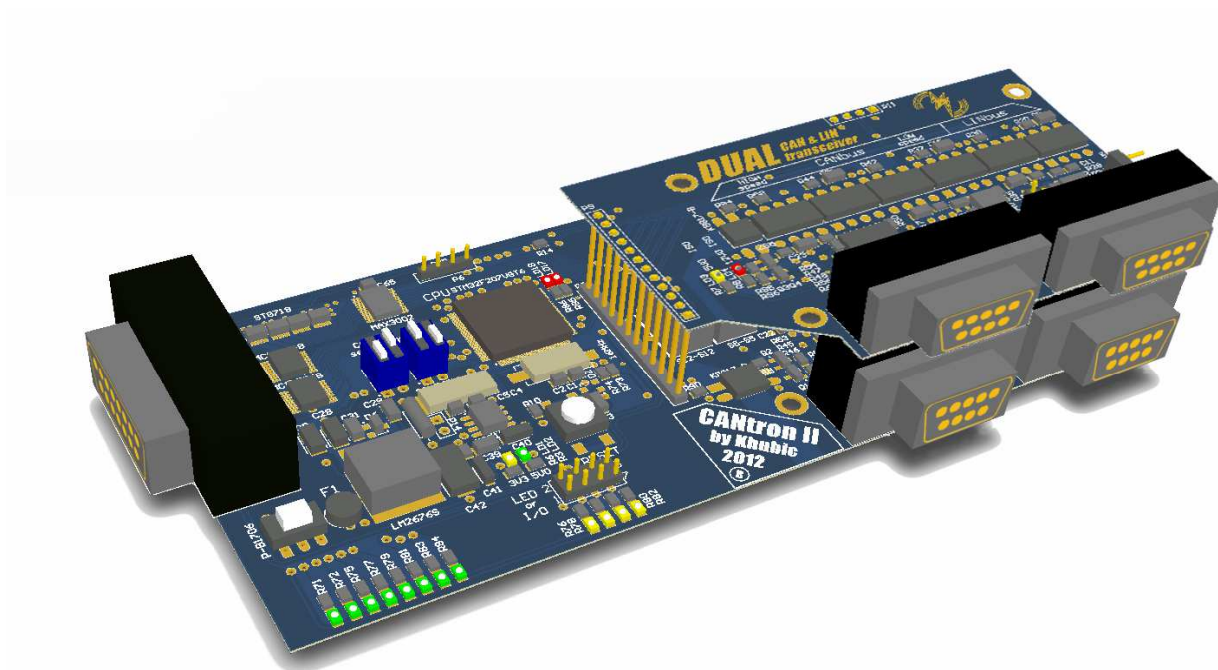


Obr. 7.2.3 Dynamická pulzní charakteristika PESD2CAN; vnitřní zapojení a pouzdro

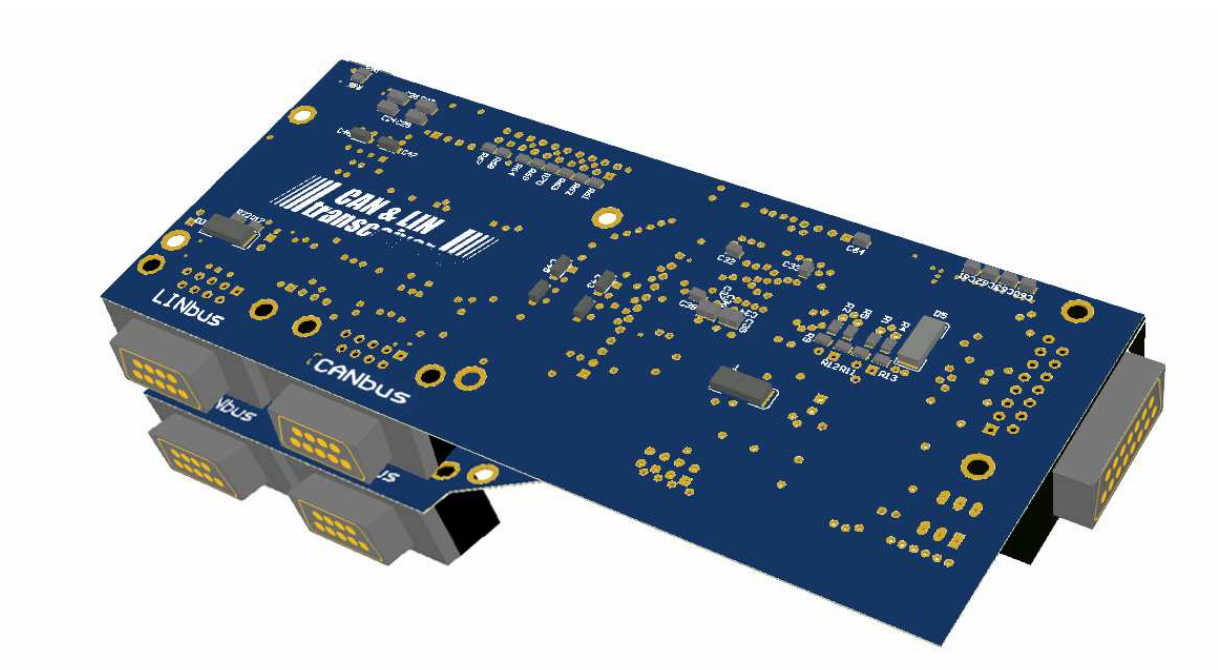


Obr. 7.2.3 Klampovací charakteristika (vlevo bez zásahu, vpravo klampované ESD)

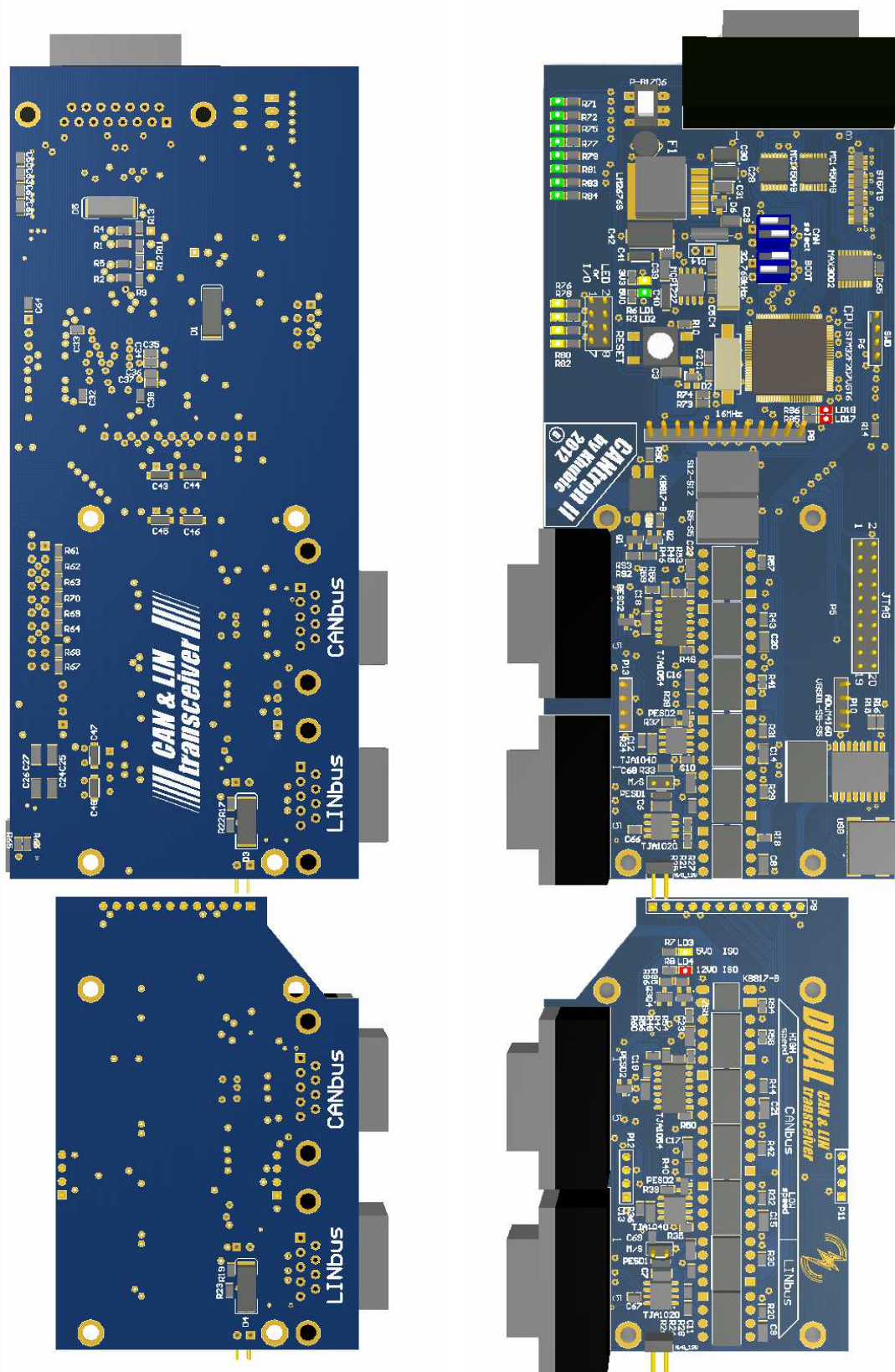
### 7.3 Prostorový model zařízení CANtronII



Obr 7.3.1 3D model - Pohled shora s nakloněním



Obr 7.3.2 3D model pohled zespodu s nakloněním

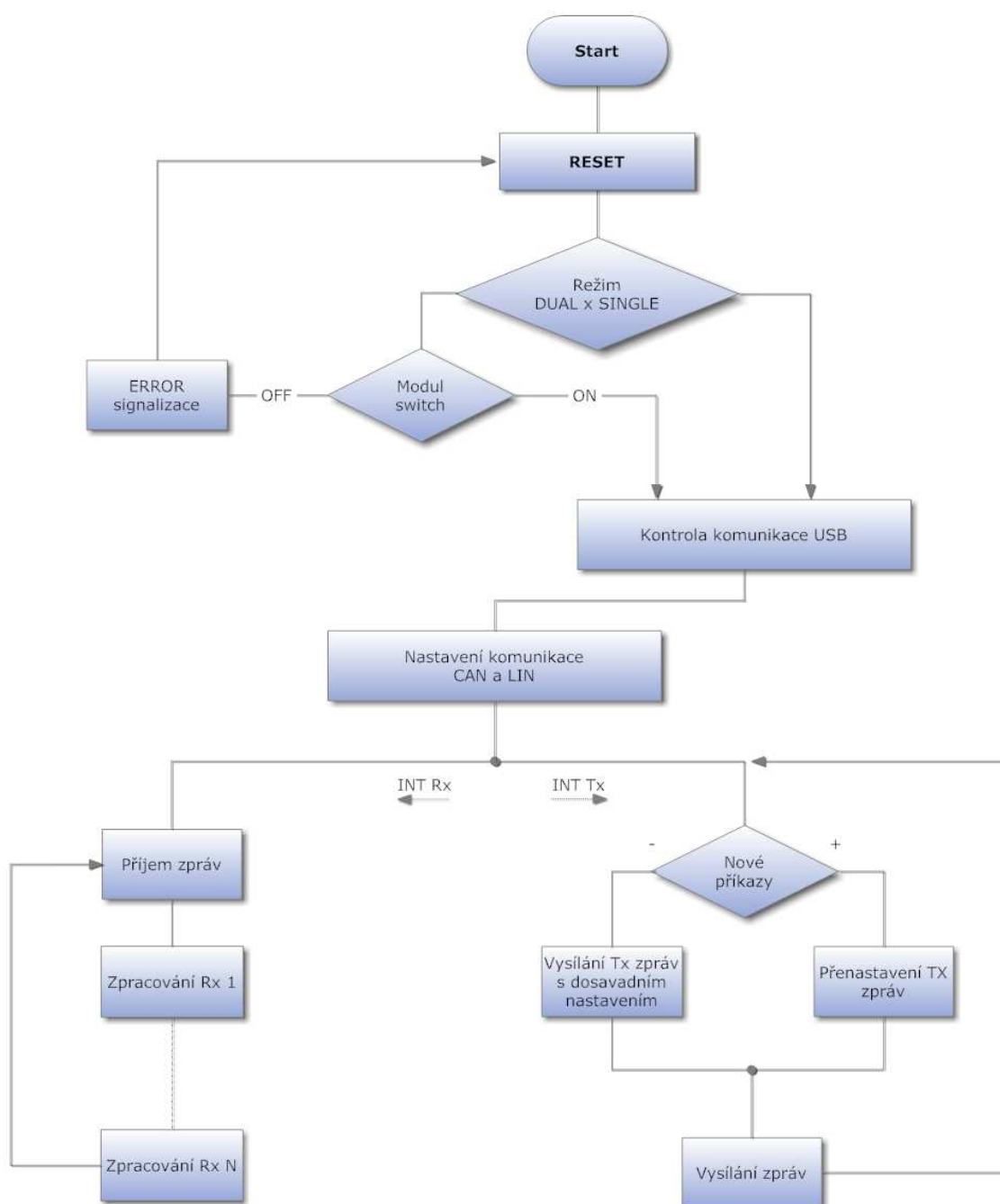


Obr 7.3.3 3D model pohled kolmo zespedu (vlevo) a kolmo shora (vpravo)

## 8 Programová část zařízení CANtronII

Pro zařízení CANtronII je kromě části hardwaru nutný také ovládací software. Jednak program pro ovládání transceiveru pomocí připojeného PC a také firmware procesoru, který ovládá veškeré komunikační a řídicí činnosti.

Pro lepší názornost uvádím zjednodušený logický diagram činnosti zařízení CANtronII:



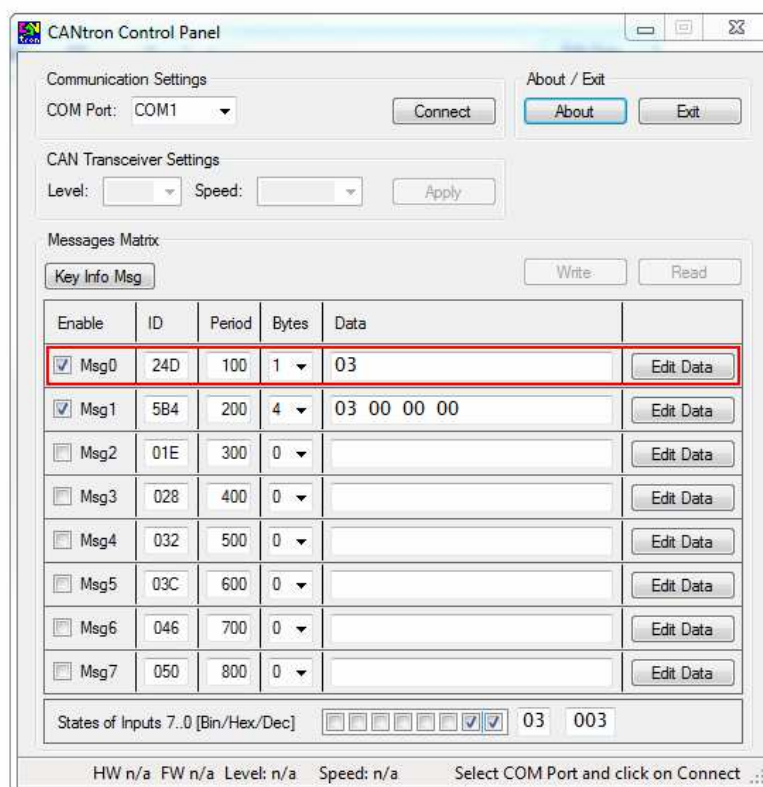
Obr. 8.1 Zjednodušený logický diagram činnosti CANtronII

Stručný popis diagramu Obr. 8.1 :

- **START** – začátek programu (procesu), připojení napájení
- **RESET** – úvod řídicího procesoru a jeho periférií do definovaného počátečního stavu
- **Režim DUAL x SINGLE** – uživatel zvolí, zda se bude vysílat v režimu DUAL (tzn. Vysílání komunikačních modulů 1 a 2 současně) nebo v režimu SINGLE (tzn. Vysílání pouze komunikačního modulu 1)
- **Modul switch** – pokud je zvolen režim dual, kontroluje se připojení komunikačního modulu 2
- **ERROR signalizace** – byl zvolen režim dual a není připojen komunikační modul 2, chyba je signalizována blikáním 8 LED pro vstupní data a systém je resetován po určité časové prodlevě
- **Kontrola komunikace USB** – režim komunikace a HW je v pořádku, zahájena testovací sekvence pro komunikaci USB
- **Nastavení komunikace CAN a LIN** – nastavení parametrů komunikace pomocí programu CANtron Control Panel viz další text
- **Přerušování INT Rx (příjem zpráv)** – je proveden příjem zpráv z dané sběrnice, dále probíhá zpracování dat dle algoritmu na zpracování přijatých zpráv 1 až N, poté program čeká na další instrukce
- **Přerušování INT Tx (vysílání zpráv)** – pokračuje na podmínku „Nové příkazy“
- **Nové příkazy** – pokud byly nastaveny nové příkazy, jsou přednastaveny zprávy pro vysílání dat na sběrnici, pokud nebyly nastaveny nové příkazy, pokračuje program ve vysílání zpráv v původním nastavení (dosavadním), po odeslání program čeká na další instrukce (vysílání x příjem popř. jiné akce CANtronII)

## 8.1 CANtron Control Panel

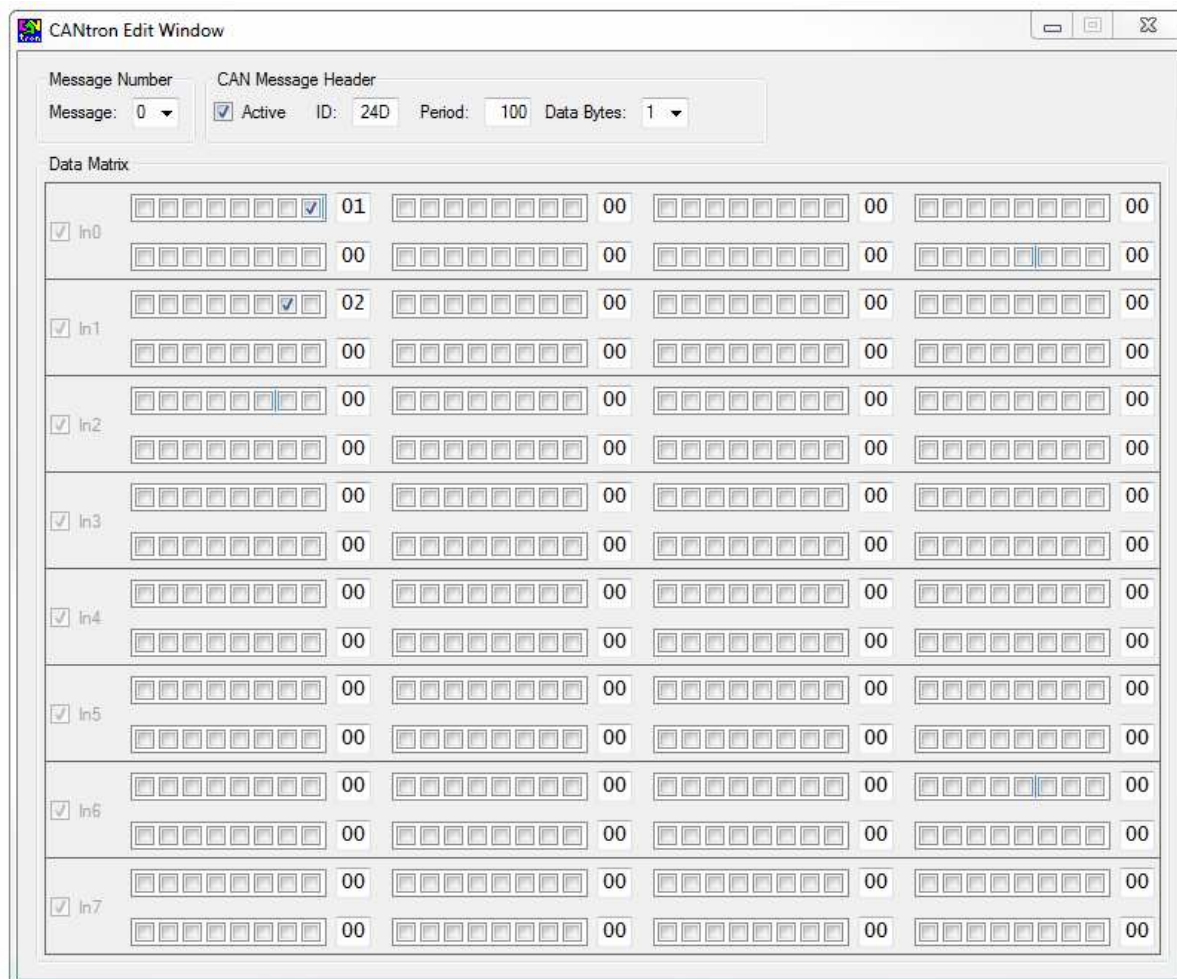
Program CANtron Control Panel je program určený nastavení typu sběrnice, na kterou se bude vysílat, nastavení parametrů zpráv, perioda vysílání a přenosová rychlost atd. Vývoj toho softwaru je předmětem bakalářské práce kolegy z FEL/KAE, který je studentem 3. ročníku bakalářského studia. Verze, která zde bude stručně popsána je stále rozpracovaná a k plnému využití pro zařízení budou nutné jisté úpravy, které zde zmíním.



Obr 8.1.1 Hlavní panel programu CANtron Control Panel

Na hlavním panelu můžeme vidět jednotlivé ovládací prvky pro nastavení parametrů sběrnice. Je zde komunikační port, dále nastavení komunikace CAN, tedy úroveň (High Speed nebo Low Speed), přenosová rychlost 100, 125, 200, 250, 500 nebo 1000 kbit/s. Dále je umístěná tabulka s jednotlivými zprávami Msg0 až Msg7. Zde se nastavují jednotlivé identifikátory daných zpráv. V dalším sloupci je parametr periody vysílání v jednotkách milisekund. Pokračuje se nastavením počtu datových bytů ve zprávě a konečně je vypsán samotný obsah zpráv. Pokud rozklikneme tlačítko „Edit Data“, zobrazí se panel pro nastavení interakce vstupních dat.

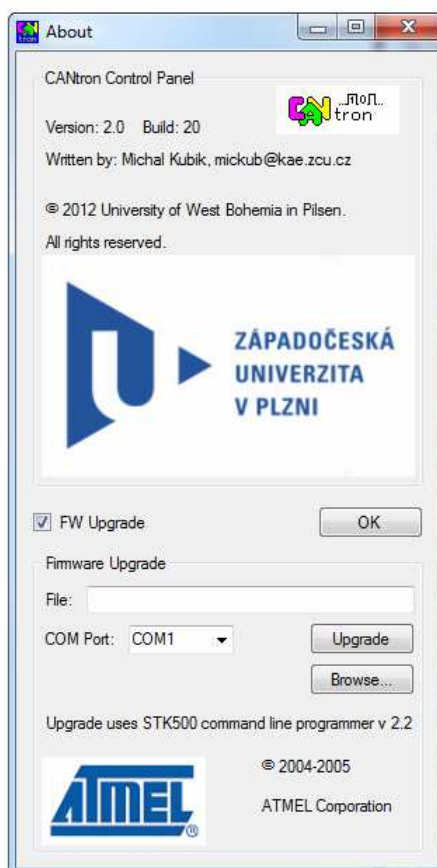




Obr. 8.1.2 Panel pro editaci zpráv CAN

Každá datová zpráva CAN může nabývat velikosti až 8 bytů. Jednotlivé řádky tabulky s označením IN0 až IN7 označují jednotlivé datové vstupy. V tomto případě, jenž je znázorněn na panelech, jsou aktivní změny dat ze vstupu IN0 a IN1. Bude se tedy konfigurovat podle zpráv Msg0 a Msg1. V prvním bytu zprávy Msg0 je nastaven 0-tý bit na 1. V prvním bytu zprávy Msg1 je nastaven 1. bit na 1. Systém je navržen tak, že pokud bude aktivní vstup IN0 a zároveň vstup IN1, bude jejich výsledný obsah dat tzv. „OR-ován“, tedy logicky sloučen. Tento princip byl zadán úmyslně a nejedná se o chybu. Tedy jak lze vidět, tvar dat je při aktivním vstupu IN0 a IN1 03, což je výsledek logického součtu nultého a prvního bitu.

Na obrázku níže je znázorněn tzv. „About panel“ se základními informacemi o programu CANtron Control Panel.



Obr. 8.1.3 Informační panel

Tento program je navržen tak, aby kromě funkce „Konfigurátor“ jednotlivých zpráv vysílaných na sběrnici sloužil také ve funkci „Simulátor“ nastavení zpráv. To velice usnadňuje možnost dohledu nad konfigurací vysílaných zpráv.

Změny, které je nutné provést pro plnou funkci CANtronII budou uvedeny v závěru této diplomové práce.

## Závěr

Dle zadání této diplomové práce, bylo hlavním cílem navrhnout zařízení, které bude vysílat zprávy na sběrnici CAN s nastavitelným obsahem. Z vlastní iniciativy a na doporučení členů Katedry aplikované elektroniky jsem tento návrh rozšířil navíc o komunikaci LIN používanou jako tzv. nízkonákladovou komunikační sběrnici v automobilech. Po dalších úvahách jsem přišel s řešením duálního vysílání na oba typy sběrnic. Zaručeně tato vlastnost zařízení zvyšuje efektivnost a flexibilitu využití. Výsledkem je kompletní návrh hardwaru zařízení a fyzická realizace vzorku zařízení s pracovním názvem CANtronII s možností vysílání a konfigurace zpráv na sběrnici CAN a LIN ve dvou nezávislých kanálech. U komunikace CAN je zde možnost volby mezi CAN High Speed a CAN Low Speed napětíovými úrovněmi. Výsledkem je osazená dvouvrstvá DPS s možností odnímatelnosti druhého komunikačního modulu o rozměrech 155 x 66 mm.

Konfigurace zpráv vysílaných a zpracovaných zařízením CANtronII je možná prostřednictvím programu CANtron Control Panel, jehož vývoj nebyl součástí této diplomové práce. Samotný program je prozatím realizován pro vysílání jednoho kanálu sběrnice CAN s možností výběru mezi režim CAN High Speed a CAN Low Speed. Pro plnou funkci zařízení CANtronII je nutné jej doplnit o možnosti výběru a konfiguraci zpráv sběrnice CAN a LIN odděleně pro jednotlivé kanály. Dále pak samozřejmě výběr rychlostí pro komunikaci LIN, jež program prozatím neobsahuje a také zvláštní panel pro konfigurace zpráv LIN.

V budoucnu by mohla být tato práce rozšířena o další mikrokontrolér s jádrem ARM a příslušné budící obvody. To by umožnilo implementovat další komunikační rozhraní používané v dnešních automobilech. Jednou z nich by mohla být např. komunikační sběrnice FlexRay, která je využívána v luxusních vozech Audi, Bentley, BMW a dalších. Odlišnost architektury této sběrnice by mohla být zajímavou výzvou v návrhu pro doplnění tohoto zařízení.

## Literatura a použité internetové zdroje

- [1] Oficiální stránka firmy ARM, [online]. [cit. 2012-2-10]. Dostupný z WWW:  
<<http://www.arm.com/products/processors/index.php>>
- [2] Stránka časopisu : ROOT [online]. [cit. 2012-02-13]. Dostupný z WWW:  
< <http://www.root.cz/clanky/mikroprocesory-s-architekturou-arm/#k01>>.
- [3] Oficiální stránka firmy ARM, [online]. [cit. 2012-3-07]. Dostupný z WWW:  
< <http://www.arm.com/pdfs/IntroToCortex-M3.pdf>>
- [4] Stránka časopisu : SMS Solution [online]. [cit. 2012-03-17]. Dostupný z WWW:  
< <http://www.carmotor.cz/>>.
- [5] Stránka časopisu : SMS Solution [online]. [cit. 2012-03-23]. Dostupný z WWW:  
< <http://elektrorevue.cz/>>.
- [6] Oficiální stránka organizace CiA [online]. [cit. 2012-04-2].Dostupný z WWW:  
< <http://www.can-cia.de/>>.

## **Seznam příloh**

Schéma zapojení CANtronII

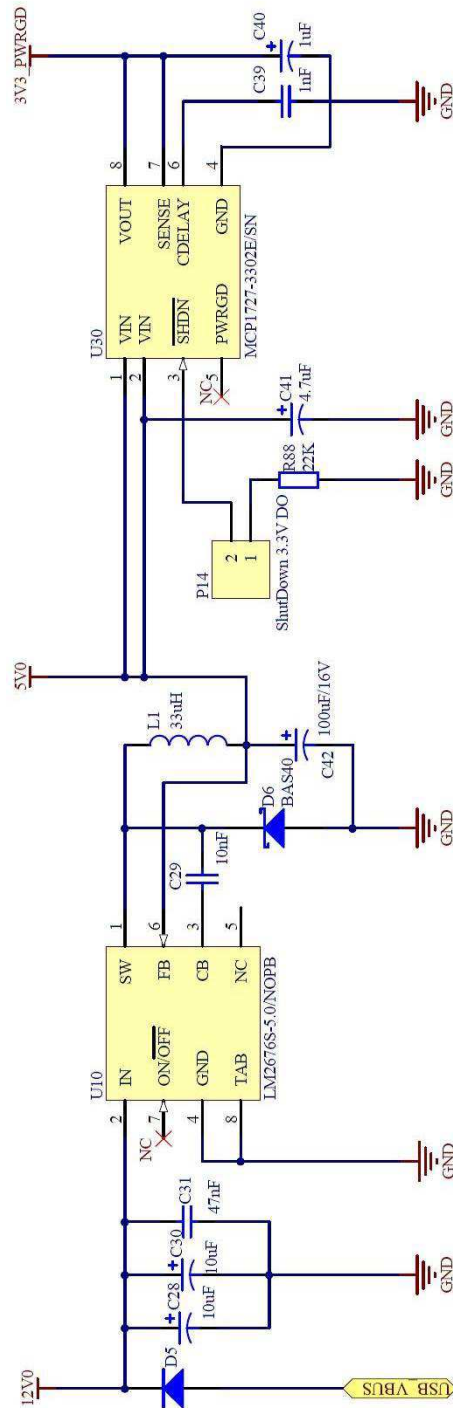
Výrobní výstupy

Seznam součástí CANtronII

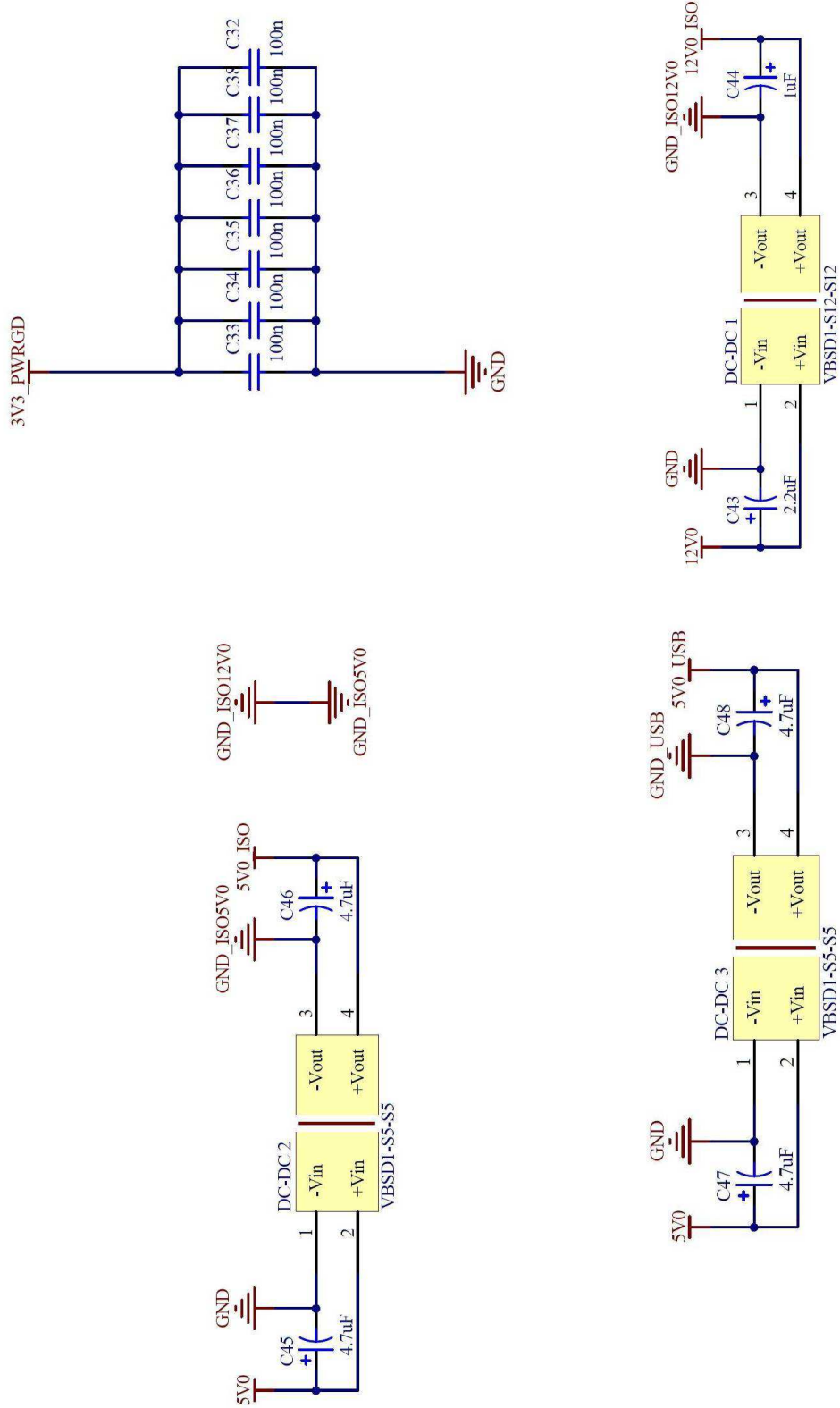
Obsah přiloženého CD

## Přílohy

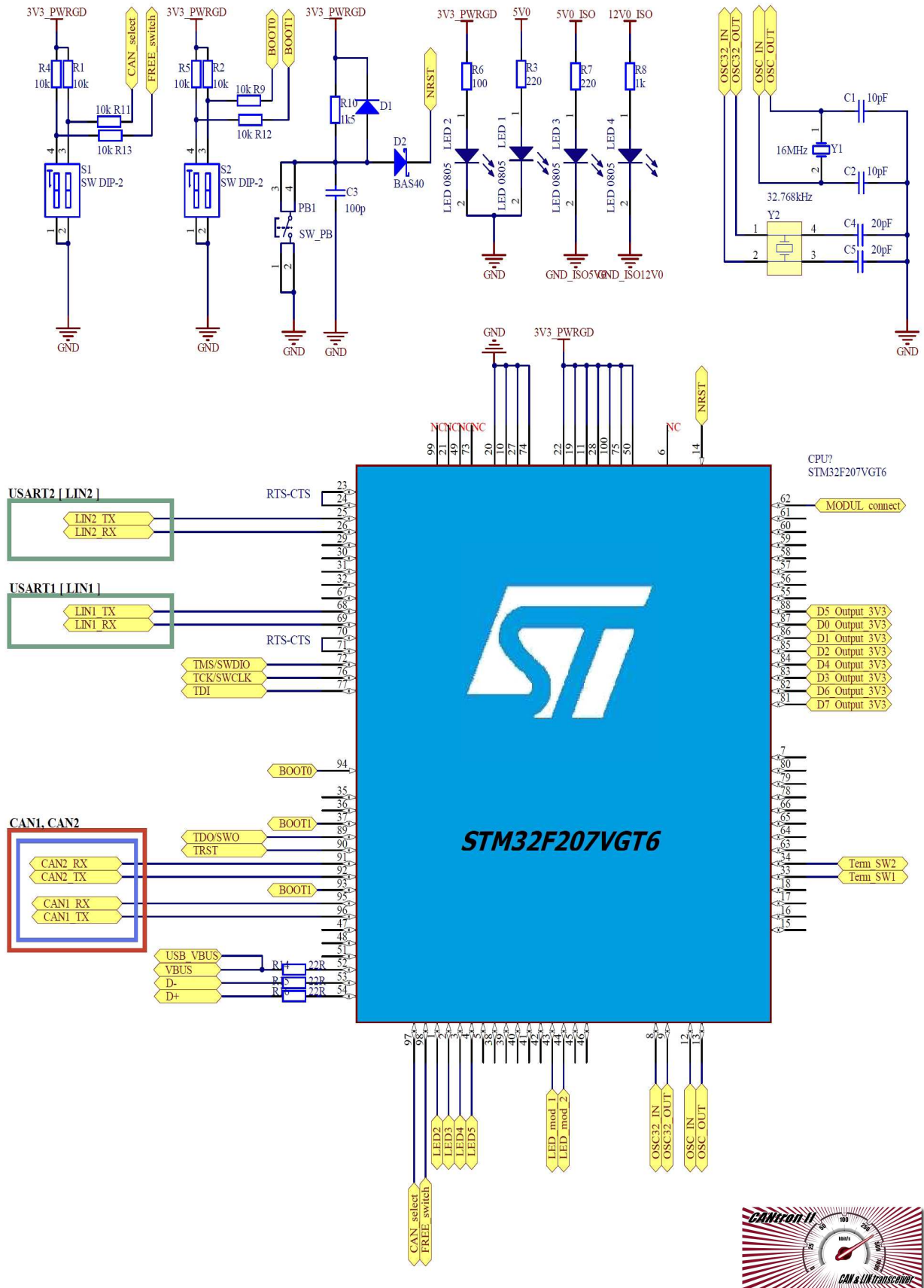
### Schéma zapojení CANtronII - Zdroje napětí A)



## Schéma zapojení CANtronII - Zdroje napětí B)

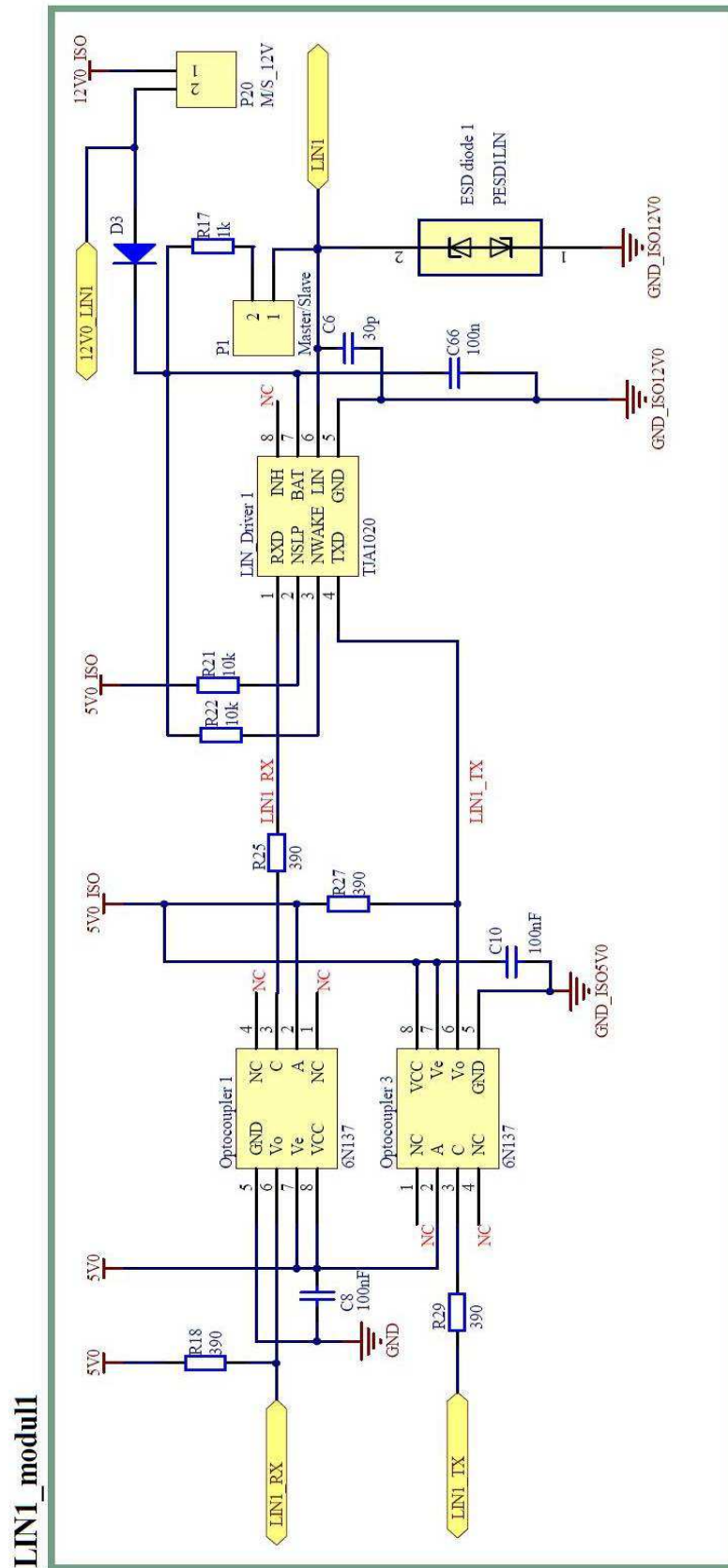


## Schéma zapojení CANtronII – CPU

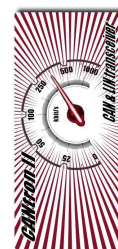
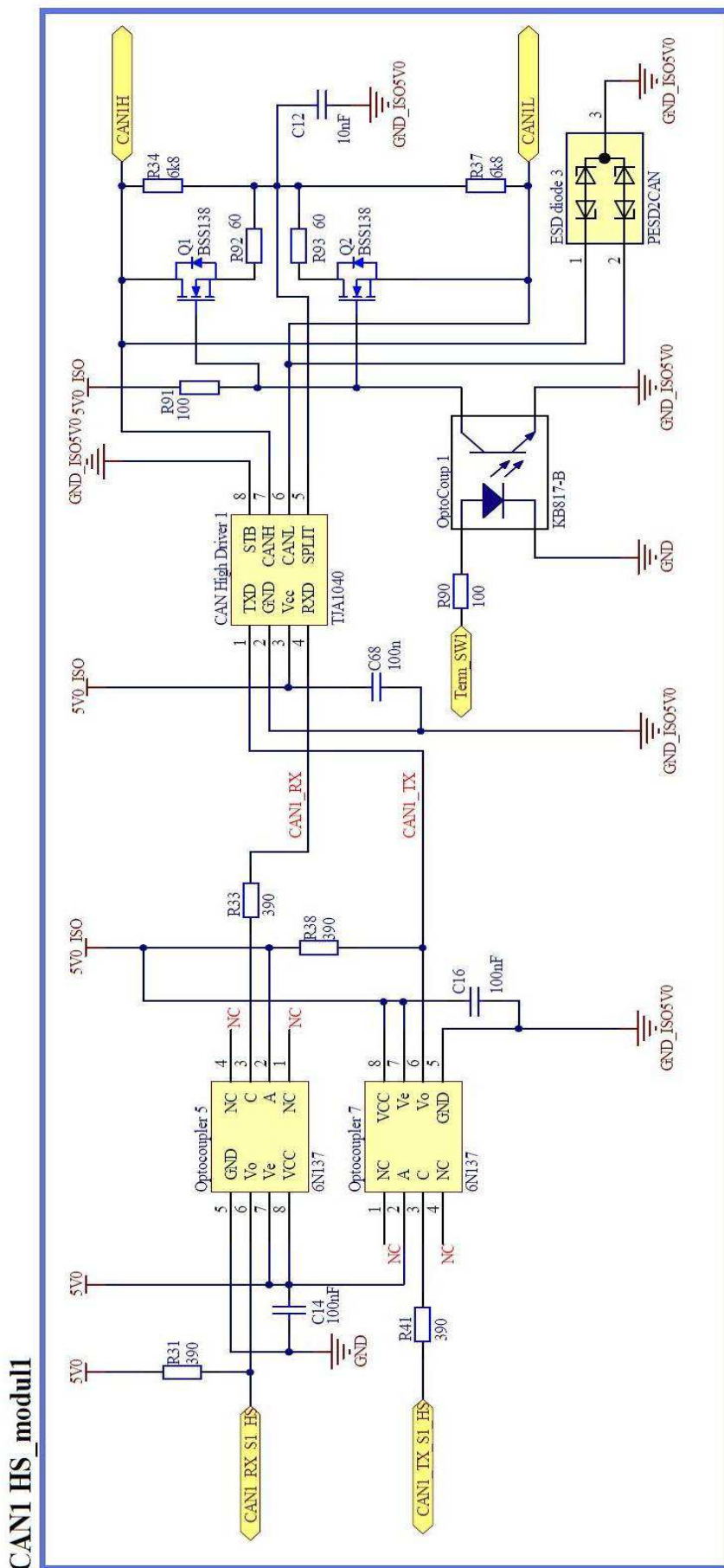




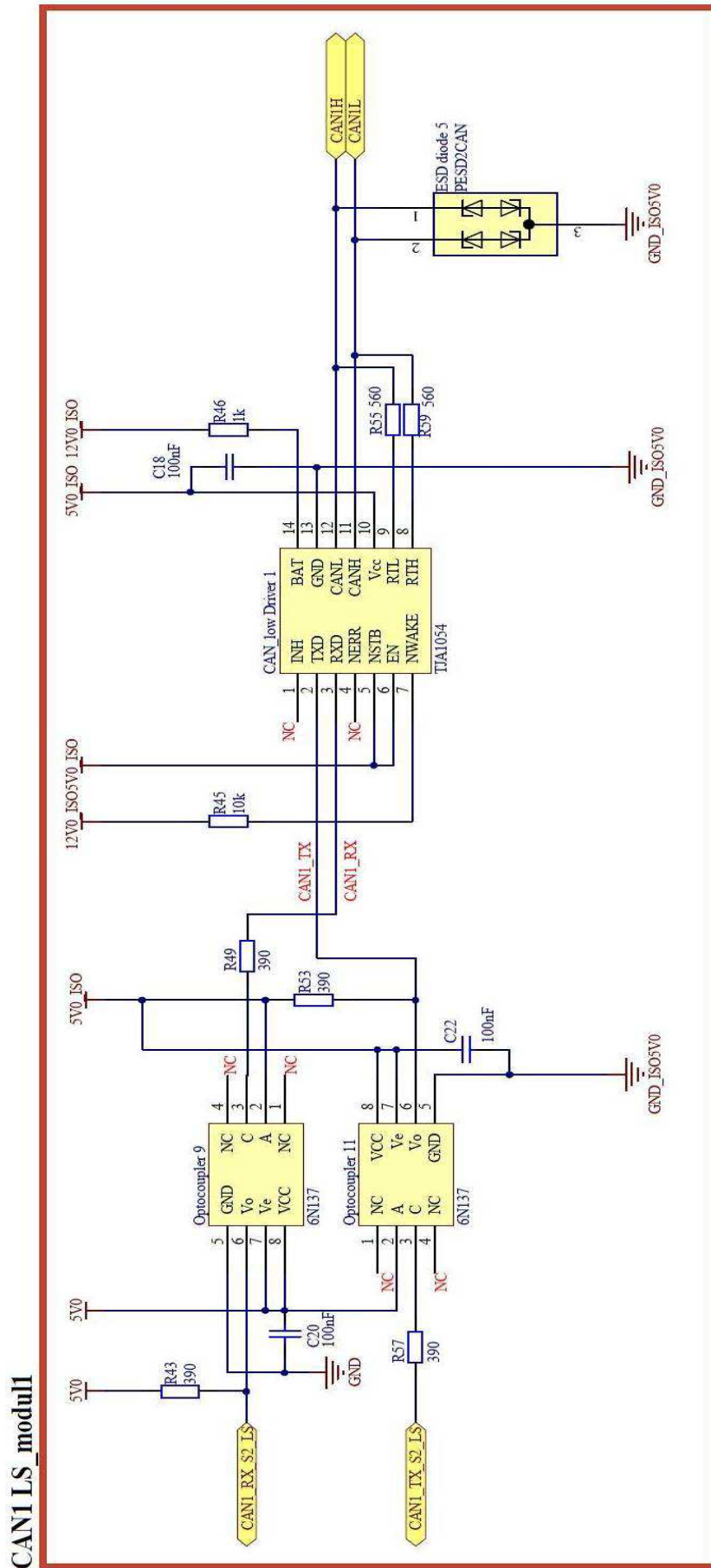
**Schéma zapojení CANtronII – Komunikační modul 1 - LIN**



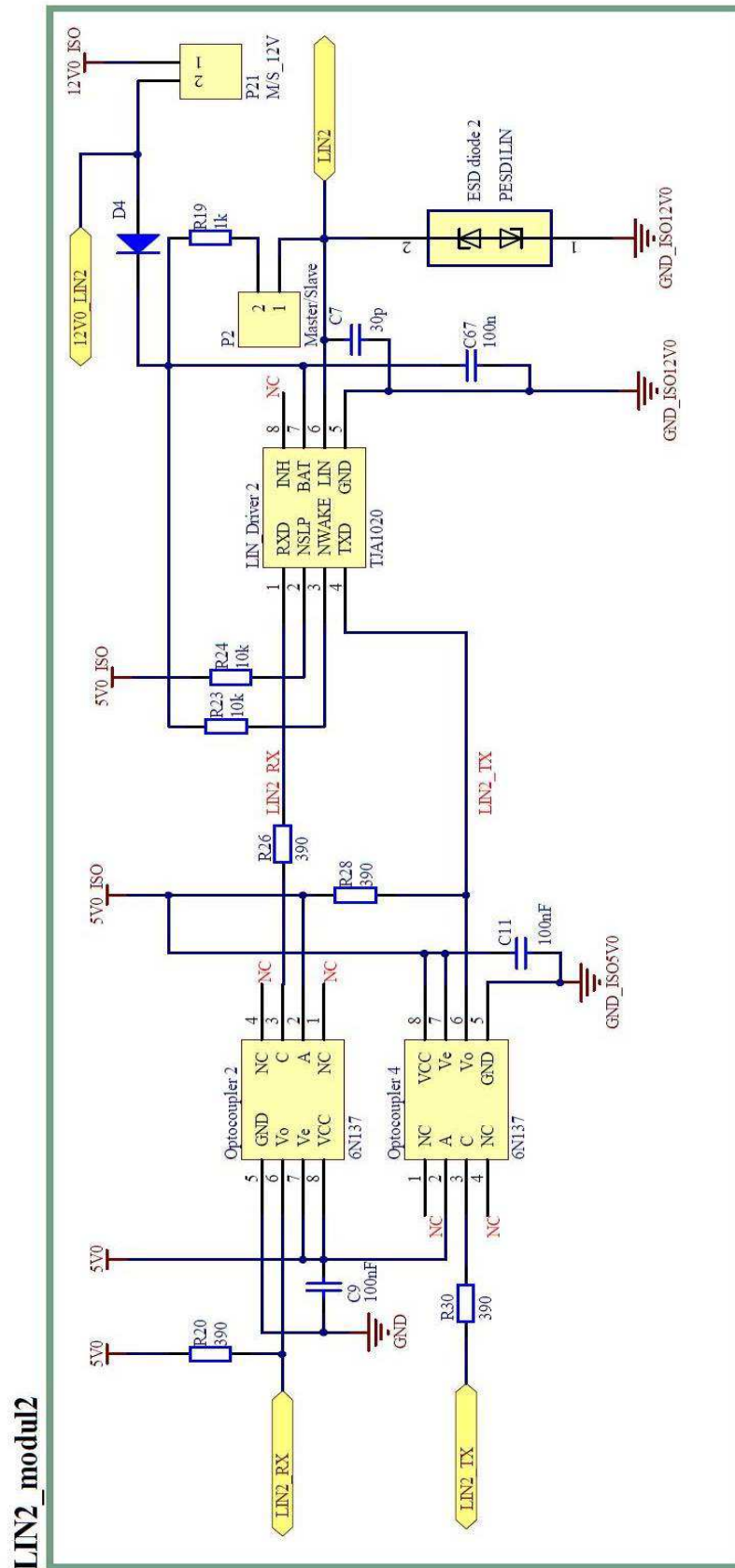
### Schéma zapojení CANtronII – Komunikační modul 1 – CAN High Speed



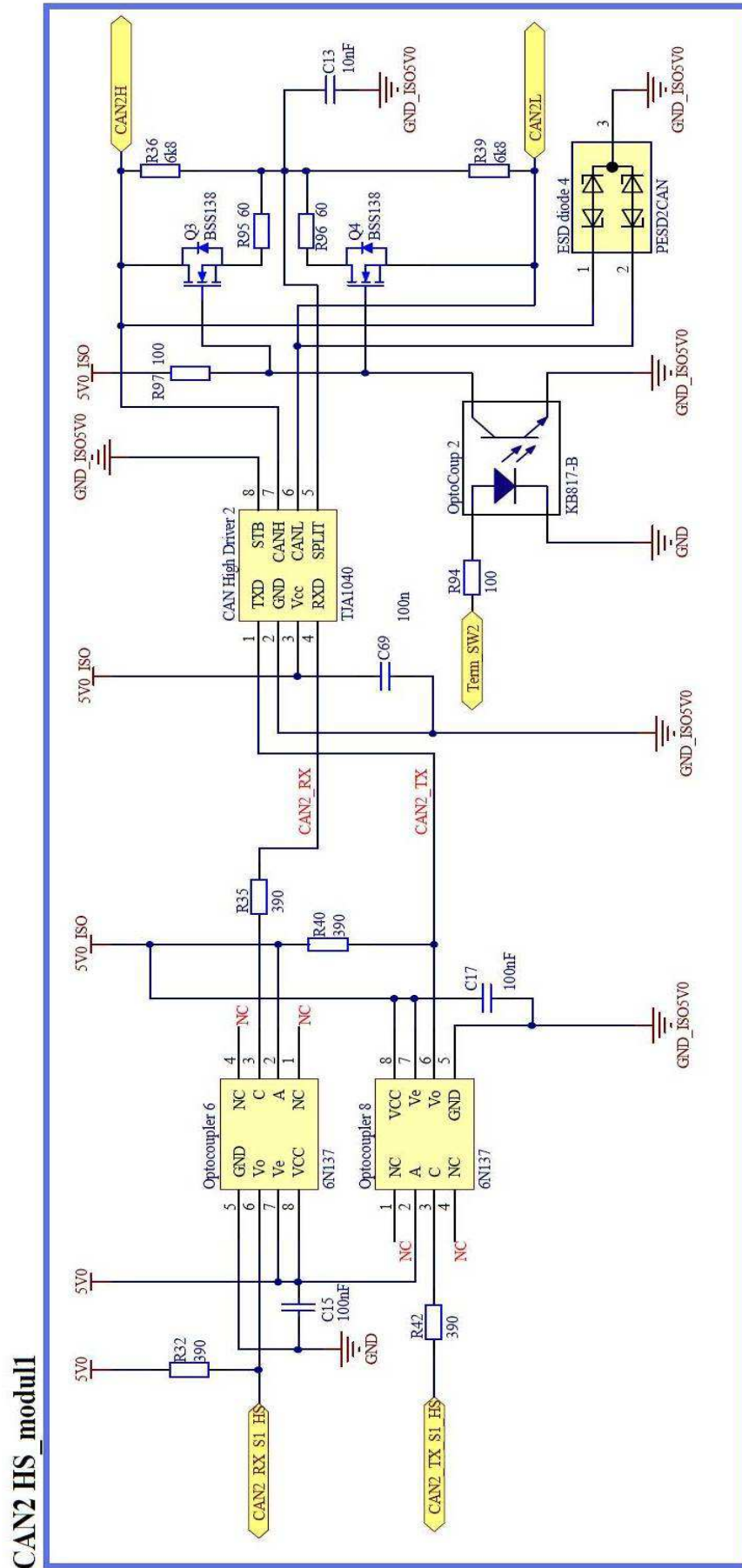
# Schéma zapojení CANtronII – Komunikační modul 1 – CAN Low Speed



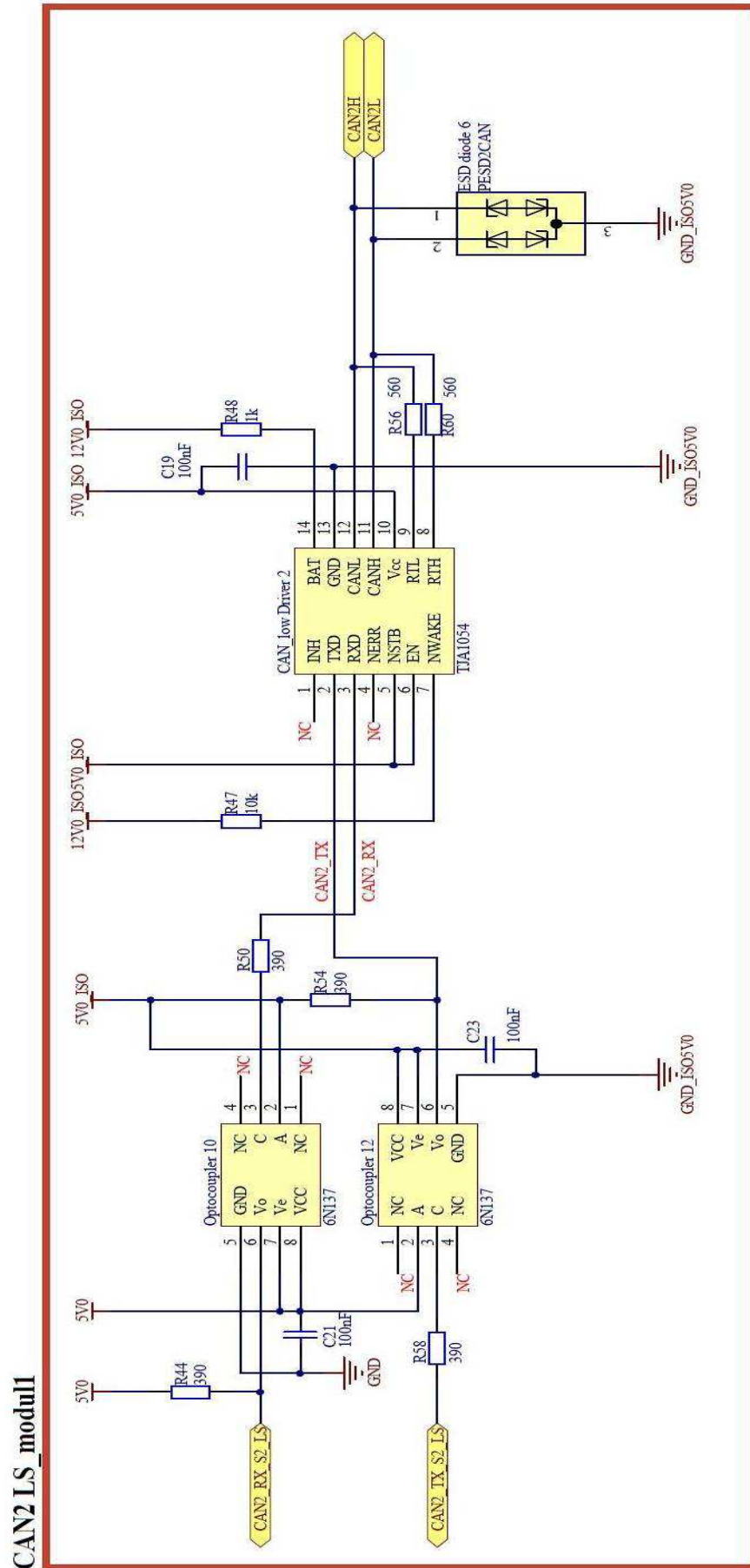
## Schéma zapojení CANtronII – Komunikační modul 2 – LIN



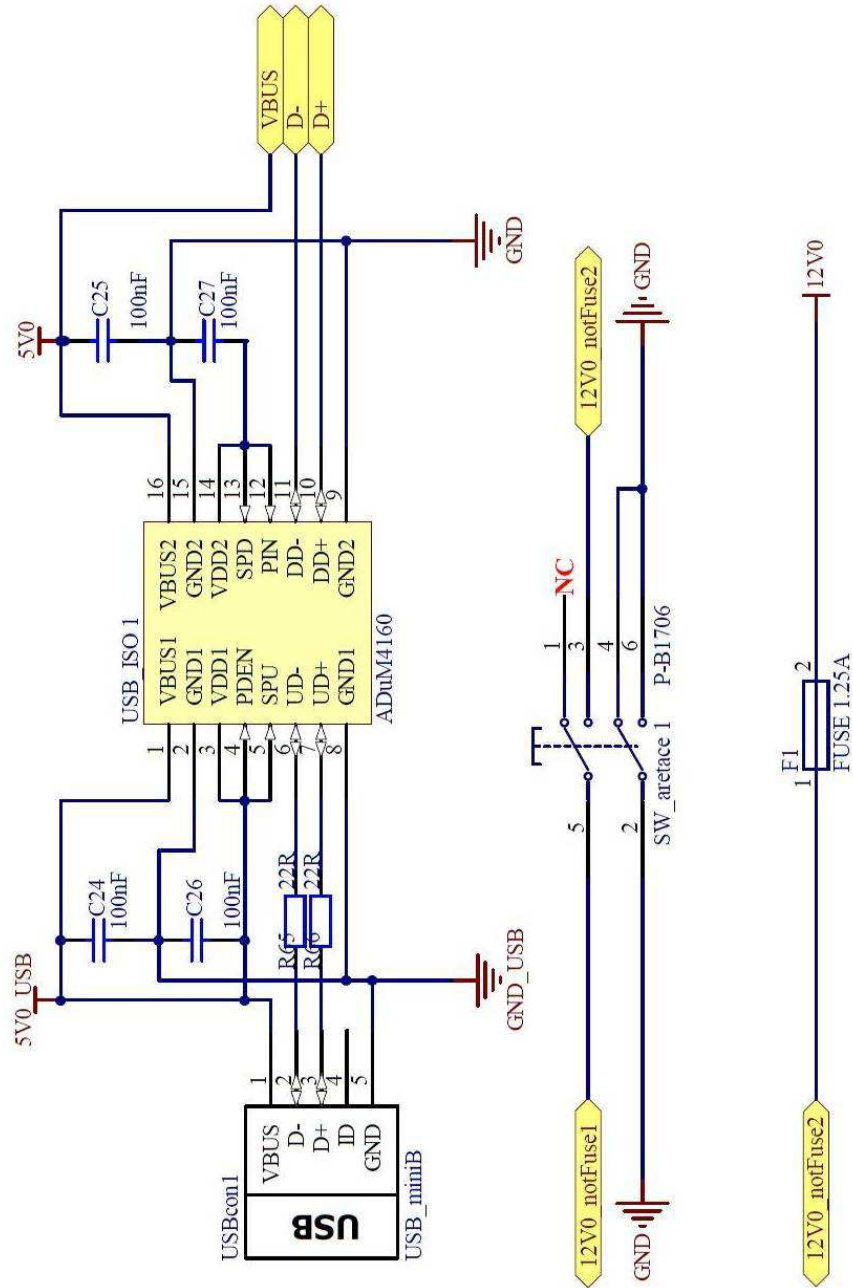
# Schéma zapojení CANtronII – Komunikační modul 2 – CAN High Speed



## Schéma zapojení CANtronII – Komunikační modul 2 – CAN Low Speed



## Schéma zapojení CANtronII – Konektory A)

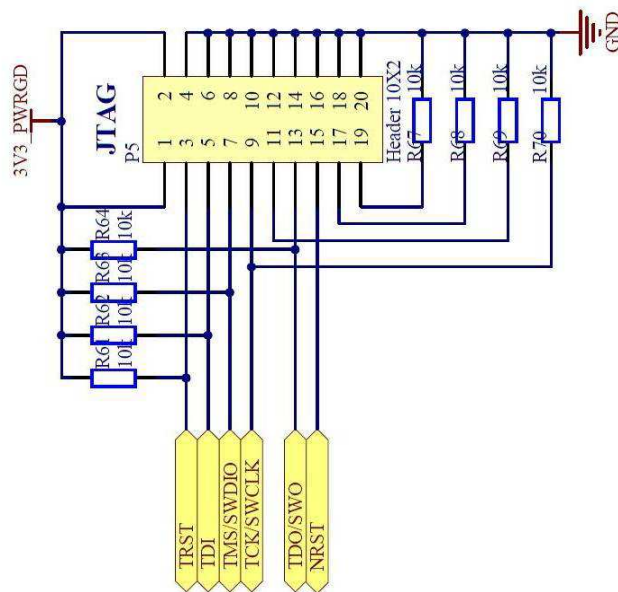


## Schéma zapojení CANtronII – Konektory B)



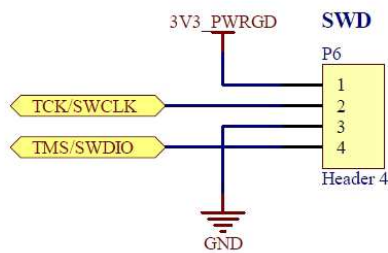
JTAG - ARM 20 Pin Connector Pin Out

[1]	(VREF) Voltage Reference	(VSUPPLY) Supply Voltage [2]
[3]	(nTRST) Test Reset	(GND) Ground [4]
[5]	(TDI) Test Data In	(GND) Ground [6]
[7]	(TMS) Test Mode Select	(GND) Ground [8]
[9]	(TCK) Test Clock	(GND) Ground [10]
[11]	(RTCK) Return Clock	(GND) Ground [12]
[13]	(TDO) Test Data Out	(GND) Ground [14]
[15]	(nSRST) System Reset	(GND) Ground [16]
[17]	(DBGREQ) Debug Request	(GND) Ground [18]
[19]	(DGBACK) Debug Acknowledge	(GND) Ground [20]





## Schéma zapojení CANtronII – Konektory C)

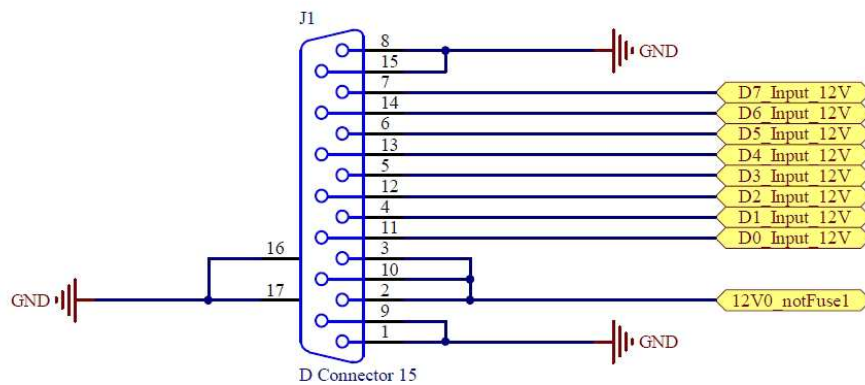


SWD interface

- 1 - Vdd target
- 2 - SWCLK
- 3 - GND
- 4 - SWDIO

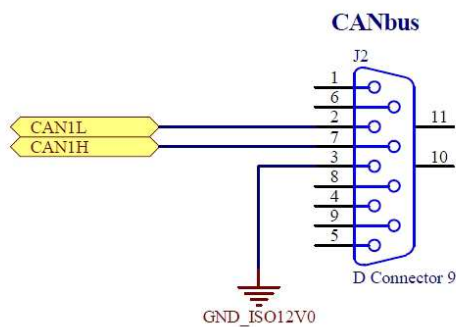
D Connector 15 Female

- 1 - GND
- 2 - 12V0
- 3 - 12V0
- 4 - INPUT D1
- 5 - INPUT D3
- 6 - INPUT D5
- 7 - INPUT D7
- 8 - GND
- 9 - GND
- 10 - 12V0
- 11 - INPUT D0
- 12 - INPUT D2
- 13 - INPUT D4
- 14 - INPUT D6
- 15 - GND

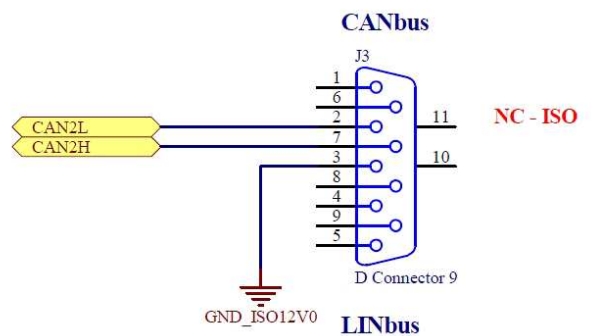


D Connector 15 Male

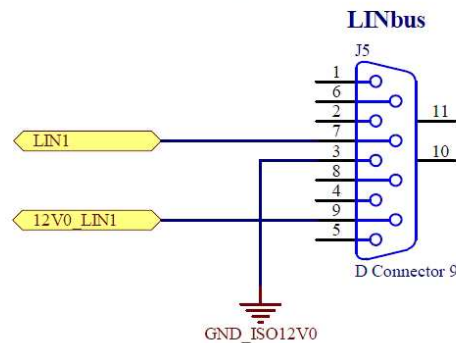
- 1 - GND
- 2 - INPUT D7
- 3 - INPUT D5
- 4 - INPUT D3
- 5 - INPUT D1
- 6 - 12V0
- 7 - 12V0
- 8 - GND
- 9 - GND
- 10 - INPUT D6
- 11 - INPUT D4
- 12 - INPUT D2
- 13 - INPUT D0
- 14 - 12V0
- 15 - GND



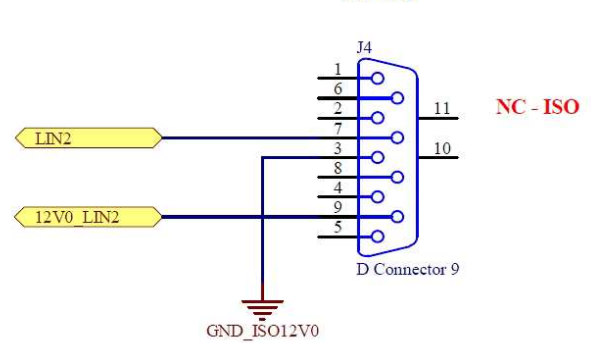
NC - ISO



NC - ISO



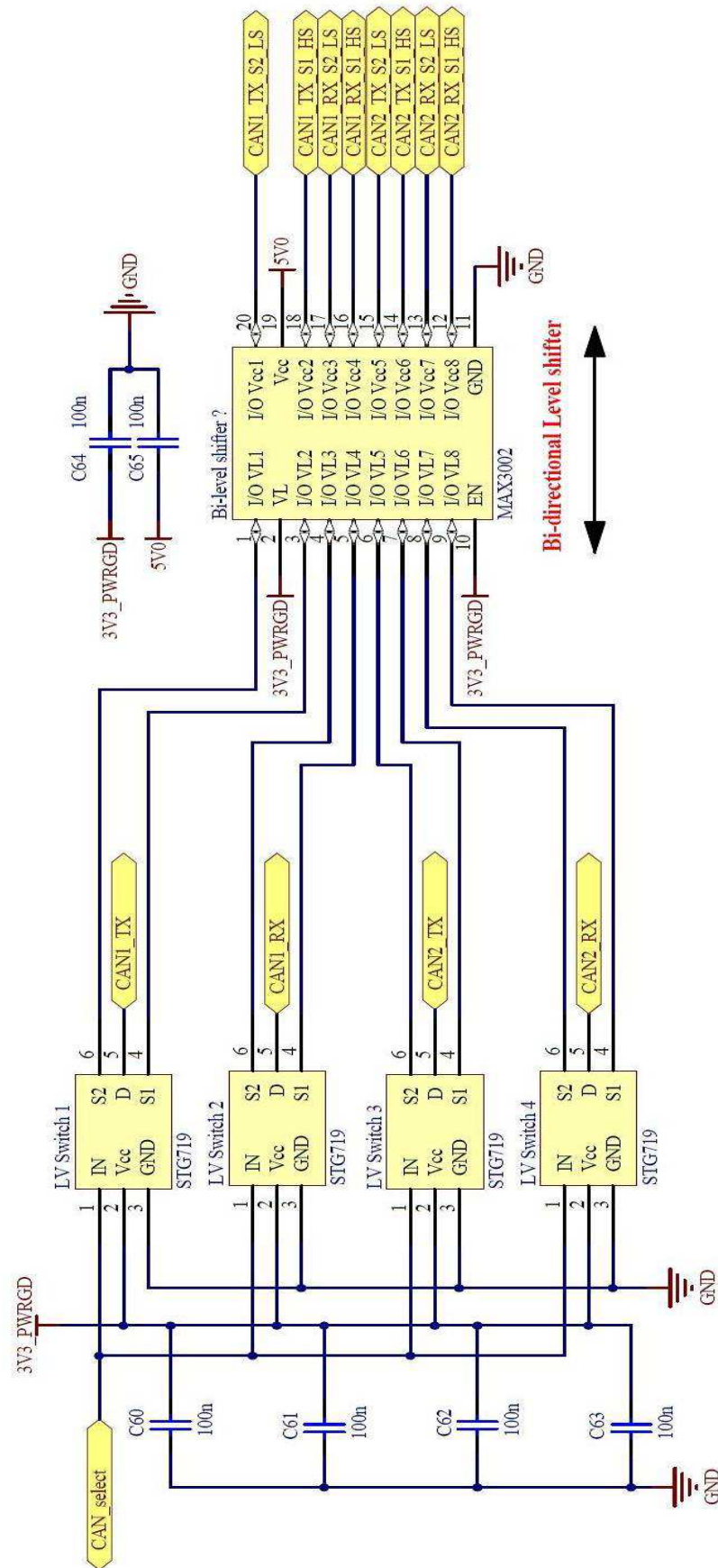
NC - ISO



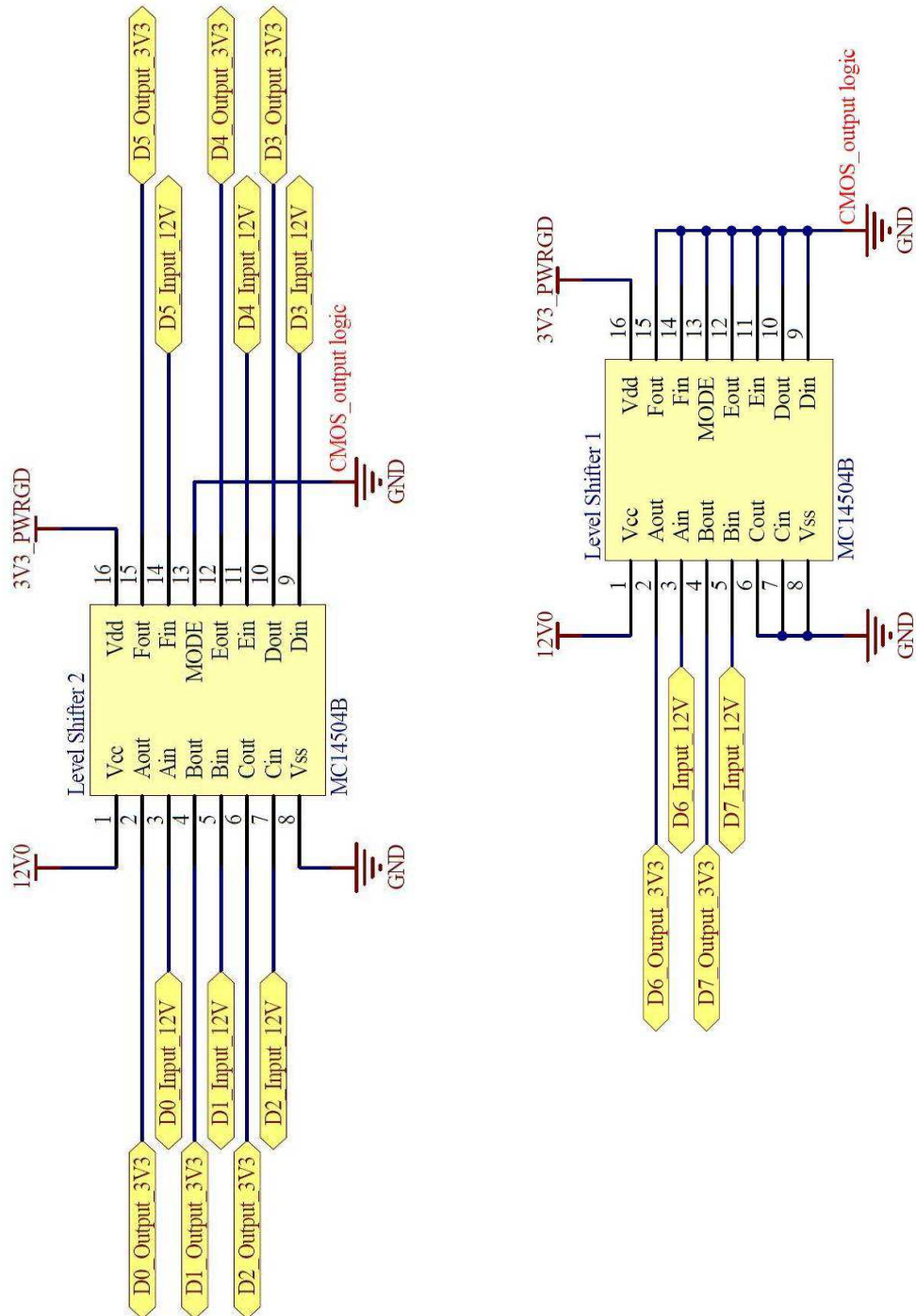
NC - ISO



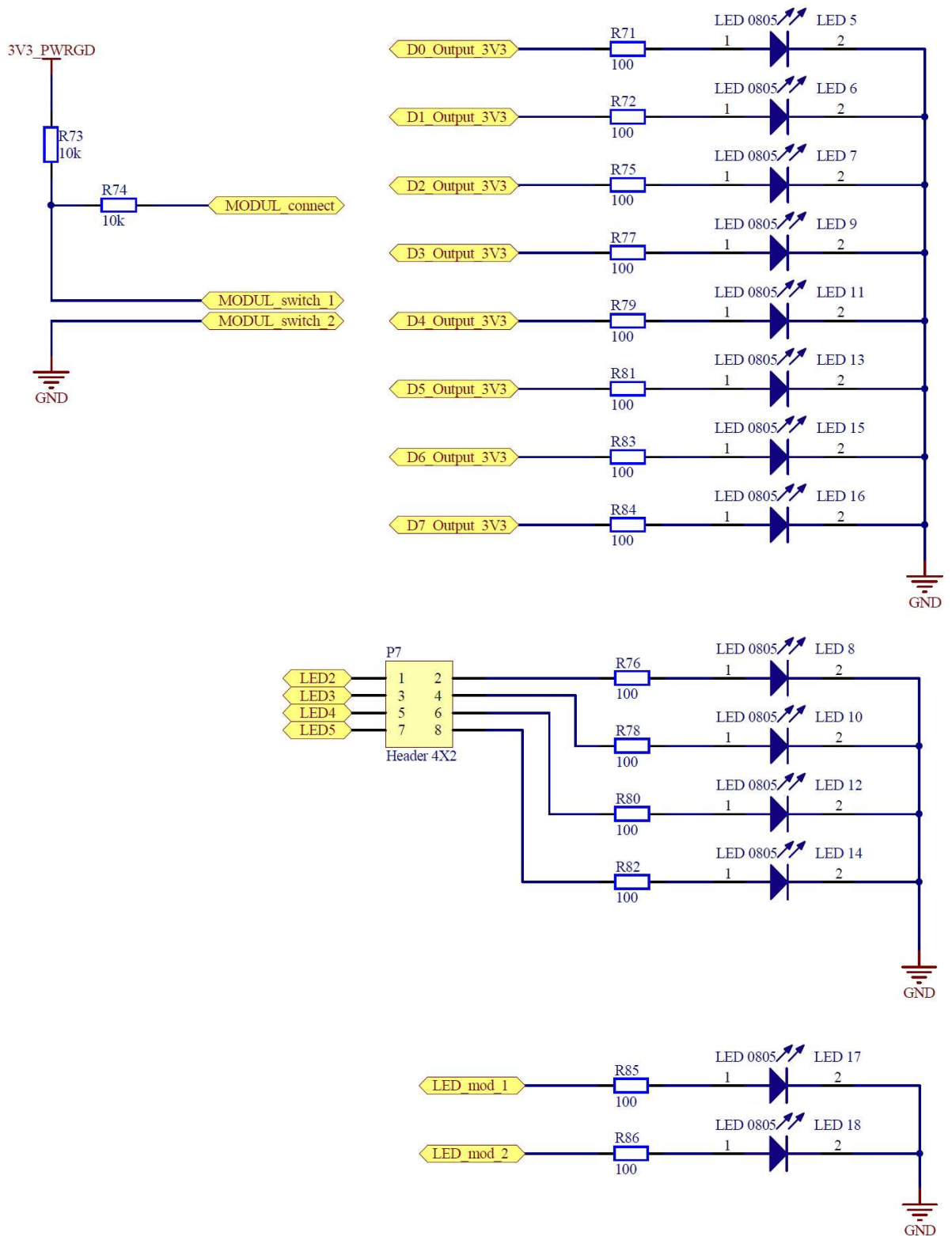
### Schéma zapojení CANtronII – Level shifters & switches A)



## Schéma zapojení CANtronII – Level shifters & switches B)

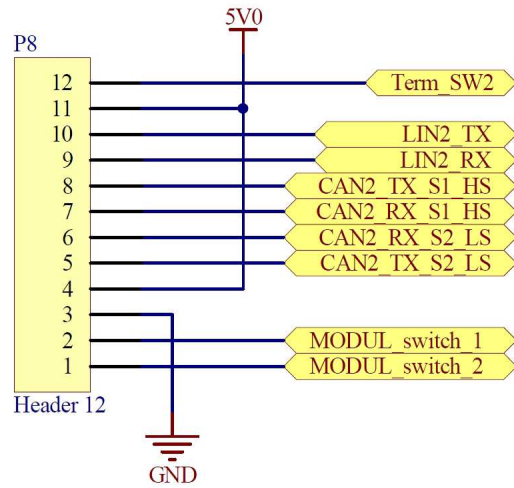


## Schéma zapojení CANtronII – Signalizace a propojení A)

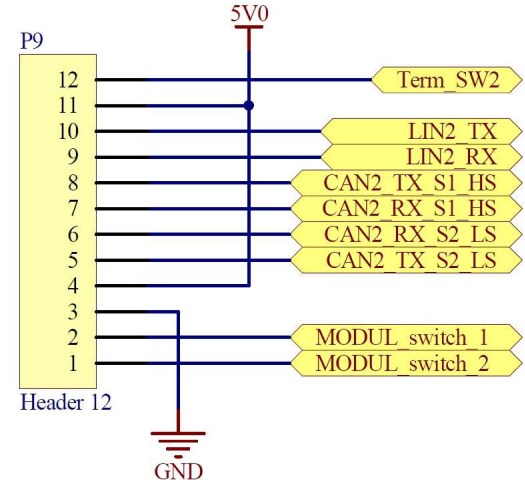


## Schéma zapojení CANtronII – Signalizace a propojení B)

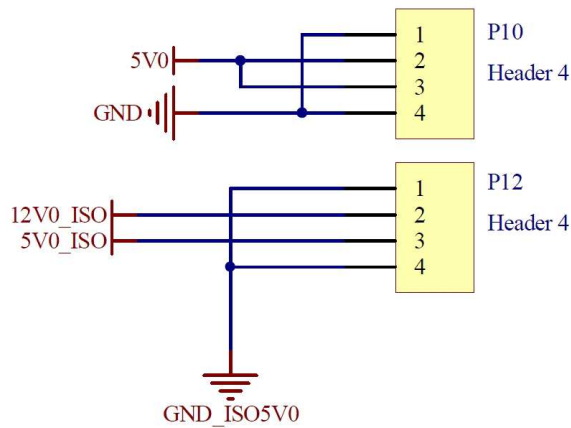
Modul 1



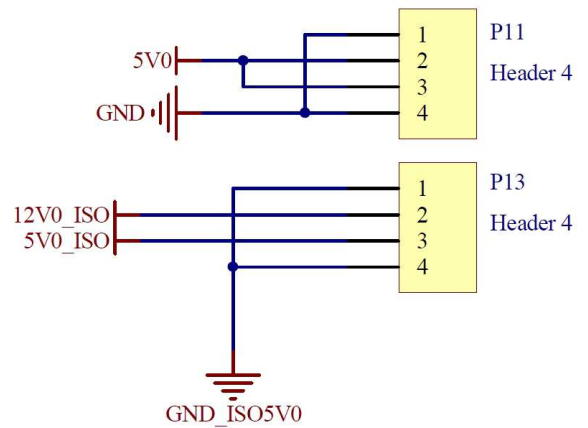
Modul 2



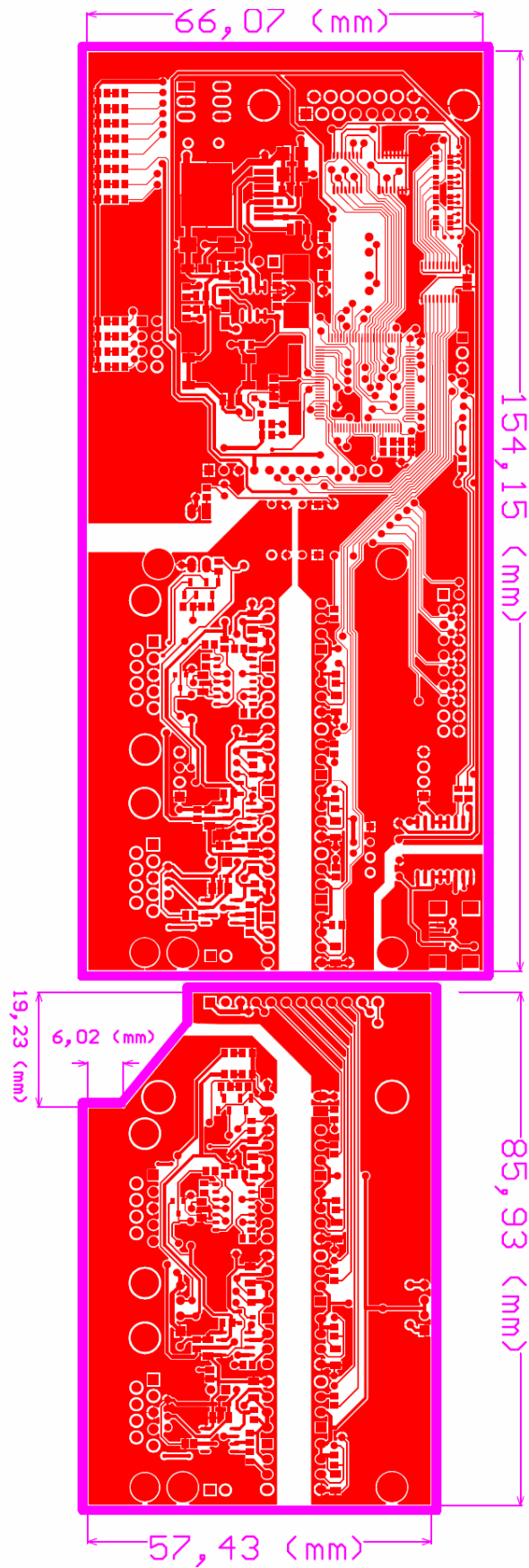
Modul 1



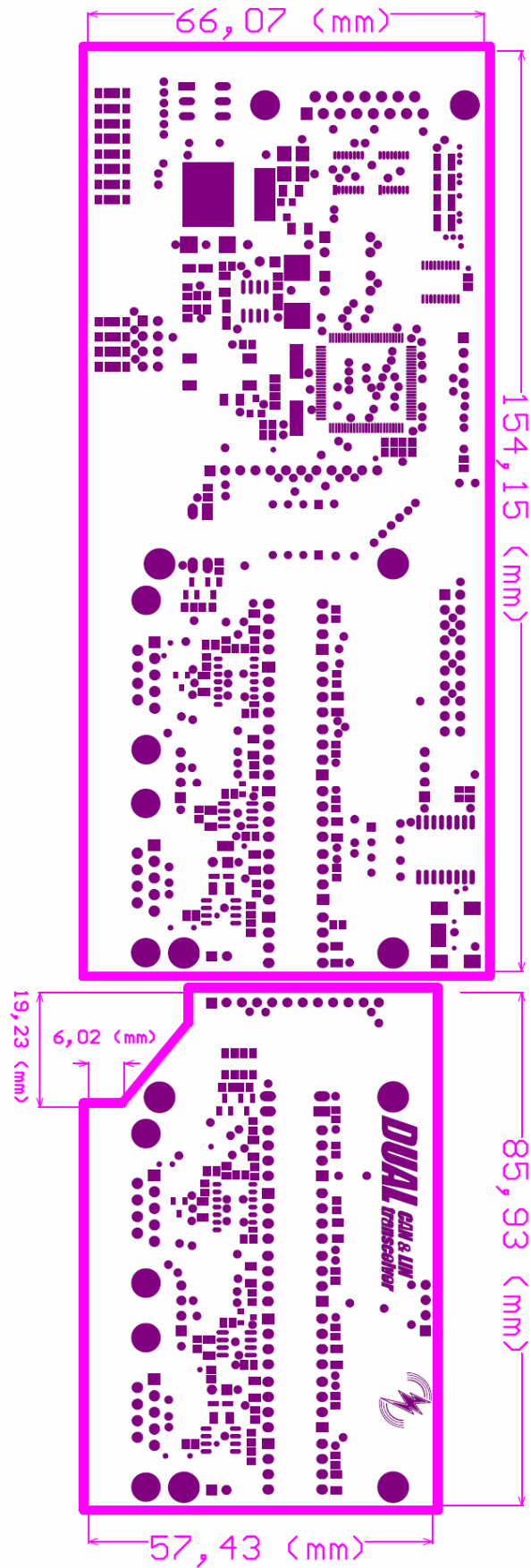
Modul 2



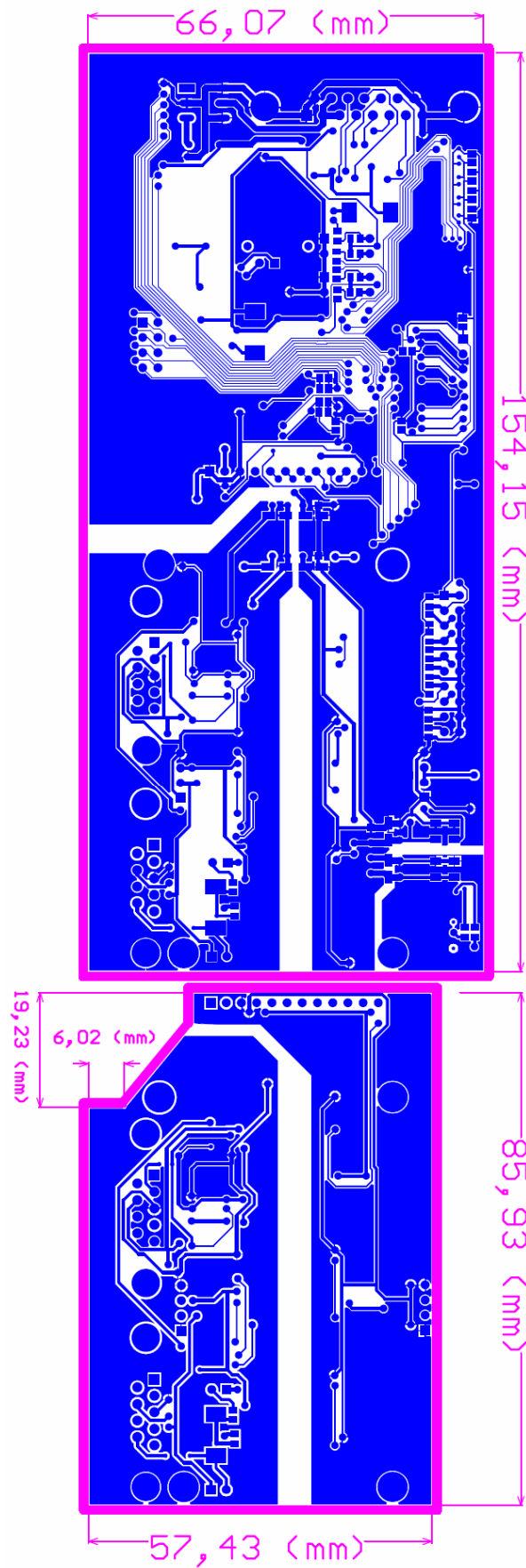
## Výrobní výstup – TOP layer



## Výrobní výstup – TOP solder

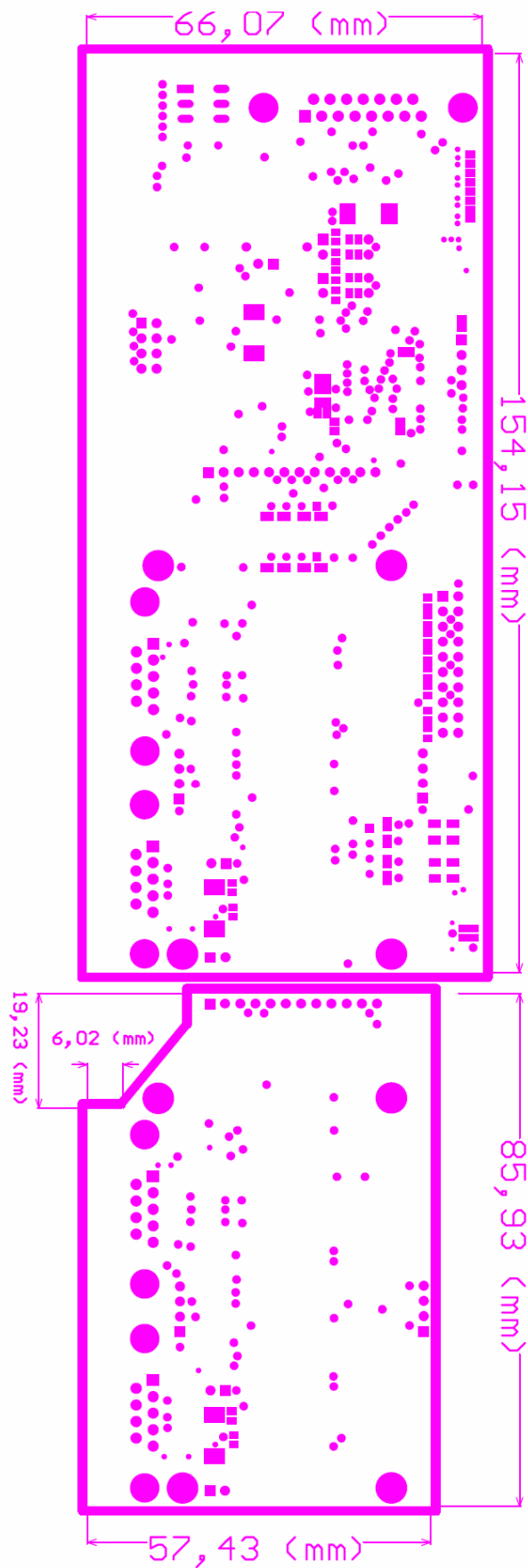


## Výrobní výstup – BOTTOM layer





## Výrobní výstup – BOTTOM solder



## Seznam součástek CANtronII A)

Součástka	Popis	Doznačení	Footprint	Množství
6N137		Optocoupler 1, Optocoupler 2, ...	SMD8	12
16MHz	Surface Mount Quartz Crystal	Y1	HC49/4H_SMX	1
32.768kHz	Surface Mount Quartz Crystal	Y2	91SMX	1
ADuM4160		USB_ISO 1	SOIC127P1030X265-16N	1
BAS40	Silicon AF Schottky Diode for High-Speed Switching	D2, D6	SOT-23	2
BSS138	N-channel Enhancement Mode Vertical D-MOSFET	Q1, Q2, Q3, Q4	SOT23_N	4
Cap Pol1	Polarized Capacitor (Radial)	C43, C44, C45, C46, C47, C48	3216	6
Cap Pol3	Polarized Capacitor (Surface Mount)	C28, C30	3528	2
Cap Pol3	Polarized Capacitor (Surface Mount)	C40, C41	3216	2
Cap Pol3	Polarized Capacitor (Surface Mount)	C42	7343H	1
Cap Semi	Capacitor (Semiconductor SIM Model)	C1, C2, C4, C5, C32, C33, C34, ...	C0805	21
Cap Semi	Capacitor (Semiconductor SIM Model)	C3, C6, C7, C8, C9, C10, C11, ...	C1206	26
D Connector 9	Receptacle Assembly, 9 Position, Right Angle	J2, J3, J4, J5	DSUB1.385-2H9	4
D Connector 15	Receptacle Assembly, 15 Position, Right Angle	J1	DSUB1.385-2H15	1
Diode	Default Diode	D1, D3, D4, D5	SMC	4
FUSE 1.25A		F1	F1.25A	1
Header 4 - Male	Header, 4-Pin	P6, P10, P12	HDR1X4	3
Header 4X2 - Male	Header, 4-Pin, Dual row	P7	HDR2X4	1
Header 10X2 - Male	Header, 10-Pin, Dual row	P5	HDR2X10	1
Header 12 - Male	Header, 12-Pin	P8	HDR1X12	1
Header 12 - Female		P9		1
Header 4 - Female		P11, P13		2
Header 4 - Male Long		P6, P10, P12	HDR1X4	1
Jumpers				10



## Seznam součástek CANtronII B)

Součástka	Popis	Doznačení	Footprint	Množství
Inductor	Inductor	L1	AXIAL-0.4	1
KB817-B		OptoCoup 1, OptoCoup 2	SMD4	2
LED 0805 RED		LED 1, LED 2, LED 3, LED 4, ...	6-0805_L	10
LED 0805 YELLOW			6-0805_L	10
LED 0805 GREEN			6-0805_L	10
LM2676S-5.0/NOPB	3A Step-Down Voltage Regulator	U10	TS7B_N	1
M/S_12V	Header, 2-Pin, Right Angle	P20, P21	HDR1X2H	2
Master/Slave	Header, 2-Pin	P1, P2	HDR1X2	2
MAX3002		Bi-level shifter ?	TSSOP20EP_L	1
MC14504B		Level Shifter 1, Level Shifter 2	SOP16	2
MCP1727-3302E/SN	1.5A LDO Regulator	U30	SOIC-SN8_N	1
P-B170G		SW_aretaace 1	DIP6	1
PESD1LIN		ESD diode 1, ESD diode 2	SOD-323	2
PESD2CAN		ESD diode 3, ESD diode 4, ...	SOT23_L	4
Res2	Resistor	R1, R2, R3, R4, R5, R6, R7, R8, ...	6-0805_L	93
ShutDown 3.3V DO	Header, 2-Pin	P14	HDR1X2	1
STG719		LV Switch 1, LV Switch 2, ...	SOT23-6_L	4
STM32F207VGT6	ARM - Cortex M3	CPU	LQFP100_L	1
SW DIP-2	DIP Switch, 2 Position, SPST	S1, S2	DIP-4	2
SW_PB		PB1	SW-PB(SMD)	1
TJA1020		LIN_Driver 1, LIN_Driver 2	SOT96-1_L	2
TJA1040		CAN High Driver 1, ...	SO8_L	2
TJA1054		CAN_low Driver 1, ...	SOP14	2
USB_miniB		USBcon1	USB/SM0.8-6H5	1
VBSD1-S5-S5		DC-DC 2, DC-DC 3	NPSIP4A	2
VBSD1-S12-S12		DC-DC 1	NPSIP4A	1



## Obsah přiloženého CD

- /Datasheets/ - soubor všech použitých katalogových listů součástek
- /Diplomové práce/ - diplomová práce včetně kopie zadání
- /Návrh CANtronII/ - obsahuje 3D modely, blokové schéma, úplné schéma a logo CANtron II
- /Průmyslové výstupy/ - obsahuje výstupy pro Gerber, jednotlivé vrstvy ve formátu PDF a Workspace návrhového prostředí