

**ZÁPADOČESKÁ UNIVERZITA V PLZNI
FAKULTA ELEKTROTECHNICKÁ**

KATEDRA ELEKTROTECHNIKY A VÝKONOVÉ ELEKTRONIKY



BAKALÁŘSKÁ PRÁCE

Vývojový modul s mikroprocesorem ADuC8xx

vedoucí práce: Ing. Zuzana Petránková, Ph.D.
autor: Jaroslav Vávra

2012



Anotace

Předkládaná bakalářská práce se věnuje problematice mikrokontrolérů řady ADuC8xx od firmy . Tyto mikrokontroléry jsou kompatibilní s mikrokontroléry řady INTEL 8051 a s jejich nástupcem INTEL 8052. Úvodní část je zaměřena na seznámení s problematikou mikrokontroléru ADuC8xx. V rámci práce byla provedena podrobná rešerše této problematiky na základě katalogových listů mikrokontrolérů řady ADuC8xx od firmy . Ve vlastní části práce byl proveden návrh a realizace universálního vývojového modulu s mikroprocesorem ADuC8xx. Součástí návrhu je i jeho podrobný popis včetně popsání funkčnosti modulu. Tento vývojový modul je v praxi využitelný jak pro začátečníky, kteří se seznamují s mikrokontroléry, tak i pro zkušené vývojáře, kteří hledají univerzální platformu pro své projekty.

Klíčová slova

INTEL 8051, INTEL 8052, Analog devices, mikrokontrolér, vývojový modul, ADuC812, ADuC814, ADuC816, ADuC824, ADuC831, ADuC832, ADuC834, ADuC836, ADuC841, ADuC842, ADuC843, ADuC845, ADuC847, ADuC848

Abstract

Presented thesis deals with the issue of microcontroller series ADuC8xx from the company  ANALOG DEVICES. These microcontrollers are compatible with the INTEL 8051 family of microcontrollers and their successor, the INTEL 8052. The introductory part focuses on an introduction of microcontroller ADuC8xx. In the framework of the work has been carried out a detailed examination of this issue on the basis of the catalog sheets of microcontroller series ADuC8xx from the company  ANALOG DEVICES. In my own part of the work was carried out the design and implementation of universal development module with microprocessor ADuC8xx. Part of the design is its detailed description including a description of the functionality of the module. The development module is, in practice, applicable both for beginners, who want to get acquainted with microcontrollers and for advanced developers who are looking for a universal platform for their projects.

Key words

INTEL 8051, INTEL 8052, Analog devices, microcontroller, development module, ADuC812, ADuC814, ADuC816, ADuC824, ADuC831, ADuC832, ADuC834, ADuC836, ADuC841, ADuC842, ADuC843, ADuC845, ADuC847, ADuC848

Prohlášení

Předkládám tímto k posouzení a obhajobě bakalářskou práci, zpracovanou na závěr studia na Fakultě elektrotechnické Západočeské univerzity v Plzni.

Prohlašuji, že jsem tuto bakalářskou práci vypracoval samostatně, s použitím odborné literatury a pramenů uvedených v seznamu, který je součástí této bakalářské práce.

Dále prohlašuji, že veškerý software, který byl použitý při řešení této bakalářské práce, je legální.

V Plzni dne 7. června 2012

.....
Jaroslav Vávra

Poděkování

Chtěl bych tímto poděkovat všem, kteří mi byli přímo, ale i nepřímo nápomocni při přípravě a realizaci této bakalářské práce. Vedoucímu bakalářské práce Ing. Zuzaně Petránkové, Ph.D. děkuji za cenné profesionální rady, připomínky a metodické vedení práce. Dále bych chtěl poděkovat rodině a hlavně manželce Ing. Kamile Vávrové, Ph.D. a synovi Jakubovi za podporu a pochopení v průběhu celého studia.

Obsah

SEZNAM SYMBOLŮ A ZKRATEK	9
ÚVOD	10
1 ARCHITEKTURA MIKROKONTROLÉRŮ ADUC8XX	11
1.1 ORGANIZACE PAMĚTI	11
1.1.1 Paměť programu	11
1.1.2 Paměť dat	12
1.2 INTEGROVANÉ UŽIVATELSKÉ FUNKČNÍ BLOKY	13
1.2.1 Paměť Flash/EE	13
1.2.2 A/D převodník	13
1.2.3 D/A převodník	13
1.2.4 Pulsně šířkový modulátor PWM	13
1.2.5 SPI komunikace	17
1.2.6 I ² C kompatibilní rozhraní	18
1.2.7 Monitor napájení	18
1.2.8 Hlídač běhu (Watchdog timer)	19
1.2.9 Časový čítač (TIC)	19
2 VÝVOJOVÝ MODUL	20
2.1 CPU MODUL	20
2.2 VÝVOJOVÝ KIT ADUC8XX	21
2.2.1 Napájení 5 V	23
2.2.2 Resetovací obvod	24
2.2.3 Sériová komunikace (USB port)	25
2.2.4 Testovací tlačítka	26
2.2.5 Kontrolní Diody LED	26
2.2.6 Vstup/výstupy	27
2.2.7 Nahrávání programu do mikrokontroléru	27
ZÁVĚR	29
POUŽITÁ LITERATURA	30
SEZNAM OBRÁZKŮ	31
SEZNAM TABULEK	31
SEZNAM PŘÍLOH	32
PŘÍLOHA A – BLOKOVÉ SCHÉMA ADUC8XX	I
PŘÍLOHA B – SPECIAL FUNCTION REGISTERS (SFR) OBLAST SPECIÁLNÍCH REGISTRŮ	IV
PŘÍLOHA C – PARAMETRY SFR ADUC8XX	X
C.1 ADC0CON (PRIMARY ADC CONTROL REG. – ŘÍDÍCÍ SLOVO PRIMÁRNÍHO A/D PŘEVODNÍKU)	X
C.2 ADC0H/M/(L) (PRIMARY ADC CONVERSION RESULT REG. – DATA Z PRIMÁRNÍHO A/D PŘEVODNÍKU) ..	X
C.3 ADC1CON (AUXILIARY ADC CONTROL REG. – ŘÍDÍCÍ SLOVO POMOCNÉHO A/D PŘEVODNÍKU)	XI
C.4 ADC1H/L (AUXILIARY ADC CONVERSION RESULT REG. – DATA Z POMOCNÉHO A/D PŘEVODNÍKU) ..	XI
C.5 ADCCON1 (ADC CONTROL – ŘÍDÍCÍ SLOVO 1 A/D PŘEVODNÍKU)	XII
C.6 ADCCON2 (ADC CONTROL – ŘÍDÍCÍ SLOVO 2 A/D PŘEVODNÍKU)	XIII
C.7 ADCCON3 (ADC CONTROL – ŘÍDÍCÍ SLOVO 3 A/D PŘEVODNÍKU)	XV
C.8 ADCDATAH/L (ADC DATA REGISTERS – DATA Z A/D PŘEVODNÍKU)	XV
C.9 ADCGAINH/L (ADC GAIN CALIBRATION COEFFICIENT – ZISK A/D PŘEVODNÍKU)	XV
C.10 ADCMODE (ADC MODE REGISTER – REŽIM A/D PŘEVODNÍKU)	XVI
C.11 ADCOFFSH/L (ADC OFFSET CALIBRATION COEFFICIENT – POSUN A/D PŘEVODNÍKU)	XVI


C.12	ADCSTAT (ADC STATUS REGISTER – STAVOVÝ REGISTR)	XVI
C.13	CFG814 (ADuC814 CONFIGURATION REGISTER – KONFIGURACE)	XVII
C.14	CFG831 (ADuC831 CONFIGURATION REGISTER – KONFIGURACE)	XVII
C.15	CFG832 (ADuC832 CONFIGURATION REGISTER – KONFIGURACE)	XVIII
C.16	CFG834 (ADuC834 CONFIGURATION REGISTER – KONFIGURACE)	XVIII
C.17	CFG836 (ADuC836 CONFIGURATION REGISTER – KONFIGURACE)	XVIII
C.18	CFG841 (ADuC841 CONFIGURATION REGISTER – KONFIGURACE)	XIX
C.19	CFG842 (ADuC842 CONFIGURATION REGISTER – KONFIGURACE)	XIX
C.20	DACCON (DAC CONTROL – ŘÍDÍCÍ SLOVO D/A PŘEVODNÍKU)	XX
C.21	DACH/L (DAC DATA REG. – DATA DO D/A PŘEVODNÍKU)	XX
C.22	DACxH/L (DAC DATA REG. – DATA DO D/A PŘEVODNÍKU)	XXI
C.23	DMAL/H/P (DMA ADDRESS POINTER – UKAZATEL DMA TABULKY)	XXI
C.24	ECON (FLASH/EE DATA SPACE CONTROLS – ŘÍDÍCÍ SLOVO)	XXI
C.25	EDARL/(H) (FLASH/EE DATA PAGE ADDRESS – STRÁNKA FLASH/EE)	XXII
C.26	EDATA1 – 4 (FLASH/EE DATA)	XXII
C.27	ETIM1 – 3 (FLASH/EE MEMORY TIMIG)	XXII
C.28	GN0H/M/(L) (PRIMARY ADC GAIN CALIBRATION – ZISK PRIMÁRNÍHO A/D PŘEVODNÍKU)	XXII
C.29	GN1H/L (AUXILIARY ADC GAIN CALIBRATION – ZISK POMOCNÉHO A/D PŘEVODNÍKU)	XXIII
C.30	HOUR (HOURS TIME REGISTER – REGISTR HODIN)	XXIII
C.33	HTHSEC (HUNDREDTHS SECONDS TIME REGISTER – REGISTR SETIN VTEŘINY)	XXIII
C.34	I2CADD (I ² C ADDRESS REGISTER – I ² C ADRESA)	XXIII
C.35	I2CADD1 (I ² C ADDRESS REGISTER – I ² C ADRESA)	XXIII
C.36	I2CADD2 (I ² C ADDRESS REGISTER – I ² C ADRESA)	XXIII
C.37	I2CADD3 (I ² C ADDRESS REGISTER – I ² C ADRESA)	XXIV
C.38	I2CCON (I ² C CONTROL REGISTER – ŘÍDÍCÍ SLOVO I ² C)	XXIV
C.39	I2CDAT (I ² C DATA REGISTER – DATA PRO I ² C PŘENOS)	XXV
C.40	IE (INTERRUPT ENABLE – POVOLENÍ PŘERUŠENÍ)	XXVI
C.41	IE2 (SECONDARY INTERRUPT ENABLE – POVOLENÍ PŘERUŠENÍ 2)	XXVI
C.42	IEIP2 (SECONDARY INTERRUPT ENABLE AND PRIORITY – POVOLENÍ A PRIORITY PŘERUŠENÍ 2)	XXVI
C.43	INTVAL (USER TIME INTERVAL SELECT – UŽIVATELSKY NASTAVITELNÝ ČASOVAČ)	XXVI
C.44	IP (INTERRUPT PRIORITY – PRIORITY PŘERUŠENÍ)	XXVII
C.45	MIN (MINUTES TIME REGISTER – REGISTR MINUT)	XXVII
C.46	OF0H/M/(L) (PRIMARY ADC OFFSET CALIBRATION – POSUN PRIMÁRNÍHO A/D PŘEVODNÍKU)	XXVII
C.47	OF1H/L (AUXILIARY ADC OFFSET CALIBRATION – POSUN POMOCNÉHO A/D PŘEVODNÍKU)	XXVII
C.48	PLLCON (PLL CONTROL REGISTER – ŘÍDÍCÍ SLOVO PLL)	XXVIII
C.49	PSMCON (POWER SUPPLY MONITOR – MONITOR NAPÁJENÍ)	XXVIII
C.50	PWMCON (PWM CONTROL – ŘÍDÍCÍ SLOVO PWM)	XXIX
C.51	PWMxH/L (PWM DATA REGISTERS – DATA DO PWM PŘEVODNÍKU)	XXX
C.52	SEC (SECONDS TIME REGISTER – REGISTR SEKUND)	XXX
C.53	SPICON (SPI CONTROL – ŘÍDÍCÍ SLOVO SPI)	XXX
C.54	SPIDAT (SPI DATA – DATA SPI KOMUNIKACE)	XXXI
C.55	TIMECON (TIC CONTROL – ŘÍDÍCÍ SLOVO TIC)	XXXI
C.56	WDCON (WATCHDOG TIMER – HLÍDACÍ ČASOVAČ)	XXXII

Seznam symbolů a zkratk

A/D	analogově digitální převodník
ADC	Analog to Digital Converter – analogově digitální převodník
ADuC81x	ADuC812, ADuC814, ADuC816
ADuC83x	ADuC831, ADuC832, ADuC834, ADuC836
ADuC84x	ADuC841, ADuC842, ADuC843, ADuC845, ADuC847, ADuC848
ADuC8xx	kompletní řada mikrokontrolérů s označení začínající ADuC8
AGND	Analog Ground – analogová zem
AVDD	Analog Voltage Drain Drain – analogová kladné napájecí napětí
bit	binary digit – dvojková číslice
byte	slabika, je jednotka množství dat (osm bitů – osmiciferné binární číslo)
CPU	Central Processing Unit – centrální procesorová jednotka
D/A	digitálně analogový převodník
DAC	Digital to Analog Converter – digitálně analogový převodník
DGND	Digital Ground – digitální zem
DVDD	Digital Voltage Drain Drain – digitální kladné napájecí napětí
EAGLE	software pro návrh plošných spojů
EEPROM	Electrically Erasable Programmable Read-Only Memory – elektricky mazatelnou paměť typu ROM
Flash/EE	Obdoba EEPROM
GND	Ground – zem
I2C	Inter-Integrated Circuit – multi-masterová sériová sběrnice
LED	Light-Emitting Diode – dioda emitující světlo
MQFP	Metric Quad Flat Package – SMD čtvercové pouzdro
OFF	vypnuto
ON	zapnuto
PC	Program Counter – čítač instrukcí
PLL	Phase Locked Loop – smyčka fázového závěsu
PQFP	Plastic Quad Flat Package – SMD čtvercové pouzdro
PWM	Pulse Width Modulation – Pulsně šířková modulace
RAM	Random Access Memory – paměť s libovolným přístupem
ROM	Read Only Memory – paměť s přístupem jen pro čtení
RxD	Receiver Data Input – přijímač dat
SFR	Special Function Registers – speciální funkční registry
SMD	surface mount device – součástka pro povrchovou montáž plošných spojů
SPI	Serial Peripheral Interface – synchronní sériové komunikace
TIC	Time Interval Counter – časový intervalový čítač
TxD	Transmitter Data Output – vysílač dat
UART	Universal Asynchronous Receiver and Transmitter – asynchronní sériové rozhraní
USB	Universal Serial Bus – univerzální sériová sběrnice
VDD	Voltage Drain Drain – kladné napájecí napětí
C [F]	Kapacita [farad]
R [Ω]	Odpor [ohm]
L [H]	Indukčnost [henry]
U [V]	Napětí [volt]
I [A]	Proud [ampér]

Úvod

Mikroprocesory způsobily ve vývoji elektroniky doslova revoluci stejně, jako v minulosti první tranzistor. Vývoj postupoval od nejjednodušších dvoubitových, až ke dnešním 32, 64 a více bitovým. Na rozdíl od procesorů určených pro aplikace v osobních počítačích se dynamicky rozvíjí speciální kategorie mikroprocesorů, se snahou o sloučení více funkcí na jeden čip, určených pro aplikace v oblasti řízení, měření, předzpracování dat a jiné. Obvodům, které mají na čipu integrovanou paměť programu, paměť dat, hodinový oscilátor, sériový kanál, vstupně-výstupní obvody a mnohé jiné funkce, jako A/D, D/A převodník, Watch Dog aj. již přináleží název mikrokontrolérů, nebo jednočipové mikropočítače. Na počátku byla populární řada 8035 od firmy Intel, a později řada 8051. Díky vynikajícím vlastnostem byly, a ještě i nyní jsou tyto obvody používány ve velice širokém rozsahu. Mikrokontroléry produkují mnozí světoví výrobci elektronických součástek, přičemž někteří klonovali základní „INTELOvskou řadu“ a jiní postupovali nezávisle, vzhledem k původní řadě nekompatibilně. Tím je trh elektronických součástek obohacen o mnohé nové druhy mikrokontrolérů různých výrobců. U nás nejznámější byly mikrokontroléry vytvořené na základě řady 8035 a 8051 firmy INTEL. [1]

Cílem této práce je seznámení s produkty firmy , konkrétně řadu ADuC8xx, která je kompatibilní s mikrokontroléry řady INTEL 8051 a s nástupcem INTEL 8052. Hlavním cílem je návrh vývojového kitu. V práci jsem využil svoje dlouholeté zkušenosti s mikrokontroléry ATMEL 8051 a všeobecnou znalost mikrokontrolérů řady INTEL 8051 a INTEL 8052 (materiály k těmto řadám jsou od různých autorů velmi dobře dostupné) a proto je bakalářská práce zaměřena na funkce odchylovající se od základní řady. V teoretické části práce je volný překlad katalogových listů výrobce [3-12]. V druhé části práce je návrh a popis univerzálního vývojového modulu, pro testování a demonstraci funkcí mikrokontrolérů ADuC8xx.

1 Architektura mikrokontrolérů ADuC8xx

Mikrokontroléry ADuC8xx byly první skutečnou integrací 12bitových až 24bitových přesných A/D převodníků a mikrokontroléru 8052. Blokové schémata jednotlivých typů jsou v příloze A. Vybrané části blokových schémat, které rozšiřují základní mikrokontrolér 8051 (8052) budou podrobněji popsány v dalších kapitolách.

Přehled všech vyráběných mikrokontrolérů ADuC8xx včetně základních parametrů uváděných výrobcem [2]:

Označení	MIPS	Flash [kB]	SRAM [B]	Vývodů	ADC			DAC výstupy (12-bit)	Další
					vstupů	rozlišení [b]	vzorkovací rychlost		
ADuC812	1,3	8	256	34	8	12	200 kSPS	2	
ADuC814	1,3	8	256	17	6	12	247 kSPS	2	
ADuC816	1,3	8	256	34	4	16	105 SPS	1	
ADuC824	1	8	256	34	4	24	105 SPS	1	
ADuC831	1,3	62	2 304	34	8	12	247 kSPS	2	PWM
ADuC832	1,3	62	2 304	34	8	12	247 kSPS	2	PWM
ADuC834	1	62	2 304	34	4	24	105 SPS	1	PWM
ADuC836	1	62	2 304	34	4	16	105 SPS	1	PWM
ADuC841	20	62	2 304	34	8	12	400 kSPS	2	PWM
ADuC842	16	62	2 304	34	8	12	400 kSPS	2	PWM
ADuC843	16	62	2 304	34	8	12	400 kSPS	0	PWM
ADuC845	12	62	2 304	34	10	24	1,37 kSPS	1	PWM
ADuC847	12	62	2 304	34	10	24	1,37 kSPS	1	PWM
ADuC848	12	62	2 304	34	10	16	1,37 kSPS	1	PWM

Tab. 1 Seznam mikrokontrolérů ADuC8xx a jejich základní parametry [2]

1.1 Organizace paměti

Všechny mikrokontroléry ADuC8xx mají oddělený adresový prostor programu a adresový prostor dat. Tato koncepce je označovaná jako Harwardské uspořádání.

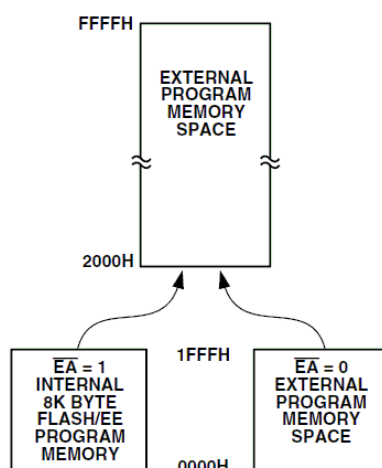
1.1.1 Paměť programu

Paměť programu je v provedení Flash EEPROM. Vnitřní adresový prostor paměti programu je 8 kB nebo 62 kB podle typu mikrokontroléru (viz Tab. 1). Tento adresový prostor paměti je možno rozšířit na maximální velikost 64 kB nebo úplně nahradit externí pamětí (viz Obr. 1). Typ použité paměti se volí vstupem \overline{EA} , kde 0 znamená použití externí paměti nebo 1 znamená interní paměť, což se využívá častěji. Na nulté stránce programové paměti jsou rezervované vektorové adresy jednotlivých přerušení.

Vlastní běh programu je adresován 16bitovým čítačem instrukcí PC.

Source	Vector Address
IE0	0003h
TF0	000Bh
IE1	0013h
TF1	001Bh
RI + TI	0023h
TF2 + EXF2	002Bh
RDY0/RDY1 (ADC)	0033h
ISPI	003Bh
PSMI	0043h
TII	0053h
WDS	005Bh

Tab. 2 Vektorové adresy přerušení [4]



Obr. 1 Architektura paměti programu (8 kB interní paměť) [3]

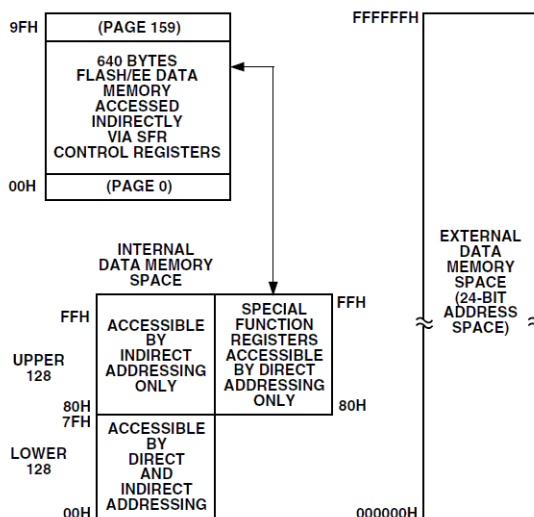
1.1.2 Paměť dat

Paměť dat mikrokontrolérů řady ADuC8xx je možno rozdělit na interní a externí. Interní paměť dat typu RAM má rozsah 256 bytů. Tento paměťový prostor je rozdělen na tři části:

LOWER – dolních 128 bytů,

UPPER – horních 128 bytů,

SPECIAL FUNCTION REGISTERS (SFR) – oblast speciálních registrů



Obr. 2 Architektura paměti dat [3]

Popis paměťového prostoru UPPER a LOWER a jejich adresování není součástí této práce, bližší informace jsou k dispozici v literatuře např. [1].

Paměť prostoru SFR je umístěna na adresách 80h až FFh. Organizace a způsob adresace speciálních registrů je patrný z tabulek v příloze B. Všechny registry končící na 0h nebo 8h je možné adresovat bitově. Registry převzaté přímo z architektury řady 8051 a 8052 mají pevně určenou pozici. Popis těchto registrů a jejich funkci je možno taktéž najít v literatuře. Registry 8051 (8052) byly u rodiny

mikrokontrolérů ADuC8xx doplněny o další konfigurační registry obsluhující integrované převodníky a další nastavení a funkce. Jejich význam a popis je uveden v příloze C.

1.2 Integrované uživatelské funkční bloky

1.2.1 Paměť Flash/EE

Mikrokontroléry ADuC8xx mají na čipu implementovanu Flash/EE paměť, kde v jedné části je uchován vlastní program a do druhé části je možno uložit data. Velikost datové části je 640 byte nebo 4096 byte podle typu mikrokontroléru (viz příloha C.25 EDARL/(H)). Do datové části není přímý přístup, ale pomocí šesti (sedmi) speciálních registrů. Přístup do datové Flash/EE se volí pomocí řídicího slova ECON, adresy EDARL/(H), datových registrů EDATA1-4. Podrobněji jsou tyto registry vysvětleny v příloze C.

1.2.2 A/D převodník

Dalším blokem na čipu je převodník(y) analogového signálu na digitální signál. U většiny typů mikrokontrolérů ADuC8xx je osazen jeden 12bitový až 24bitový převodník a multiplexer přepínání analogových vstupů, vnitřního teplotního čidla a v některých variantách zpětné vazby z D/A převodníků a referenčního napětí. U mikrokontrolérů ADuC816, ADuC824, ADuC834, ADuC836 a ADuC845 je primární převodník doplněný o pomocný převodník. Vlastní konfigurace, rozlišení převodníků a počtu analogových vstupů je patrné z blokových schémat v příloze A a Tab. 1. Chování A/D převodníků lze řídit pomocí speciálních registrů ADCxCON, ADCCONx, ADCGAINH/L, ADCMODE, ADCOFSH/L, ADCSTAT, GN0H/M/(L), GN1H/L, OF0H/M/(L) a OF1H/L. Výstupní hodnoty lze potom získat ve speciálních registrech ADC0H/M/(L) ADC1H/L nebo ADCDATAH/L. Podrobněji jsou, všechny výše uvedené registry, vysvětleny v příloze C.

1.2.3 D/A převodník

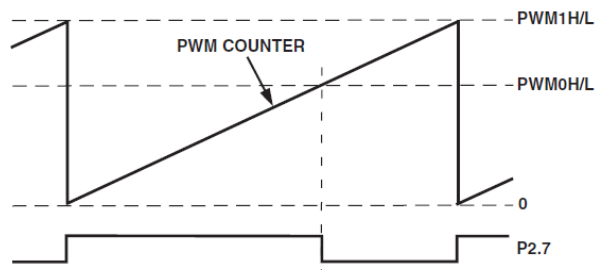
U všech typů mikrokontrolérů ADuC8xx vyjma ADuC843 je na čipu integrován jeden nebo dva 12bitové převodníky z digitálního signálu na analogový. Počet převodníku je možné najít v Tab. 1. Chování D/A převodníku je možné nastavit ve speciálním registru DACCON a vlastní data se zapisují do registrů DACH/L nebo DACxH/L. Podrobněji jsou, všechny výše uvedené registry, vysvětleny v příloze C.

1.2.4 Pulsně šířkový modulátor PWM

U mikrokontrolérů řady ADuC83x a ADuC84x je na čipu implementován pulsně šířkový modulátor u kterého lze řídit režim pomocí speciálního registru PWMCON zadaných hodnot v registrech PWMxH/L (viz Příloha C). PWM modulátor je možné provozovat v několika režimech.

1.2.4.1 PWM režim 1

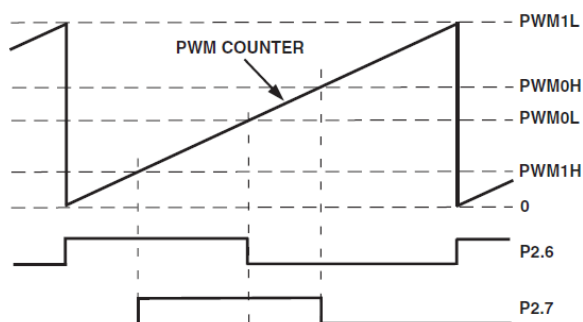
V tomto režimu je možno nastavit jak délku pulsu, tak dobu cyklu jako 16bitové číslo. Číslo uložené v registrech PWM0H/L určuje délku pulsu a PWM1H/L určuje celkovou dobu cyklu. V tomto režimu je možné provozovat jen jeden výstup PWM0.



Obr. 3 PWM režim 1 [7]

1.2.4.2 PWM režim 2

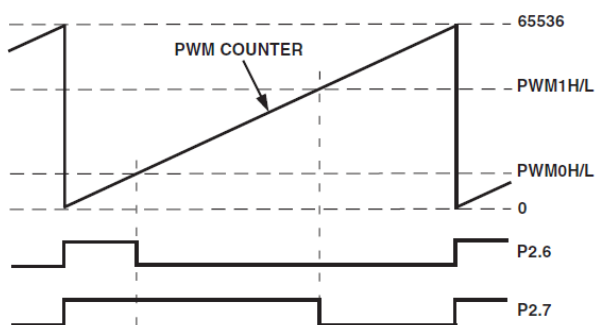
V tomto režimu je možné provozovat oba výstupy PWM, ale hodnoty je možno nastavit jen 8bitově. Číslo uložené v registru PWM1L určuje celkovou dobu cyklu, PWM0L určuje délku pulsu PWM0, PWM1H určuje vzájemný posun startů pulsu PWM0 a PWM1. Délka pulsu PWM1 je určena rozdílem PWM0H a PWM1H.



Obr. 4 PWM režim 2 [7]

1.2.4.3 PWM režim 3

V tomto režimu je možné provozovat oba výstupy PWM a hodnoty je možno nastavit 16bitově. Celková doba cyklu je pevně daná na 65536. Číslo uložené v registru PWM0H/L určuje délku pulsu PWM0 a PWM1H/L určuje délku pulsu PWM1. Oba výstupy začínají synchronně.

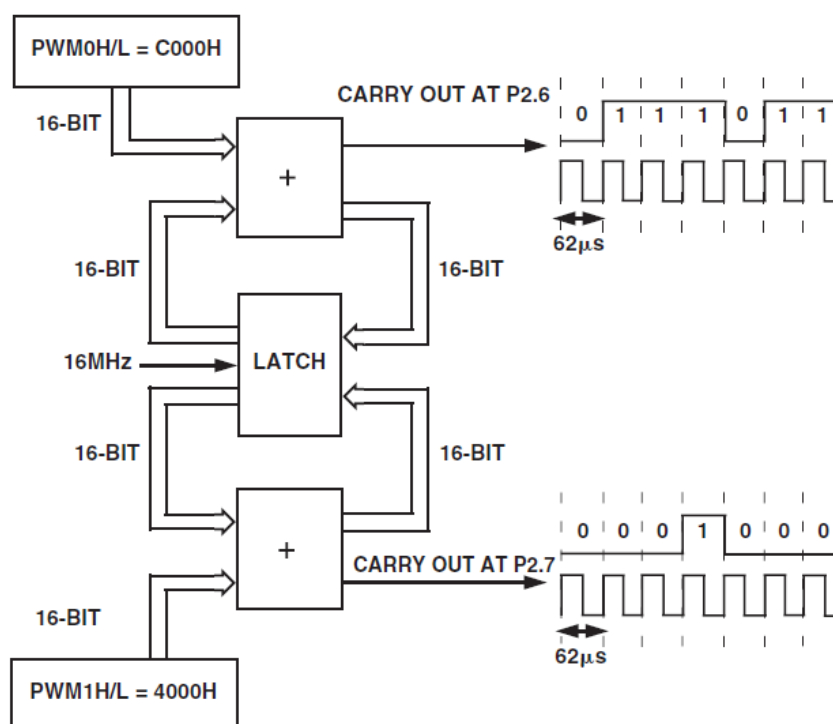


Obr. 5 PWM režim 3 [7]

1.2.4.4 PWM režim 4

V tomto režimu PWM funguje jako $\Sigma - \Delta$ DA převodník. Pro tento režim je doporučená modulační frekvence f_{VCO} nebo f_{OSC} (viz příloha C.50 PWMCON). V tomto režimu jsou, každý hodinový puls (62 ns v případě 16 MHz), výstupy PWM0 a PWM1 aktualizovány. Během všech 65536 cyklů (16 bitů PWM) jsou rovnoměrně rozmístěny logické 1 a 0, kdy počet logických 1 je PWM0H/L a počet logických 0 je $65536 - \text{PWM0H/L}$ pro výstup PWM0. Podobně pro PWM1 $\text{PWM1H/L} = \text{počet log. 1}$ a $65536 - \text{PWM1H/L} = \text{počet log. 0}$.

Například, pokud hodnota PWM1H/L bude 4010h (mírně nad jednu čtvrtinu) pak výstup PWM1 bude v logické 0 tři takty a v logické 1 jeden takt. Protože hodnota je mírně nad jednu čtvrtinu, bude se výstup kompenzovat několikrát za 65536 cyklů jen dvěma logickými 0.

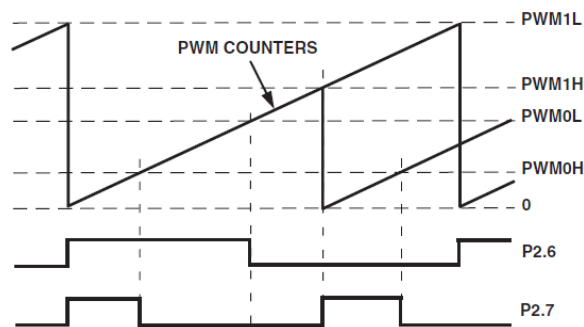


Obr. 6 PWM režim 4 [7]

Pokud bude potřeba použít hodnoty s nižším rozlišením (počet bitů je menší než 16), musí být hodnota v nejvyšších bitech doplněna log. 0 v nejnižších bitech. Je-li například požadovaná hodnota 8bitové číslo, je nutné zapsat hodnotu do PWMxH a do PWMxL je nutné zapsat 00h.

1.2.4.5 PWM režim 5

V tomto režimu je možné provozovat oba výstupy PWM, ale hodnoty je možno nastavit jen 8bitově. Číslo uložené v registru PWM1L určuje celkovou dobu cyklu PWM0, PWM0L určuje délku pulsu PWM0. Číslo uložené v registru PWM1H určuje celkovou dobu cyklu PWM1, PWM0H určuje délku pulsu PWM1. Oba výstupy PWM mají stejný zdroj hodin a dělič.

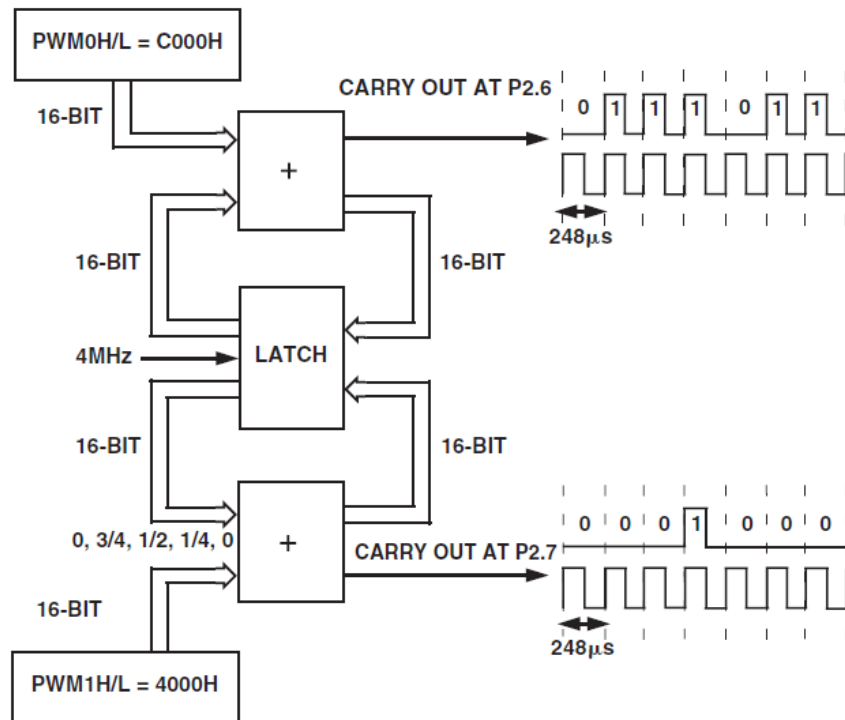


Obr. 7 PWM režim 5 [7]

1.2.4.6 PWM režim 6

V tomto režimu PWM funguje jako $\Sigma - \Delta$ DA převodník. Pro tento režim je doporučena modulační frekvence f_{VCO} nebo f_{OSC} (viz. příloha C.50 PWMCON) s děličem PWM hodin roven 4. V tomto režimu jsou, každý hodinový puls (248 ns v případě 16 MHz), výstupy PWM0 a PWM1 aktualizovány. Během všech 65536 cyklů (16 bitů PWM) jsou rovnoměrně rozmístěny logické 1 a 0, kdy počet logických 1 je PWM0H/L a počet logických 0 je 65536 - PWM0H/L pro výstup PWM0. Podobně pro PWM1 $PWM1H/L = \text{počet log. 1}$ a $65536 - PWM1H/L = \text{počet log. 0}$. Doba trvání logické 1 je jen polovinu taktu a druhá polovina doplněna logickou 0.

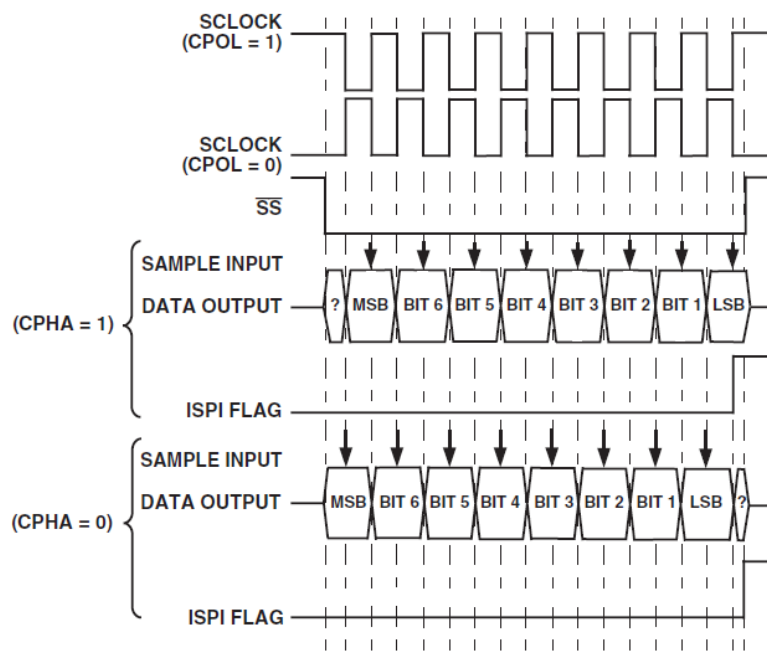
Například, pokud hodnota PWM1H/L bude 4010h (mírně nad jednu čtvrtinu) pak výstup PWM1 bude v logické 0 tři takty (3×248 ns), v logické 1 půl taktu (124 ns) a v logické 0 půl taktu (124ns). Protože hodnota je mírně nad jednu čtvrtinu, bude se výstup kompenzovat několikrát za 65536 cyklů jen dvěma logickými 0.



Obr. 8 PWM režim 6 [7]

1.2.5 SPI komunikace

ADuC8xx integruje kompletní hardwarovou Serial Peripheral Interface (SPI) na čipu. SPI je průmyslovým standardem synchronní sériové komunikace, která umožňuje synchronně vysílat a přijímat současně osm bitů dat (plně duplexní). Pozor SPI komunikace sdílí s I²C vstup-výstupní kolíky, proto může uživatel povolit jen jeden druh komunikace v dané době (bit SPE v řídicím slově SPICON). Chování SPI je možno nastavit ve SPICON a data se odesílají (přijímají) pomocí registru SPIDAT. Význam bitů SPICON je podrobněji vysvětlen v příloze C.



Obr. 9 SPI časování, všechny druhy provozu [7]

1.2.5.1 SPI – master mode

V režimu master, je vývod SCLOCK nastaven jako výstup a generuje osm impulzů hodin, kdykoliv se zapíše data do registru SPIDAT. Data z tohoto registru jsou odesílána pomocí MOSI. Zároveň jsou přijímána data přicházející do MISO. Po osmi pulsech SCLOCK jsou přijmutá data uložena do registru SPIDAT, je povoleno přerušení a nastaveno ISPI. Vývod \overline{SS} není v master modu používán, pokud je pro provoz slave zařízení potřebný, musí být obslužen programově.

1.2.5.2 SPI – slave mode

V režimu slave, je vývod SCLOCK nastaven jako vstup. Vstup \overline{SS} musí být v logické 0. Pokud přicházejí hodinové pulsy na SCLOCK jsou přijímána data přes MISO a zároveň je obsah SPIDAT odesílán pomocí MOSI. Po osmi pulsech SCLOCK jsou přijmutá data uložena do registru SPIDAT a povoleno přerušení a nastaveno ISPI.

1.2.6 I²C kompatibilní rozhraní

ADuC8xx podporuje plně licencovanou I²C sériovou komunikaci (Licence Philips). I²C rozhraní je implementováno s úplným hardwarovým řízením ve slave režimu a softwarovým řízením v master režimu. Vstup-výstup SDATA je použit pro vlastní přenos a SCLOCK jsou synchronizační hodiny. Tyto dva vývody jsou sdíleny se sériovou komunikací SPI. Vzhledem k tomu může být povolen pouze jeden druh komunikace (viz kap. 1.2.5 SPI komunikace). Vlastní komunikaci je možno nastavit v registru I2CCON, adresa masteru (slave) je v registru I2CADD a datový registr je I2CDAT. Význam bitů I2CCON je podrobněji vysvětlen v příloze C nebo v dokumentaci k I²C rozhraní na stránkách výrobce [http://www.analog.com/static/imported-files/application_notes/uC001_-_MicroConverter_I2C-Compatible_Interface.pdf].

1.2.7 Monitor napájení

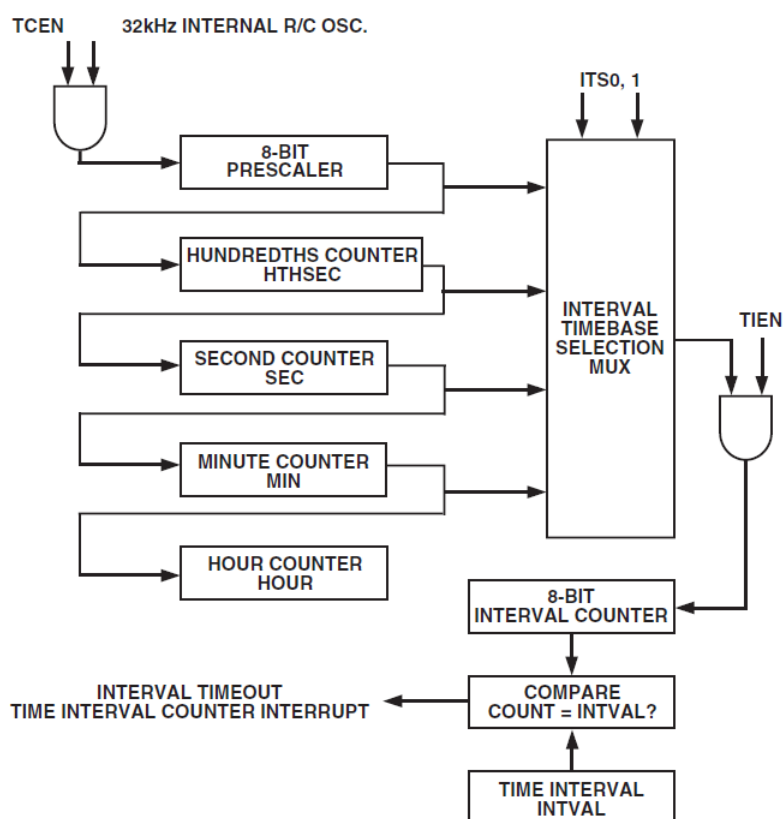
Pomocí této funkce je možno sledovat napětí DVDD případně AVDD, které se porovná s nastavenou úrovní, v případě že dojde k podkročení požadované hodnoty je nastaven příznak případně je povoleno příslušné přerušení. Tato funkce umožňuje uživateli uložit pracovní data, aniž dojde ke ztrátě způsobené nízkým napájecím napětím. Dále zajišťuje, že normální spuštění programu nebude pokračovat, dokud nebude prokázána bezpečná úroveň napětí. Monitor je možno ovládat pomocí PSMCON (viz Příloha C).

1.2.8 Hlídač běhu (Watchdog timer)

Účelem watchdog (hlídače běhu) je provést reset zařízení nebo provést přerušení v přiměřeném času, pokud u ADuC8xx dojde k chybnému stavu, buď kvůli programové chybě, nebo elektrickému rušení. Watchdog funkci lze ovládat pomocí registru WDCON (viz Příloha C). Vlastní časovač je 16bitový čítač, který je taktovaný na 32 kHz vnitřním R/C oscilátorem nebo externím krystalem (podle typu a nastavení). Watchdog časový limit lze nastavit pomocí bitů PRE0-3 WDCON.

1.2.9 Časový čítač (TIC)

Časový intervalový čítač (TIC) je na čipu k dispozici pro počítání delších časových intervalů, než jsou schopni standardní časovače kompatibilní s 8051. TIC je schopen čítat v intervalech od 1/128 sekundy do 255 hodin. Dále je tento čítač časován vnitřním R/C oscilátorem nebo externím krystalem a má schopnost zůstat aktivní v power-down módu. To má výhodu u bateriově napájených aplikací, kdy může být systém pravidelně buzen. Nastavení čítače se provádí v registru TIMECON a požadovaný čas v registru INTVAL. Časová základna pro svoji funkci potřebuje ještě čtyři registry (HTHSEC, SEC, MIN, HOUR), které je možné použít jako časovou základnu reálného času. Podrobněji jsou, všechny výše uvedené registry, vysvětleny v příloze C.



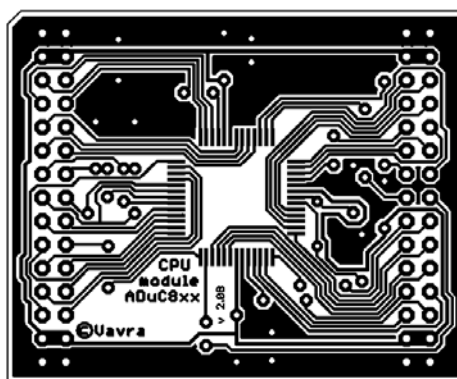
Obr. 10 Bloková schéma časového intervalového čítače [7]

2 Vývojový modul

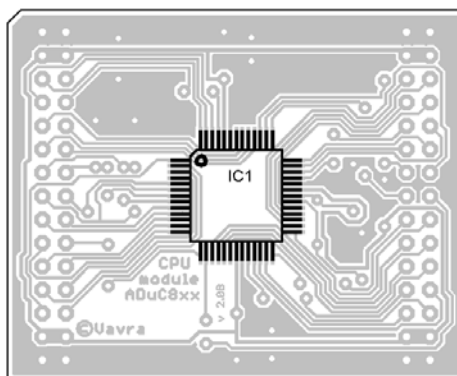
Při návrhu vývojového modulu jsem se nechal inspirovat vývojovým modulem Atmel STK 500 [13], kde základní myšlenkou je deska na které jsou osazeny základní periferie, napájení, komunikační (programovací) modul. Za výhodu považuji možnost vložení různých typů procesorů. Pro návrh plošných spojů jsem zvolil software EAGLE Light Edition, který je volně ke stažení na stránkách výrobce. U této verze software je limitována velikost plochy desky na 100×80 mm (4×3.2 palce). Na základě všech těchto skutečností jsem se rozhodl navrhnout vývojový modul jako sestavu několika modulů. První částí je CPU modul, který je osazen mikrokontrolérem ADuC8xx v 52vývodovém pouzdru PQFP (v některé odborné literatuře označováno MQFP). Druhou částí je vlastní vývojový kit, jehož součástí je zdroj 5V, komunikační převodník, testovací tlačítka a signalizační LED.

2.1 CPU modul

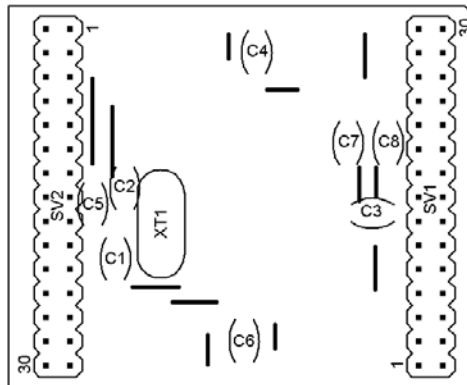
Tato vlastní procesorová jednotka může být osazena některým s mikrokontrolerů ADuC8xx v PQFP pouzdru. Na desce jsou osazeny základní kondenzátory v napájecích větvích mikrokontroléru pro vykrytí proudových špiček při změně stavu vstup/výstupů (C3 – C8). Dále je tu krystal s dvěma blokačními kondenzátory C1 a C2 (33pF). Všechny vývody mikrokontroléru jsou vyvedeny na dvě lámací lišty 2×30 kolíků s roztečí 2,54 mm. Jenom dva vývody nejsou vyvedeny a to vývody pro výše uvedený krystal. Vzhledem k technologii výroby, kdy nebylo možno realizovat prokovené díry, jsem se rozhodl navrhnout jednostrannou desku s minimálním množstvím drátěných propojů.



Obr. 11 Návrh plošného spoje CPU modulu ADuC8xx (přední strana)



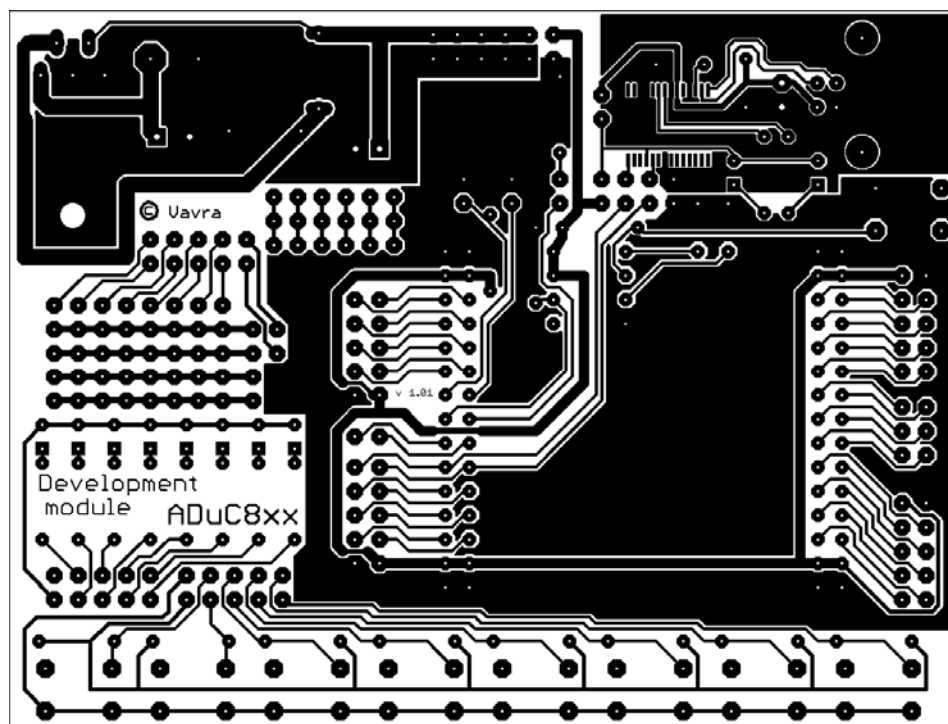
Obr. 12 Rozmístění součástek přední strany plošného spoje



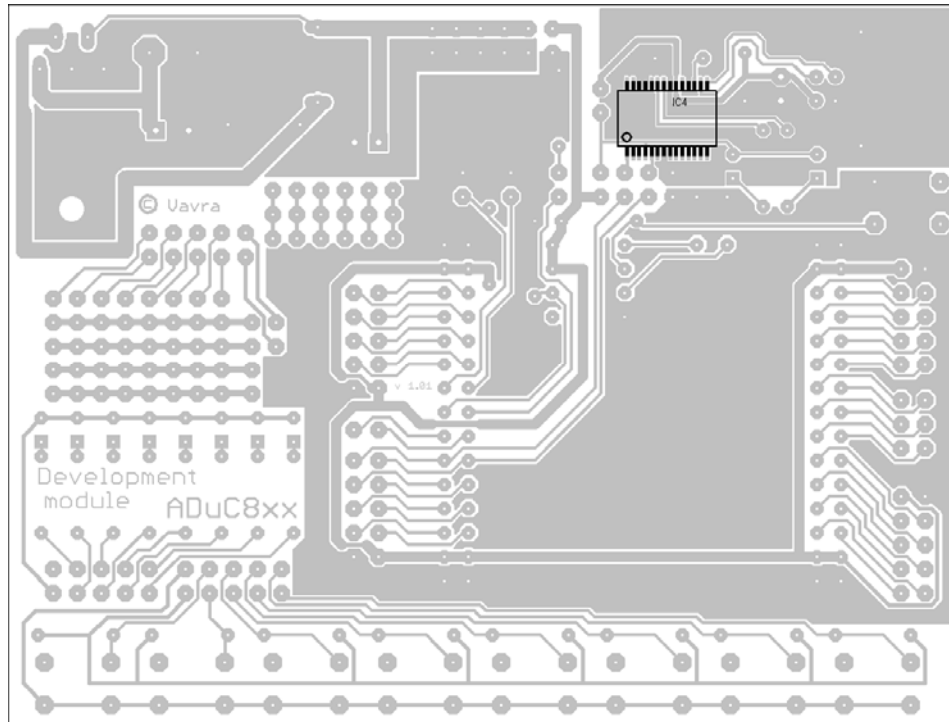
Obr. 13 Rozmístění součástek zadní strany plošného spoje

2.2 Vývojový kit ADuC8xx

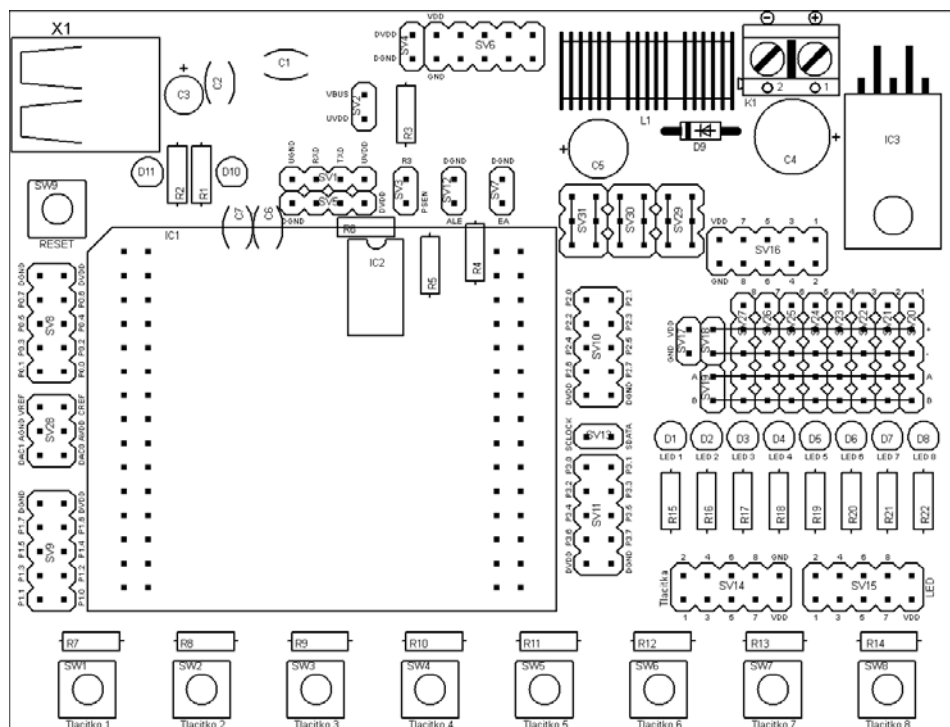
Základní deska vývojového kitu je jednostranná deska o velikosti 100 × 80 mm (limitní velikost EAGLE Light). Deska je osazena napájecím zdrojem 5V, resetovacím obvodem, USB komunikačním převodníkem, 8 testovacími tlačítky, 8 signalizačními LED a propojovacími ostrůvky. Jednotlivé funkční celky jsou podrobněji popsány v následujících kapitolách.



Obr. 14 Návrh plošného spoje vývojového modulu (zadní strana)



Obr. 15 Rozmístění součástek zadní strany plošného spoje



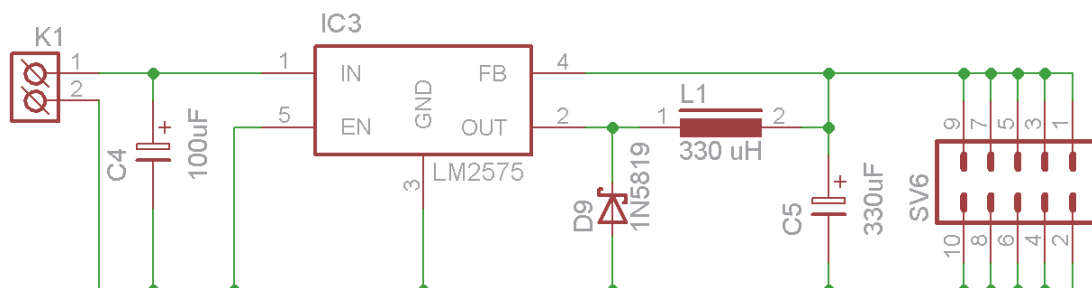
Obr. 16 Rozmístění součástek a popis desky (přední strana)

2.2.1 Napájení 5 V

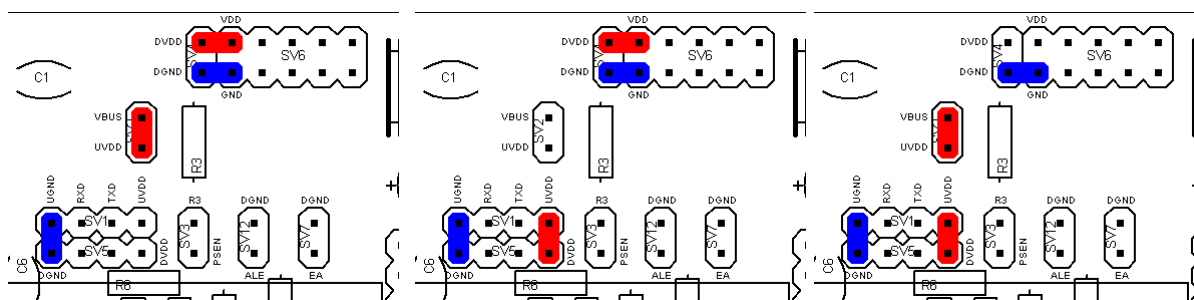
Vývojový kit může být napájen buď přes USB rozhraní nebo z externího zdroje o napětí 7–40 V. Mikrokontrolér a výstupní část komunikačního rozhraní je proto možno realizovat třemi různými způsoby napájení. První varianta (Obr. 18), kdy mikrokontrolér je napájen z externího zdroje (propojeno DVDD a VDD) a výstupní část komunikačního rozhraní je napájena z USB (propojen jumper SV2). Druhá varianta (Obr. 19), kdy mikrokontrolér i výstupní část komunikačního rozhraní jsou napájeny z externího zdroje (propojeno DVDD a VDD; DVDD a UVDD). Třetí varianta (Obr. 20), kdy mikrokontrolér i výstupní část komunikačního rozhraní jsou napájeny z USB (propojeno DVDD a UVDD a jumper SV2). Pozor nesmí být propojen zdroj na desce a 5 V z USB, mohlo by dojít ke zničení USB koncového stupně PC nebo zdroje na desce. Aby nedošlo k tomuto propojení, stačí dodržet zásadu, propojovat vždy jen dvě červené propojky (Obr. 18, Obr. 19 a Obr. 20).

Pro napájení z externího zdroje je na základní desce vývojového kitu implementován step-down spínaný zdroj 5 V / 1 A. Zdroj má na vstupu kondenzátor C4 (100 μ F) pro potřebné vykrytí případných proudových špiček. Dále je zdroj realizován napěťovým regulátorem LM2575 [13].

Vývod 3 (GND) je společná zem regulátoru, která je propojena na vývod 5 (ON/OFF), pro trvalé zapnutí regulátoru. Na vývod 1 (V_{in}) je přivedeno vstupní napájení 7 – 40 V. Spínaný vývod 2 (V_{out}) je připojen k akumulární cívce L1 (330 μ H), Schottkyho diodě D9 (1N5819) a filtračnímu kondenzátoru C5 (330 μ F). Vyfiltrované napětí je zapojeno zpět na vývod 4 (FeedBack), jako zpětná vazba regulátoru. Výsledné napětí 5 V je vyvedeno na 2 \times 5 kolíků SV6. Při zapojování je potřeba dát pozor na správnou polaritu vstupního napětí viz popis na desce Obr. 16.



Obr. 17 Schéma napájecího zdroje 5V (Step-down)



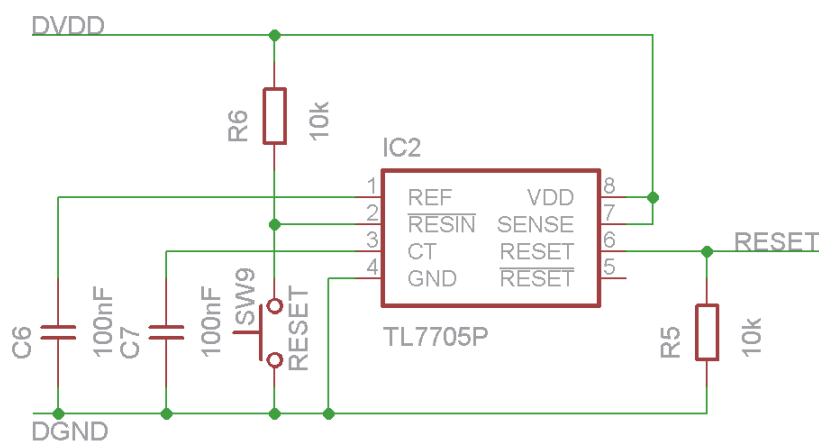
Obr. 18 Nastavení napájení - varianta 1

Obr. 19 Nastavení napájení - varianta 2

Obr. 20 Nastavení napájení - varianta 3

2.2.2 Resetovací obvod

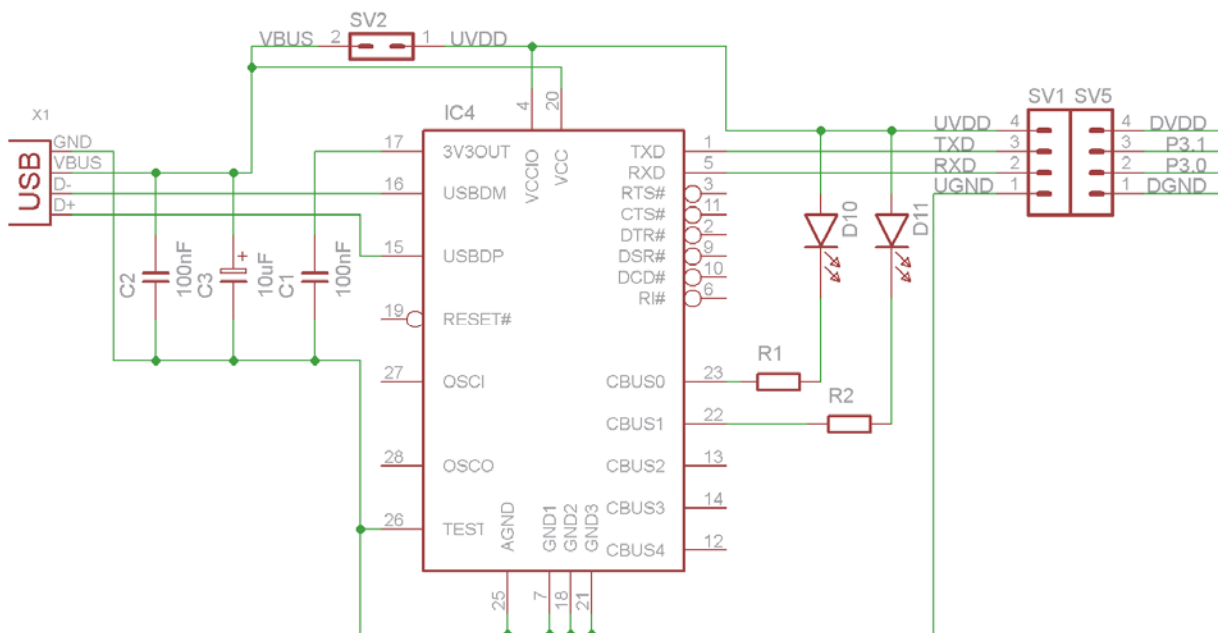
Resetovací obvod je realizován hlídačem napájecího napětí s reset generátorem TL7705 [16]. Napájecí napětí mikrokontroléru je přivedeno na vývod 4 (GND) a 8 (VDD). Vývod 8 je propojen na vstup 7 (SENSE), kde se pomocí vnitřního komparátoru kontroluje napájecí napětí (min 4,5 V). Pro správnou funkci komparátoru obvod obsahuje zdroj referenčního napětí. Aby tento zdroj správně fungoval je třeba na vývod 1 (REF) připojit kondenzátor C6 (100 nF) proti zemi. Šířka resetovacího pulzu je určena velikostí kondenzátoru C7 (100 nF) připojeného na vývod 3 (CT) proti zemi. Direktivní reset lze provést pomocí tlačítka SW9 uzemněním vstupu 2 ($\overline{\text{RESIN}}$), který je zatížen proti VDD odporem R6 (10 k Ω). Výstupní spínací prvek vyvedený na výstup 6 (RESET) zatížený proti zemi odporem R5 (10 k Ω) je zapojen na resetovací vstup 2.16 CPU modulu.



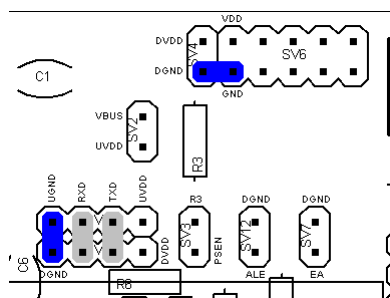
Obr. 21 Schéma zapojení resetovacího obvodu

2.2.3 Sériová komunikace (USB port)

Na desce vývojového kitu je implementováno rozhraní USB-UART FT232R [14]. Dokumentaci a ovladače k tomuto rozhraní je možno stáhnout ze stránek výrobce [http://www.ftdichip.com/Products/ICs/FT232R.htm]. Na desce je osazen USB konektor X1 typu B, který umožní připojení rozhraní k PC. Pomocí tohoto konektoru je možno celou desku napájet, ale je potřeba dodržet maximální proud USB konektoru PC. Pro vykrytí proudových špiček jsou na desce osazeny kondenzátory C2 (100 nF) a C3 (10 μ F). Kondenzátor C1 (100 nF) je určený pro akumulaci energie pro vnitřní zdroj 3,3 V. Diody D10, D11 s omezujícími odpory R1 a R2 signalizují stav komunikace RxD, TxD. Výstupy rozhraní je možno napájet z USB nebo ze zdroje 5 V na desce (viz kap. 2.2.1 Napájení 5 V). Pro komunikaci mezi PC a mikrokontrolérem (např. při programování) je třeba propojit kolíky 1 – 3 SV1 s kolíky 1 – 3 SV5. Konkrétně je třeba propojit UGND a DGND, RXD a P3.0, TXD a P3.1 (Obr. 23).



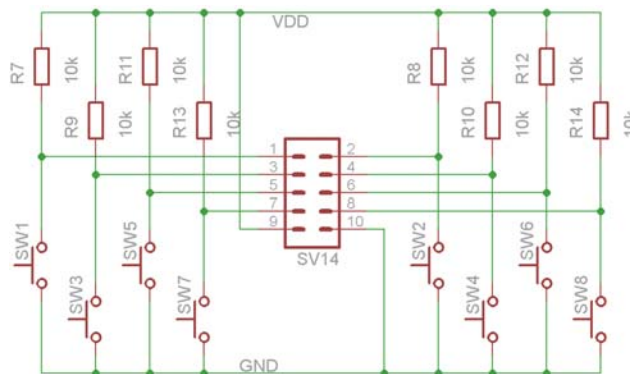
Obr. 22 Schéma zapojení sériové komunikace



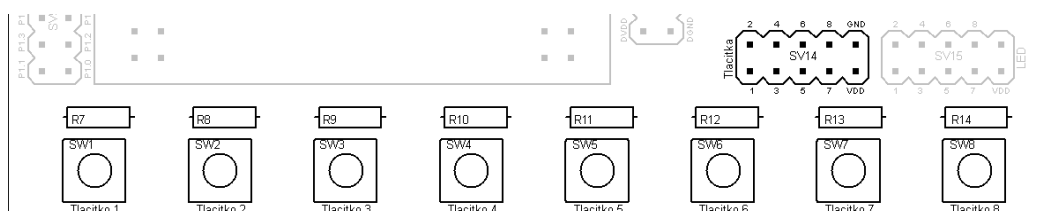
Obr. 23 Doporučené propojení sériové komunikace

2.2.4 Testovací tlačítka

Pro účely testování a simulace stavů je na desce osazeno osm tlačítek SW1 – SW8. Při stisknutí tlačítka je na příslušný kolík přivedena zem (logická 0). V klidovém stavu tlačítek jsou kolíky zatíženy odpory R7 – R14 (10 k Ω) proti VDD (logická 1).



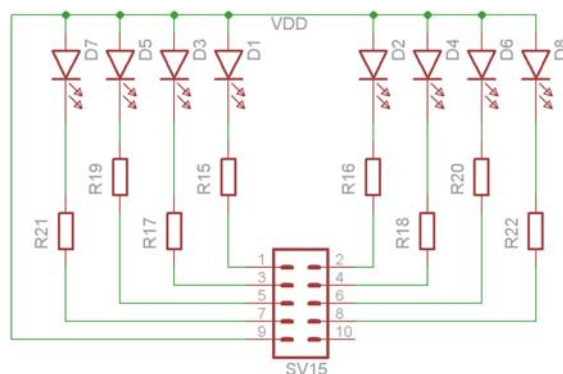
Obr. 24 Schéma zapojení tlačítek



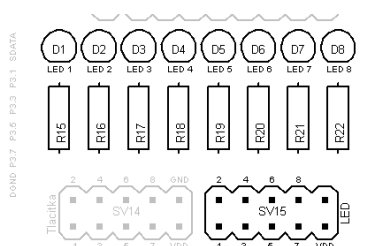
Obr. 25 Rozmístění součástek a popis desky - tlačítka

2.2.5 Kontrolní Diody LED

Pro účely testování a signalizace stavů je na desce osazeno osm signalizačních LED D1 – D8 s příslušnými omezovacími odpory R15 – R22 (470 Ω) pro buzení přímo výstupem mikrokontroléru. Ze zapojení je patrné, že pro aktivaci LED je potřeba na příslušný kolík přivést logickou 0.



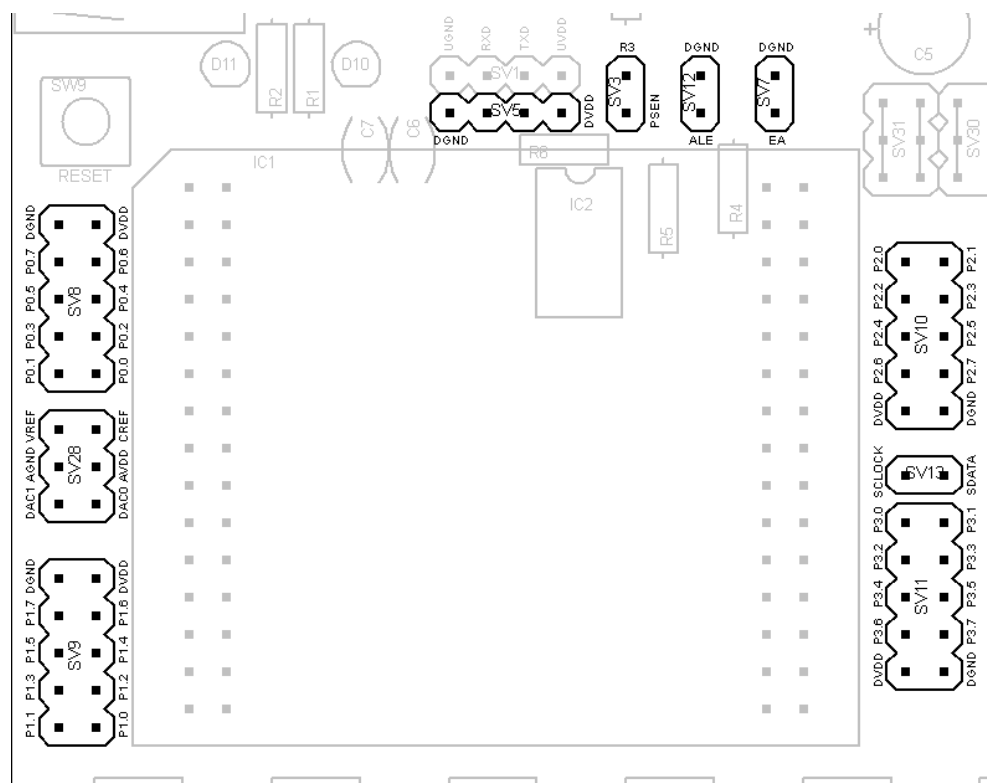
Obr. 26 Schéma zapojení signalizačních LED



Obr. 27 Rozmístění součástek a popis desky – signalizační LED

2.2.6 Vstup/výstupy


Všechny vývody mikrokontroléru, které jsou vyvedeny z CPU modulu, jsou dále vyvedeny na kolíky konektorů. Jejich rozmístění a adresace je patrná z Obr. 28.

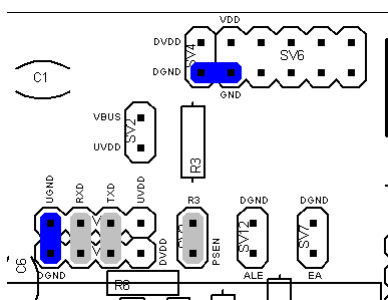


Obr. 28 Rozmístění součástek a popis desky – vstup/výstupy

2.2.7 Nahrávání programu do mikrokontroléru

Pro nahrávání strojového kódu do mikrokontroléru je určena aplikace Windows Serial Downloader [ftp://ftp.analog.com/pub/MicroConverter/ADuC8xx/WSD/v7.0/wsd_setup_v705.exe]

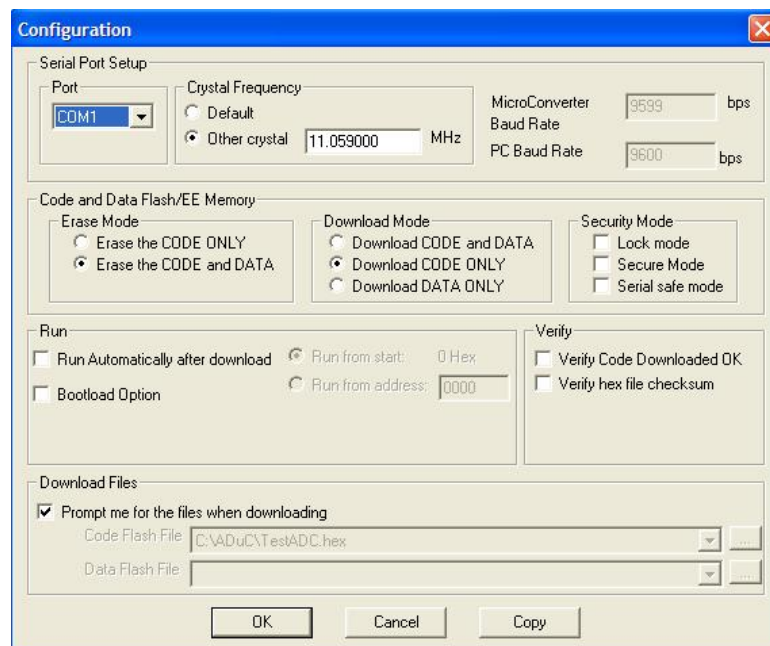
přímo od výrobce mikrokontrolérů ADuC8xx – firmy . Strojový kód se nahrává přes rozhraní USB – UART (viz kap. 2.2.3 Sériová komunikace (USB port)). Pro vstup do režimu umožňujícího nahrávání je potřeba, aby vývod PSEN byl při startu ADuC8xx uzemněn přes odpor R3 (1 kΩ) pomocí jumperu SV3.



Obr. 29 Doporučené propojení sériové komunikace a PSEN




Obr. 30 Okno aplikace Windows Seriál Downloader

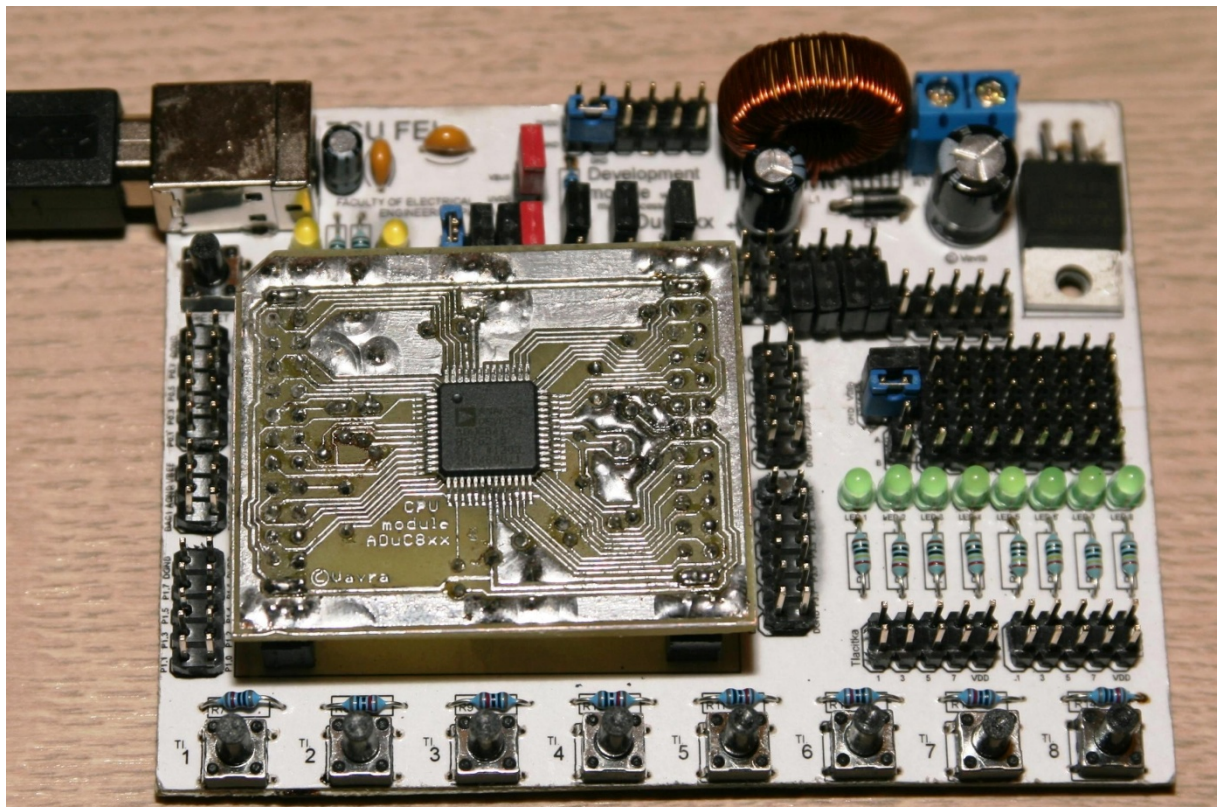


Obr. 31 Nastavení aplikace Windows Seriál Downloader

Závěr

Bakalářská práce je zaměřena na problematiku mikrokontrolérů řady ADuC8xx firmy . Tyto mikrokontroléry jsou založeny na bázi mikrokontrolérů INTEL 8051 a jejich nástupci 8052. Při porovnání s mikrokontroléry ATMEL AT89xxx51 (které jsou také založeny na bázi INTEL 8051) s ADuC8xx bylo zjištěno, že ADuC8xx má velké množství doplňkových funkcí a funkčních bloků (např. několikakanálový A/D převodník, datová Flash/EEPROM, interní Watchdog atd.).

V rámci bakalářské práce jsem vytvořil vývojový modul, který umožňuje demonstrovat např. funkčnost A/D převodníku, PWM, Watchdog, SPI/I²C komunikace, časového intervalového čítače a další. Vývojový kit byl koncipován, jako sendvič CPU modulu a vlastní vývojový modul. Výměnou CPU modulu osazeného různými typy mikrokontrolérů, je možné otestovat jejich různé chování pro stejné zapojení. I přes limity popsané v práci je možné pomocí vývojového kitu naprogramovat mikrokontrolér a otestovat všechny jeho funkce. Vývojový modul je možné použít pro výukové účely nebo pro vývoj uživatelských aplikací. CPU modul je využitelný v amatérských podmínkách, kdy nelze použít součástky se SMD montáží. V tomto modulu je již mikrokontrolér určený pro SMD montáž osazen a jeho vývody jsou jednoduše přístupny pomocí kolíků lámacích lišt.



Obr. 32 Hotový vývojový modul s osazeným CPU modulem ADuC841

Použitá literatura

- [1] Klůčik, J.; Fronc, V.: *Mikrokontroléry ATMEGA s jádrem 8051*, BEN – technická literatura, Praha 2001
- [2] *Analog Microcontrollers | Processors and DSP | Analog Devices* [Online] [Citace 23. 04. 2012] <http://www.analog.com/en/processors-dsp/analog-microcontrollers/processors/index.html>
- [3] *ADUC812 Data Sheet Rev E, 04/2003* [Online] [Download 24. 11. 2011] http://www.analog.com/static/imported-files/data_sheets/ADUC812.pdf
- [4] *ADUC814 Data Sheet Rev A, 12/2003* [Online] [Download 21. 04. 2012] http://www.analog.com/static/imported-files/data_sheets/ADUC814.pdf
- [5] *ADUC816 Data Sheet Rev A, 01/2010* [Online] [Download 23. 04. 2012] http://www.analog.com/static/imported-files/data_sheets/ADUC816.pdf
- [6] *ADUC824 Data Sheet Rev B, 05/2002* [Online] [Download 21. 04. 2012] http://www.analog.com/static/imported-files/data_sheets/ADUC824.pdf
- [7] *ADUC831 Data Sheet Rev 0, 11/2002* [Online] [Download 10. 11. 2011] http://www.analog.com/static/imported-files/data_sheets/ADUC831.pdf
- [8] *ADUC832 Data Sheet Rev 0, 11/2002* [Online] [Download 27. 04. 2012] http://www.analog.com/static/imported-files/data_sheets/ADUC832.pdf
- [9] *ADUC834 Data Sheet Rev A, 04/2003* [Online] [Download 21. 04. 2012] http://www.analog.com/static/imported-files/data_sheets/ADUC834.pdf
- [10] *ADUC836 Data Sheet Rev A, 04/2003* [Online] [Download 21. 04. 2012] http://www.analog.com/static/imported-files/data_sheets/ADUC836.pdf
- [11] *ADUC841/ ADUC842/ADUC843 Data Sheet Rev 0, 11/2003* [Online] [Download 04. 04. 2012] http://www.analog.com/static/imported-files/data_sheets/ADUC841_842_843.pdf
- [12] *ADUC845/ ADUC847/ADUC848 Data Sheet Rev B, 02/2005* [Online] [Download 21. 04. 2012] http://www.analog.com/static/imported-files/data_sheets/ADUC845_847_848.pdf
- [13] *Datasheet: 1.0 A, Adjustable Output Voltage, Step-Down Switching Regulator* [Online] [Download 08. 12. 2011] <http://www.onsemi.com/pub/Collateral/LM2575-D.PDF>
- [14] *FT232R Datasheet* [Online] [Download 3. 05. 2012] http://www.ftdichip.com/Support/Documents/DataSheets/ICs/DS_FT232R.pdf
- [15] *STK500 – Atmel Corporation* [Online] [Citace 07. 05. 2012] <http://www.atmel.com/tools/STK500.aspx>
- [16] *VOLTAGE SUPERVISORS TL7700* [Online] [Download 03. 05. 2012] http://www.st.com/internet/com/TECHNICAL_RESOURCES/TECHNICAL_LITERATURE/DATASHEETS/CD00000175.pdf

Seznam obrázků

OBR. 1	ARCHITEKTURA PAMĚTI PROGRAMU (8 KB INTERNÍ PAMĚŤ).....	12
OBR. 2	ARCHITEKTURA PAMĚTI DAT	12
OBR. 3	PWM REŽIM 1.....	14
OBR. 4	PWM REŽIM 2.....	14
OBR. 5	PWM REŽIM 3.....	14
OBR. 6	PWM REŽIM 4.....	15
OBR. 7	PWM REŽIM 5.....	16
OBR. 8	PWM REŽIM 6.....	17
OBR. 9	SPI ČASOVÁNÍ, VŠECHNY DRUHY PROVOZU	17
OBR. 10	BLOKOVÁ SCHÉMA ČASOVÉHO INTERVALOVÉHO ČÍTAČE	19
OBR. 11	NÁVRH PLOŠNÉHO SPOJE CPU MODULU ADuC8xx (PŘEDNÍ STRANA).....	20
OBR. 12	ROZMÍSTĚNÍ SOUČÁSTEK PŘEDNÍ STRANY PLOŠNÉHO SPOJE	20
OBR. 13	ROZMÍSTĚNÍ SOUČÁSTEK ZADNÍ STRANY PLOŠNÉHO SPOJE.....	21
OBR. 14	NÁVRH PLOŠNÉHO SPOJE VÝVOJOVÉHO MODULU (ZADNÍ STRANA)	21
OBR. 15	ROZMÍSTĚNÍ SOUČÁSTEK ZADNÍ STRANY PLOŠNÉHO SPOJE.....	22
OBR. 16	ROZMÍSTĚNÍ SOUČÁSTEK A POPIS DESKY (PŘEDNÍ STRANA).....	22
OBR. 17	SCHÉMA NAPÁJECÍHO ZDROJE 5V (STEP-DOWN).....	23
OBR. 18	NASTAVENÍ NAPÁJENÍ - VARIANTA 1	23
OBR. 19	NASTAVENÍ NAPÁJENÍ - VARIANTA 2	23
OBR. 20	NASTAVENÍ NAPÁJENÍ - VARIANTA 3	23
OBR. 21	SCHÉMA ZAPOJENÍ RESETOVACÍHO OBVODU	24
OBR. 22	SCHÉMA ZAPOJENÍ SÉRIOVÉ KOMUNIKACE	25
OBR. 23	DOPORUČENÉ PROPOJENÍ SÉRIOVÉ KOMUNIKACE	25
OBR. 24	SCHÉMA ZAPOJENÍ TLAČÍTEK.....	26
OBR. 25	ROZMÍSTĚNÍ SOUČÁSTEK A POPIS DESKY - TLAČÍTKA	26
OBR. 26	SCHÉMA ZAPOJENÍ SIGNALIZAČNÍCH LED.....	26
OBR. 27	ROZMÍSTĚNÍ SOUČÁSTEK A POPIS DESKY – SIGNALIZAČNÍ LED.....	26
OBR. 28	ROZMÍSTĚNÍ SOUČÁSTEK A POPIS DESKY – VSTUP/VÝSTUPY	27
OBR. 29	DOPORUČENÉ PROPOJENÍ SÉRIOVÉ KOMUNIKACE A PSEN.....	27
OBR. 30	OKNO APLIKACE WINDOWS SERIÁL DOWNLOADER	28
OBR. 31	NASTAVENÍ APLIKACE WINDOWS SERIÁL DOWNLOADER.....	28
OBR. 32	HOTOVÝ VÝVOJOVÝ MODUL S OSAZENÝM CPU MODULEM ADuC841.....	29

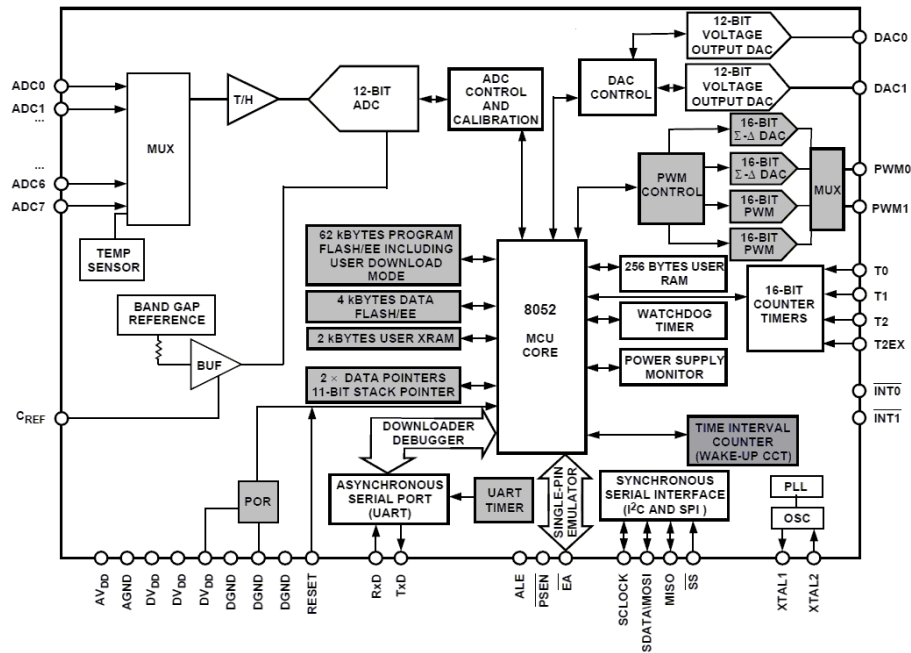
Seznam tabulek

TAB. 1	SEZNAM MIKROKONTROLÉRŮ ADuC8xx A JEJICH ZÁKLADNÍ PARAMETRY.....	11
TAB. 2	VEKTOROVÉ ADRESY PŘERUŠENÍ.....	12

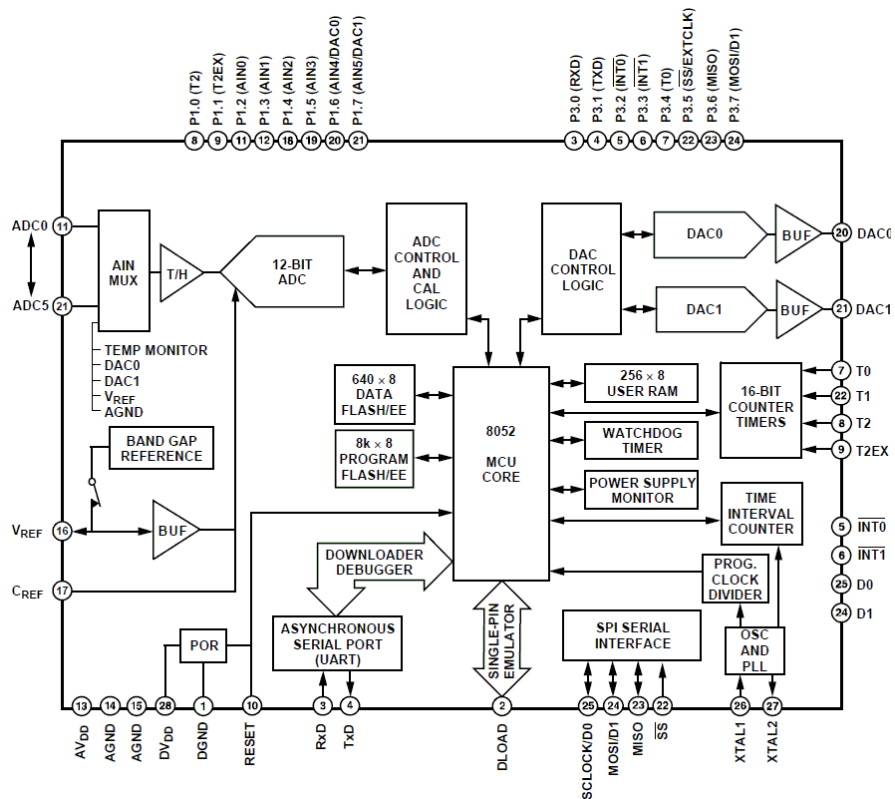
Seznam příloh

PŘÍLOHA A – BLOKOVÉ SCHÉMA ADUC8XX.....	I
PŘÍLOHA B – SPECIAL FUNCTION REGISTERS (SFR) OBLAST SPECIÁLNÍCH REGISTRŮ.....	IV
PŘÍLOHA C – PARAMETRY SFR ADUC8XX.....	X

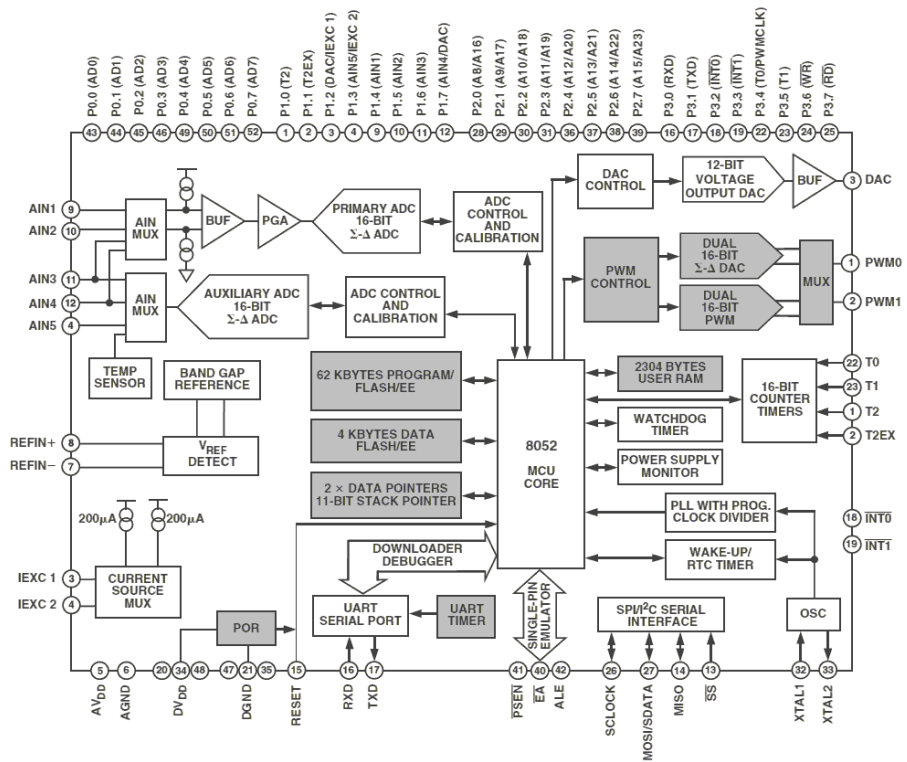
Příloha A – Blokové schéma ADuC8xx



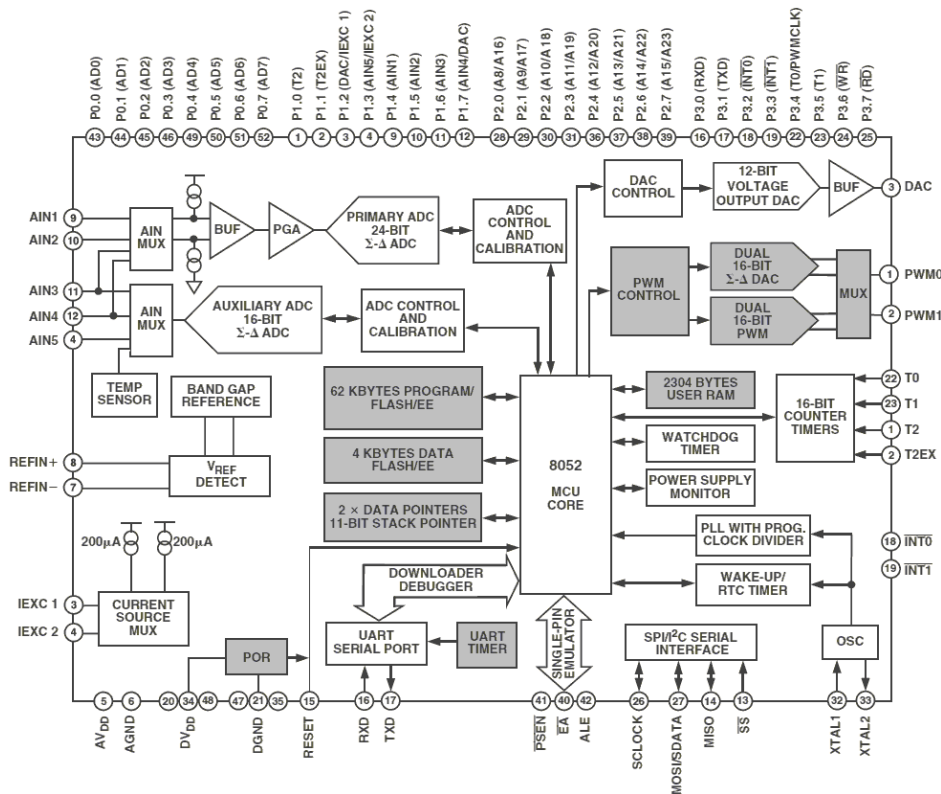
Obr. A-1 Blokové schéma ADuC812, ADuC831, ADuC832, ADuC841, ADuC842 a ADuC843 (šedě vybarvené bloky nejsou součástí ADuC812), blok DAC není osazen v ADuC843 a blok PLL jen v ADuC832, ADuC842 a ADuC842 [3], [7], [8], [11]



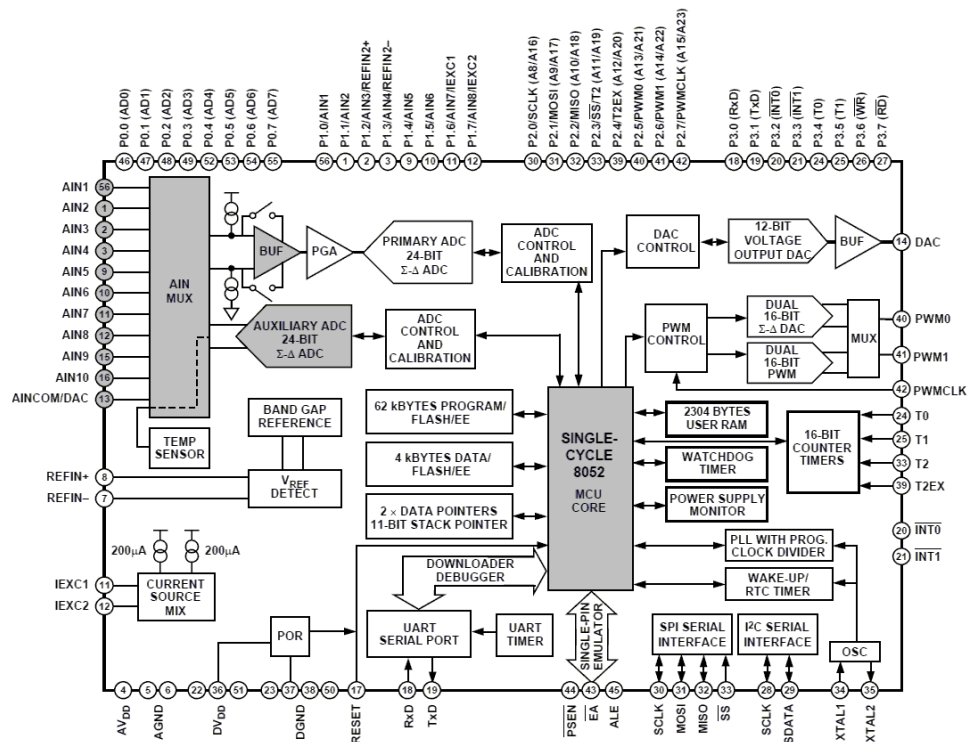
Obr. A-2 Blokové schéma ADuC814 [4]



Obr. A-3 Blokové schéma ADuC816, ADuC836 (šedě vybarvené bloky nejsou součástí ADuC816) [5], [10]



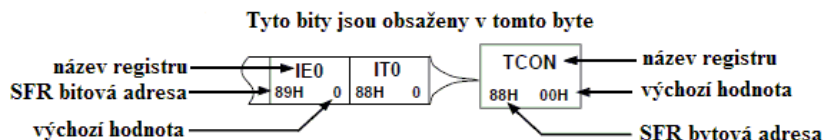
Obr. A-4 Blokové schéma ADuC824, ADuC834 (šedě vybarvené bloky nejsou součástí ADuC824) [6], [9]



Obr. A-5 Blokové schéma ADuC845, ADuC847 a ADuC848
Auxiliary (pomocný) A/D převodník jen v ADuC845, v ADuC848 16bitový převodník [12]

Příloha B – SPECIAL FUNCTION REGISTERS (SFR)

oblast speciálních registrů



Obr. B-1 Klíč k SFR tabulkám [3-12]

ISPI FFH 0	WCOL FEH 0	SPE FDH 0	SPIM FCH 0	CPOL FBH 0	CPHA FAH 0	SPR1 F9H 0	SPR0 F8H 0	BITS	SPICON ¹ F8H 00H	DAC0L F9H 00H	DAC0H FAH 00H	DAC1L FBH 00H	DAC1H FCH 00H	DACCON FDH 04H	RESERVED	NOT USED
F7H 0	F6H 0	F5H 0	F4H 0	F3H 0	F2H 0	F1H 0	F0H 0	BITS	B ¹ F0H 00H	ADCOFSL ² F1H 00H	ADCOFSH ² F2H 20H	ADCGAINL ² F3H 00H	ADCGAINH ² F4H 00H	ADCCON3 F5H 00H	RESERVED	SPIDAT F7H 00H
MDO EFH 0	MDE EEH 0	MCO EDH 0	MDI ECH 0	I2CM EBH 0	I2CRS EAH 0	I2CTX E9H 0	I2CI E8H 0	BITS	I2CCON ¹ E8H 00H	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	ADCCON1 EFH 20H
E7H 0	E6H 0	E5H 0	E4H 0	E3H 0	E2H 0	E1H 0	E0H 0	BITS	ACC ¹ E0H 00H	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED
ADC1 DFH 0	DMA DEH 0	CCONV DDH 0	SCONV DCH 0	CS3 DBH 0	CS2 DAH 0	CS1 D9H 0	CS0 D8H 0	BITS	ADCCON2 ¹ D8H 00H	ADCDATAL D9H 00H	ADCDATAH DAH 00H	RESERVED	RESERVED	RESERVED	RESERVED	PSMCON DFH DEH
CY D7H 0	AC D6H 0	F0 D5H 0	RS1 D4H 0	RS0 D3H 0	OV D2H 0	F1 D1H 0	P D0H 0	BITS	PSW ¹ D0H 00H	RESERVED	DMAL D2H 00H	DMAH D3H 00H	DMAH D4H 00H	RESERVED	RESERVED	RESERVED
TF2 CFH 0	EXF2 CEH 0	RCLK CDH 0	TCLK CCH 0	EXEN2 CBH 0	TR2 CAH 0	CNT2 C9H 0	CAP2 C8H 0	BITS	T2CON ¹ C8H 00H	RESERVED	RCAP2L CAH 00H	RCAP2H CBH 00H	TL2 CCH 00H	TH2 CDH 00H	RESERVED	RESERVED
PRE2 C7H 0	PRE1 C6H 0	PRE0 C5H 0	C4H 0	WDR1 C3H 0	WDR2 C2H 0	WDS C1H 0	WDE C0H 0	BITS	WDCON ¹ C0H 00H	NOT USED	NOT USED	NOT USED	ETIM3 C4H C9H	RESERVED	EDARL C6H 00H	RESERVED
PSI BFH 0	PADC BEH 0	PT2 BDH 0	PS BCH 0	PT1 BBH 0	PX1 BAH 0	PT0 B9H 0	PX0 B8H 0	BITS	IP ¹ B8H 00H	ECON B9H 00H	ETIM1 BAH 52H	ETIM2 BBH 04H	EDATA1 BCH 00H	EDATA2 BDH 00H	EDATA3 BEH 00H	EDATA4 BFH 00H
RD B7H 1	WR B6H 1	T1 B5H 1	T0 B4H 1	INT1 B3H 1	INT0 B2H 1	TxD B1H 1	RxD B0H 1	BITS	P3 ¹ B0H FFH	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED
EA AFH 0	EADC AEH 0	ET2 ADH 0	ES ACH 0	ET1 ABH 0	EX1 AAH 0	ET0 A9H 0	EX0 A8H 0	BITS	IE ¹ A8H 00H	IE2 A9H 00H	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED
A7H 1	A6H 1	A5H 1	A4H 1	A3H 1	A2H 1	A1H 1	A0H 1	BITS	P2 ¹ A0H FFH	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED
SM0 9FH 0	SM1 9EH 0	SM2 9DH 0	REN 9CH 0	TB8 9BH 0	RB8 9AH 0	T1 99H 0	RI 98H 0	BITS	SCON ¹ 98H 00H	SBUF 99H 00H	I2CDAT 9AH 00H	I2CADD 9BH 55H	NOT USED	NOT USED	NOT USED	NOT USED
97H 1	96H 1	95H 1	94H 1	93H 1	92H 1	T2EX 91H 1	T2 90H 1	BITS	P1 ^{1,3} 90H FFH	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED
TF1 8FH 0	TR1 8EH 0	TF0 8DH 0	TR0 8CH 0	IE1 8BH 0	IT1 8AH 0	IE0 89H 0	IT0 88H 0	BITS	TCON ¹ 88H 00H	TMOD 89H 00H	TL0 8AH 00H	TL1 8BH 00H	TH0 8CH 00H	TH1 8DH 00H	NOT USED	NOT USED
87H 1	86H 1	85H 1	84H 1	83H 1	82H 1	81H 1	80H 1	BITS	P0 ¹ 80H FFH	SP 81H 07H	DPL 82H 00H	DPH 83H 00H	DPP 84H 00H	RESERVED	RESERVED	PCON 87H 00H

Obr. B-2 Tabulka SFR ADuC812 [3]

ISPI FFH 0	WCOL FEH 0	SPE FDH 0	SPIM FCH 0	CPOL FBH 0	CPHA FAH 1	SPR1 F9H 0	SPR0 ⁵ F8H 0	BITS	SPICON ¹ F8H 04H	DAC0L F9H 00H	DAC0H FAH 00H	DAC1L FBH 00H	DAC1H FCH 00H	DACCON FDH 04H	RESERVED	RESERVED
F7H 0	F6H 0	F5H 0	F4H 0	F3H 0	F2H 0	F1H 0	F0H 0	BITS	B ¹ F0H 00H	ADCOFSL F1H 00H	ADCOFSH F2H 20H	ADCGAINL F3H 00H	ADCGAINH F4H 00H	ADCCON3 F5H 00H	RESERVED	SPIDAT F7H 00H
D1 EFH 0	D1EN EEH 0	D0 EDH 0	D0EN ECH 0	D0EN EBH 0	EAH 0	E9H 0	E8H 0	BITS	DCON ¹ E8H 00H	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	ADCCON1 EFH 00H
E7H 0	E6H 0	E5H 0	E4H 0	E3H 0	E2H 0	E1H 0	E0H 0	BITS	ACC ¹ E0H 00H	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED
ADCI DFH 0	ADCSP DEH 0	CCONV DDH 0	SCONV DCH 0	CS3 DBH 0	CS2 DAH 0	CS1 D9H 0	CS0 D8H 0	BITS	ADCCON2 ¹ D8H 00H	ADCCON2 ¹ D9H 00H	ADCCON2 ¹ DAH 00H	RESERVED	RESERVED	RESERVED	RESERVED	PSMCON DFH DEH
CY D7H 0	AC D6H 0	F0 D5H 0	RS1 D4H 0	RS0 D3H 0	OV D2H 0	F1 D1H 0	P D0H 0	BITS	PSW ¹ D0H 00H	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	PLLCON D7H 53H
TF2 CFH 0	EXF2 CEH 0	RCLK CDH 0	TCLK CCH 0	EXEN2 CBH 0	TR2 CAH 0	CNT2 C9H 0	CAP2 C8H 0	BITS	T2CON ¹ C8H 00H	RESERVED	RCAP2L CAH 00H	RCAP2H CBH 00H	TL2 CCH 00H	TH2 CDH 00H	RESERVED	RESERVED
PRE3 C7H 0	PRE2 C6H 0	PRE1 C5H 0	PRE0 C4H 1	WDIR C3H 0	WDS C2H 0	WD C1H 0	WDWR C0H 0	BITS	WDCON ¹ C0H 10H	RESERVED	CHIPID C2H 0XH	RESERVED	NOT USED	RESERVED	EDARL C6H 00H	RESERVED
PSI BFH 0	PADC BEH 0	PT2 BDH 0	PS BCH 0	PT1 BBH 0	PX1 BAH 0	PT0 B9H 0	PX0 B8H 0	BITS	IP ¹ B8H 00H	ECON B9H 00H	ETIM1 BAH 00H	ETIM2 BBH 00H	EDATA1 BCH 00H	EDATA2 BDH 00H	EDATA3 BEH 00H	EDATA4 BFH 00H
RD B7H 1	WR B6H 1	T1 B5H 1	T0 B4H 1	INT1 B3H 1	INT0 B2H 1	TxD B1H 1	RxD B0H 1	BITS	P3 ¹ B0H FFH	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	NOT USED
EA AFH 0	EADC AEH 0	ET2 ADH 0	ES ACH 0	ET1 ABH 0	EX1 AAH 0	ET0 A9H 0	EX0 A8H 0	BITS	IE ¹ A8H 00H	IEIP2 A9H A0H	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED
SM0 9FH 0	SM1 9EH 0	SM2 9DH 0	REN 9CH 0	TB8 9BH 0	RB8 9AH 0	T1 99H 0	R1 98H 0	BITS	SCON ¹ 98H 00H	SBUF 99H 00H	I2CDAT 9AH 00H	I2CADD 9BH 55H	CFG814 9CH 04H	NOT USED	NOT USED	NOT USED
97H 1	96H 1	95H 1	94H 1	93H 1	92H 1	T2EX 91H 1	T2 90H 1	BITS	P1 ^{1,2} 90H FFH	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED
TF1 8FH 0	TR1 8EH 0	TF0 8DH 0	TR0 8CH 0	IE1 8BH 0	IT1 8AH 0	IE0 89H 0	IT0 88H 0	BITS	TCON ¹ 88H 00H	TMOD 89H 00H	TL0 8AH 00H	TL1 8BH 00H	TH0 8CH 00H	TH1 8DH 00H	RESERVED	RESERVED
87H 1	86H 1	85H 1	84H 1	83H 1	82H 1	81H 1	80H 1	BITS	NOT USED	SP 81H 07H	DPL 82H 00H	DPH 83H 00H	RESERVED	RESERVED	RESERVED	PCON 87H 00H

Obr. B-3 Tabulka SFR ADuC814 [4]

ISPI FFH 0	WCOL FEH 0	SPE FDH 0	SPIM FCH 0	CPOL FBH 0	CPHA FAH 1	SPR1 F9H 0	SPR0 F8H 0	BITS	SPICON F8H 04H	RESERVED	RESERVED	DACL FBH 00H	DACH FCH 00H	DACCON FDH 00H	RESERVED	RESERVED
F7H 0	F6H 0	F5H 0	F4H 0	F3H 0	F2H 0	F1H 0	F0H 0	BITS	B F0H 00H	RESERVED	RESERVED	NOT USED	RESERVED	RESERVED	RESERVED	SPIDAT F7H 00H
MDO EFH 0	MDE EEH 0	MCO EDH 0	MDI ECH 0	I2CM EBH 0	I2CRS EAH 0	I2CTX E9H 0	I2CI E8H 0	BITS	I2CCON E8H 00H	RESERVED	GNOM* EAH 55H	GNOH* EBH 53H	GN1L* ECH 9AH	GN1H* EDH 59H	RESERVED	RESERVED
E7H 0	E6H 0	E5H 0	E4H 0	E3H 0	E2H 0	E1H 0	E0H 0	BITS	ACC E0H 00H	RESERVED	OF0M* E2H 00H	OF0H* E3H 80H	OF1L* E4H 00H	OF1H* E5H 80H	RESERVED	RESERVED
RDY0 DFH 0	RDY1 DEH 0	CAL DDH 0	NOXREF DCH 0	ERR0 DBH 0	ERR1 DAH 0	D9H 0	D8H 0	BITS	ADCSTAT D8H 00H	RESERVED	ADCOM DAH 00H	ADCOH DBH 00H	ADC1L DCH 00H	ADC1H DDH 00H	RESERVED	PSMCON DFH DEH
CY D7H 0	AC D6H 0	F0 D5H 0	RS1 D4H 0	RS0 D3H 0	OV D2H 0	F1 D1H 0	P D0H 0	BITS	PSW D0H 00H	ADCMODE D1H 00H	ADCCON D2H 07H	ADC1CON D3H 00H	SF D4H 45H	ICON D5H 00H	RESERVED	PLLCON D7H 03H
TF2 CFH 0	EXF2 CEH 0	RCLK CDH 0	TCLK CCH 0	EXEN2 CBH 0	TR2 CAH 0	CNT2 C9H 0	CAP2 C8H 0	BITS	T2CON C8H 00H	RESERVED	RCAP2L CAH 00H	RCAP2H CBH 00H	TL2 CCH 00H	TH2 CDH 00H	RESERVED	RESERVED
PRE3 C7H 0	PRE2 C6H 0	PRE1 C5H 0	PRE0 C4H 1	WDIR C3H 0	WDS C2H 0	WDE C1H 0	WDWR C0H 0	BITS	WDCON C0H 10H	RESERVED	CHIPID C2H 16H	RESERVED	RESERVED	RESERVED	EADRL C6H 00H	RESERVED
BFH 0	PADC BEH 0	PT2 BDH 0	PS BCH 0	PT1 BBH 0	PX1 BAH 0	PT0 B9H 0	PX0 B8H 0	BITS	IP B8H 00H	ECON B9H 00H	RESERVED	RESERVED	EDATA1 BCH 00H	EDATA2 BDH 00H	EDATA3 BEH 00H	EDATA4 BFH 00H
RD B7H 1	WR B6H 1	T1 B5H 1	T0 B4H 1	INT1 B3H 1	INT0 B2H 1	TxD B1H 1	RxD B0H 1	BITS	P3 B0H FFH	NOT USED	NOT USED	NOT USED	NOT USED	RESERVED	RESERVED	NOT USED
EA AFH 0	EADC AEH 0	ET2 ADH 0	ES ACH 0	ET1 ABH 0	EX1 AAH 0	ET0 A9H 0	EX0 A8H 0	BITS	IE A8H 00H	IEIP2 A9H A0H	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED
A7H 1	A6H 1	A5H 1	A4H 1	A3H 1	A2H 1	A1H 1	A0H 1	BITS	P2 A0H FFH	TIMECON A1H 00H	HTHSEC A2H 00H	SEC A3H 00H	MIN A4H 00H	HOUR A5H 00H	INTVAL A6H 00H	NOT USED
SM0 9FH 0	SM1 9EH 0	SM2 9DH 0	REN 9CH 0	TB8 9BH 0	RB8 9AH 0	T1 99H 0	R1 98H 0	BITS	SCON 98H 00H	SBUF 99H 00H	I2CDAT 9AH 00H	I2CDAT 9BH 00H	NOT USED	NOT USED	NOT USED	NOT USED
97H 1	96H 1	95H 1	94H 1	93H 1	92H 1	T2EX 91H 1	T2 90H 1	BITS	P1 90H FFH	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED
TF1 8FH 0	TR1 8EH 0	TF0 8DH 0	TR0 8CH 0	IE1 8BH 0	IT1 8AH 0	IE0 89H 0	IT0 88H 0	BITS	TCON 88H 00H	TMOD 89H 00H	TL0 8AH 00H	TL1 8BH 00H	TH0 8CH 00H	TH1 8DH 00H	RESERVED	RESERVED
87H 1	86H 1	85H 1	84H 1	83H 1	82H 1	81H 1	80H 1	BITS	P0 80H FFH	SP 81H 07H	DPL 82H 00H	DPH 83H 00H	DPP 84H 00H	RESERVED	RESERVED	PCON 87H 00H

Obr. B-4 Tabulka SFR ADuC816 [5]

ISPI FFH 0	WCOL FEH 0	SPE FDH 0	SPIM FCH 0	CPOL FBH 0	CPHA FAH 1	SPR1 F9H 0	SPR0 F8H 0	BITS	SPICON F8H 04H	RESERVED	RESERVED	DACL FBH 00H	DACH FCH 00H	DACCON FDH 00H	RESERVED	RESERVED
F7H 0	F6H 0	F5H 0	F4H 0	F3H 0	F2H 0	F1H 0	F0H 0	BITS	B F0H 00H	RESERVED	RESERVED	NOT USED	RESERVED	RESERVED	RESERVED	SPIDAT F7H 00H
MDO EFH 0	MDE EEH 0	MCO EDH 0	MDI ECH 0	I2CM EBH 0	I2CRS EAH 0	I2CTX E9H 0	I2CI E8H 0	BITS	I2CCON E8H 00H	GNOL*	GNOM*	GNOH*	GN1L*	GN1H*	RESERVED	RESERVED
E7H 0	E6H 0	E5H 0	E4H 0	E3H 0	E2H 0	E1H 0	E0H 0	BITS	ACC E0H 00H	OFOL*	OFOM*	OFOH*	OF1L*	OF1H*	RESERVED	RESERVED
RDY0 DFH 0	RDY1 DEH 0	CAL DDH 0	NOXREF DCH 0	ERR0 DBH 0	ERR1 DAH 0	D9H 0	D8H 0	BITS	ADCSTAT D8H 00H	ADCOL	ADCOM	ADCOH	ADC1L	ADC1H	RESERVED	PSMCON DFH DEH
CY D7H 0	AC D6H 0	F0 D5H 0	RSI D4H 0	RS0 D3H 0	OV D2H 0	FI D1H 0	P D0H 0	BITS	PSW D0H 00H	ADCMODE	ADCCON	ADC1CON	SF	ICON	RESERVED	PLLCON D7H 03H
TF2 CFH 0	EXF2 CEH 0	RCLK CDH 0	TCLK CCH 0	EXEN2 CBH 0	TR2 CAH 0	CNT2 C9H 0	CAP2 C8H 0	BITS	T2CON C8H 00H	RESERVED	RCAP2L CAH 00H	RCAP2H CBH 00H	TL2 CCH 00H	TH2 CDH 00H	RESERVED	RESERVED
PRE3 C7H 0	PRE2 C6H 0	PRE1 C5H 0	PRE0 C4H 1	WDIR C3H 0	WDS C2H 0	WDE C1H 0	WDWR C0H 0	BITS	WDCON C0H 10H	RESERVED	CHIPID C2H 06H	RESERVED	RESERVED	RESERVED	EADRL C6H 00H	RESERVED
BFH 0	PADC BEH 0	PT2 BDH 0	PS BCH 0	PT1 BBH 0	PX1 BAH 0	PT0 B9H 0	PX0 B8H 0	BITS	IP B8H 00H	ECON	RESERVED	RESERVED	EDATA1 BCH 00H	EDATA2 BDH 00H	EDATA3 BEH 00H	EDATA4 BFH 00H
RD B7H 1	WR B6H 1	T1 B5H 1	T0 B4H 1	INT1 B3H 1	INT0 B2H 1	TxD B1H 1	RxD B0H 1	BITS	P3 B0H FFH	NOT USED	NOT USED	NOT USED	NOT USED	RESERVED	RESERVED	NOT USED
EA AFH 0	EADC AEH 0	ET2 ADH 0	ES ACH 0	ET1 ABH 0	EX1 AAH 0	ET0 A9H 0	EX0 A8H 0	BITS	IE A8H 00H	IEIP2 A9H A0H	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED
A7H 1	A6H 1	A5H 1	A4H 1	A3H 1	A2H 1	A1H 1	A0H 1	BITS	P2 A0H FFH	TIMECON	HTHSEC	SEC	MIN	HOUR	INTVAL	NOT USED
SM0 9FH 0	SM1 9EH 0	SM2 9DH 0	REN 9CH 0	TB8 9BH 0	RB8 9AH 0	T1 99H 0	R1 98H 0	BITS	SCON 98H 00H	SBUF	I2CDAT	I2CDAT	NOT USED	NOT USED	NOT USED	NOT USED
97H 1	96H 1	95H 1	94H 1	93H 1	92H 1	T2EX 91H 1	T2 90H 1	BITS	P1 90H FFH	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED
TF1 8FH 0	TR1 8EH 0	TF0 8DH 0	TR0 8CH 0	IE1 8BH 0	IT1 8AH 0	IE0 89H 0	IT0 88H 0	BITS	TCON 88H 00H	TMOD	TL0	TL1	TH0	TH1	RESERVED	RESERVED
87H 1	86H 1	85H 1	84H 1	83H 1	82H 1	81H 1	80H 1	BITS	P0 80H FFH	SP	DPL	DPH	DPP	RESERVED	RESERVED	PCON 87H 00H

Obr. B-5 Tabulka SFR ADuC824 [6]

ISPI FFH 0	WCOL FEH 0	SPE FDH 0	SPIM FCH 0	CPOL FBH 0	CPHA FAH 1	SPR1 F9H 0	SPR0 F8H 0	BITS	SPICON ¹ F8H 04H	DACL	DACH	DAC1L	DAC1H	DACCON	RESERVED	RESERVED
F7H 0	F6H 0	F5H 0	F4H 0	F3H 0	F2H 0	F1H 0	F0H 0	BITS	B ¹ F0H 00H	ADCOFSL ³ F1H 00H	ADCOFSH ³ F2H 20H	ADCGAINL ³ F3H 00H	ADCGAINH ³ F4H 00H	ADCCON ³ F5H 00H	RESERVED	SPIDAT F7H 00H
MDO EFH 0	MDE EEH 0	MCO EDH 0	MDI ECH 0	I2CM EBH 0	I2CRS EAH 0	I2CTX E9H 0	I2CI E8H 0	BITS	I2CCON ¹ E8H 00H	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	ADCCON1 EFH 00H
E7H 0	E6H 0	E5H 0	E4H 0	E3H 0	E2H 0	E1H 0	E0H 0	BITS	ACC ¹ E0H 00H	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED
ADC1 DFH 0	DMA DEH 0	CCONV DDH 0	SCONV DCH 0	CS3 DBH 0	CS2 DAH 0	CS1 D9H 0	CS0 D8H 0	BITS	ADCCON2 ¹ D8H 00H	ADCCONV	ADCCONV	RESERVED	RESERVED	RESERVED	RESERVED	PSMCON DFH DEH
CY D7H 0	AC D6H 0	F0 D5H 0	RS1 D4H 0	RS0 D3H 0	OV D2H 0	FI D1H 0	P D0H 0	BITS	PSW ¹ D0H 00H	RESERVED	DMAL D2H 00H	DMAH D3H 00H	DMAP D4H 00H	RESERVED	RESERVED	RESERVED
TF2 CFH 0	EXF2 CEH 0	RCLK CDH 0	TCLK CCH 0	EXEN2 CBH 0	TR2 CAH 0	CNT2 C9H 0	CAP2 C8H 0	BITS	T2CON ¹ C8H 00H	RESERVED	RCAP2L CAH 00H	RCAP2H CBH 00H	TL2 CCH 00H	TH2 CDH 00H	RESERVED	RESERVED
PRE3 C7H 0	PRE2 C6H 0	PRE1 C5H 0	PRE0 C4H 1	WDIR C3H 0	WDS C2H 0	WDE C1H 0	WDWR C0H 0	BITS	WDCON ¹ C0H 10H	RESERVED	CHIPID C2H 3XH	RESERVED	RESERVED	RESERVED	EDARL C6H 00H	EDARH C7H 00H
PSI BFH 0	PADC BEH 0	PT2 BDH 0	PS BCH 0	PT1 BBH 0	PX1 BAH 0	PT0 B9H 0	PX0 B8H 0	BITS	IP ¹ B8H 00H	ECON	RESERVED	RESERVED	EDATA1 BCH 00H	EDATA2 BDH 00H	EDATA3 BEH 00H	EDATA4 BFH 00H
RD B7H 1	WR B6H 1	T1 B5H 1	T0 B4H 1	INT1 B3H 1	INT0 B2H 1	TxD B1H 1	RxD B0H 1	BITS	P3 ¹ B0H FFH	PWM0L B1H 00H	PWM0H B2H 00H	PWM1L B3H 00H	PWM1H B4H 00H	NOT USED	NOT USED	SPH B7H 00H
EA AFH 0	EADC AEH 0	ET2 ADH 0	ES ACH 0	ET1 ABH 0	EX1 AAH 0	ET0 A9H 0	EX0 A8H 0	BITS	IE ¹ A8H 00H	IEIP2 A9H A0H	RESERVED	RESERVED	RESERVED	RESERVED	PWMCON AEH 00H	CFG831 ⁴ AFH 10H
A7H 1	A6H 1	A5H 1	A4H 1	A3H 1	A2H 1	A1H 1	A0H 1	BITS	P2 ¹ A0H FFH	TIMECON	HTHSEC	SEC	MIN	HOUR	INTVAL	DPCON
SM0 9FH 0	SM1 9EH 0	SM2 9DH 0	REN 9CH 0	TB8 9BH 0	RB8 9AH 0	T1 99H 0	R1 98H 0	BITS	SCON ¹ 98H 00H	SBUF	I2CDAT	I2CADD	NOT USED	T3FD 9DH 00H	T3CON 9EH 00H	NOT USED
97H 1	96H 1	95H 1	94H 1	93H 1	92H 1	T2EX 91H 1	T2 90H 1	BITS	P1 ^{1,2} 90H FFH	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED
TF1 8FH 0	TR1 8EH 0	TF0 8DH 0	TR0 8CH 0	IE1 8BH 0	IT1 8AH 0	IE0 89H 0	IT0 88H 0	BITS	TCON ¹ 88H 00H	TMOD	TL0	TL1	TH0	TH1	RESERVED	RESERVED
87H 1	86H 1	85H 1	84H 1	83H 1	82H 1	81H 1	80H 1	BITS	P0 ¹ 80H FFH	SP	DPL	DPH	DPP	RESERVED	RESERVED	PCON 87H 00H

Obr. B-6 Tabulka SFR ADuC831 [7]

ISPI FFH 0	WCOL FEH 0	SPE FDH 0	SPIM FCH 0	CPOL FBH 0	CPHA FAH 1	SPR1 F9H 0	SPR0 F8H 0	BITS	SPICON ¹ F8H 04H	DAC0L F9H 00H	DAC0H FAH 00H	DAC1L FBH 00H	DAC1H FCH 00H	DACCON FDH 04H	RESERVED	RESERVED
F7H 0	F6H 0	F5H 0	F4H 0	F3H 0	F2H 0	F1H 0	F0H 0	BITS	B ¹ F0H 00H	ADCOFSL ³ F1H 00H	ADCOFSH ³ F2H 20H	ADCGAINL ³ F3H 00H	ADCGAINH ³ F4H 00H	ADCCON3 F5H 00H	RESERVED	SPIDAT F7H 00H
MDO EFH 0	MDE EEH 0	MCO EDH 0	MDI ECH 0	I2CM EBH 0	I2CRS EAH 0	I2CTX E9H 0	I2CI E8H 0	BITS	I2CCON ¹ E8H 00H	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	ADCCON1 EFH 00H
E7H 0	E6H 0	E5H 0	E4H 0	E3H 0	E2H 0	E1H 0	E0H 0	BITS	ACC ¹ E0H 00H	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED
ADC1 DFH 0	DMA DEH 0	CCONV DDH 0	SCONV DCH 0	CS3 DBH 0	CS2 DAH 0	CS1 D9H 0	CS0 D8H 0	BITS	ADCCON2 ¹ D8H 00H	ADCDATAL D9H 00H	ADCDATAH DAH 00H	RESERVED	RESERVED	RESERVED	RESERVED	PSMCON DFH DEH
CY D7H 0	AC D6H 0	F0 D5H 0	RS1 D4H 0	RS0 D3H 0	OV D2H 0	F1 D1H 0	P D0H 0	BITS	PSW ¹ D0H 00H	RESERVED	DMAL D2H 00H	DMAH D3H 00H	DMAP D4H 00H	RESERVED	RESERVED	PLLCON D7H 53H
TF2 CFH 0	EXF2 CEH 0	RCLK CDH 0	TCLK CCH 0	EXEN2 CBH 0	TR2 CAH 0	CNT2 C9H 0	CAP2 C8H 0	BITS	T2CON ¹ C8H 00H	RESERVED	RCAP2L CAH 00H	RCAP2H CBH 00H	TL2 CCH 00H	TH2 CDH 00H	RESERVED	RESERVED
PRE3 C7H 0	PRE2 C6H 0	PRE1 C5H 0	PRE0 C4H 1	WDIR C3H 0	WDS C2H 0	WDE C1H 0	WDWR C0H 0	BITS	WDCON ¹ C0H 10H	RESERVED	CHIPID C2H 2XH	RESERVED	RESERVED	RESERVED	EADR1 C6H 00H	EADRH C7H 00H
BFH 0	PADC BEH 0	PT2 BDH 0	PS BCH 0	PT1 BAH 0	PX1 BAH 0	PT0 B9H 0	PX0 B8H 0	BITS	IP ¹ B8H 00H	ECON B9H 00H	RESERVED	RESERVED	EDATA1 BCH 00H	EDATA2 BDH 00H	EDATA3 BEH 00H	EDATA4 BFH 00H
RD B7H 1	WR B6H 1	T1 B5H 1	T0 B4H 1	INT1 B3H 1	INT0 B2H 1	TxD B1H 1	RxD B0H 1	BITS	P3 ¹ B0H FFH	PWM0L B1H 00H	PWM0H B2H 00H	PWM1L B3H 00H	PWM1H B4H 00H	NOT USED	NOT USED	SPH B7H 00H
EA AFH 0	EADC AEH 0	ET2 ADH 0	ES ACH 0	ET1 ABH 0	EX1 AAH 0	ET0 A9H 0	EX0 A8H 0	BITS	IE ¹ A8H 00H	IEIP2 A9H A0H	RESERVED	RESERVED	RESERVED	RESERVED	PWMCON AEH 00H	CFG832 AFH 00H
A7H 1	A6H 1	A5H 1	A4H 1	A3H 1	A2H 1	A1H 1	A0H 1	BITS	P2 ¹ A0H FFH	TIMECON A1H 00H	HTHSEC A2H 00H	SEC A3H 00H	MIN A4H 00H	HOUR A5H 00H	INTVAL A6H 00H	DPCON A7H 00H
SM0 9FH 0	SM1 9EH 0	SM2 9DH 0	REN 9CH 0	TB8 9BH 0	RB8 9AH 0	T1 99H 0	R1 98H 0	BITS	SCON ¹ 98H 00H	SBUF 99H 00H	I2CDAT 9AH 00H	I2CADD 9BH 55H	NOT USED	T3FD 9DH 00H	T3CON 9EH 00H	NOT USED
97H 1	96H 1	95H 1	94H 1	93H 1	92H 1	T2EX 91H 1	T2 90H 1	BITS	P1 ^{1,2} 90H FFH	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED
TF1 8FH 0	TR1 8EH 0	TF0 8DH 0	TR0 8CH 0	IE1 8BH 0	IT1 8AH 0	IE0 89H 0	IT0 88H 0	BITS	TCON ¹ 88H 00H	TMOD 89H 00H	TL0 8AH 00H	TL1 8BH 00H	TH0 8CH 00H	TH1 8DH 00H	RESERVED	RESERVED
87H 1	86H 1	85H 1	84H 1	83H 1	82H 1	81H 1	80H 1	BITS	P0 ¹ 80H FFH	SP 81H 07H	DPL 82H 00H	DPH 83H 00H	DPP 84H 00H	RESERVED	RESERVED	PCON 87H 00H

Obr. B-7 Tabulka SFR ADuC832 [8]

ISPI FFH 0	WCOL FEH 0	SPE FDH 0	SPIM FCH 0	CPOL FBH 0	CPHA FAH 1	SPR1 F9H 0	SPR0 F8H 0	BITS	SPICON	RESERVED	RESERVED	DACL FBH 00H	DACH FCH 00H	DACCON FDH 00H	RESERVED	RESERVED	
F7H 0	F6H 0	F5H 0	F4H 0	F3H 0	F2H 0	F1H 0	F0H 0	BITS	B	RESERVED	RESERVED	NOT USED	RESERVED	RESERVED	RESERVED	SPIDAT F7H 00H	
MDO EFH 0	MDE EEH 0	MCO EDH 0	MDI ECH 0	I2CM EBH 0	I2CRS EAH 0	I2CTX E9H 0	I2CI E8H 0	BITS	I2CCON	GNOL ¹ E9H 55H	GNOM ¹ EAH 55H	GNOH ¹ EBH 53H	GN1L ¹ ECH 9AH	GN1H ¹ EDH 59H	RESERVED	RESERVED	
E7H 0	E6H 0	E5H 0	E4H 0	E3H 0	E2H 0	E1H 0	E0H 0	BITS	ACC	OF0L E0H 00H	OF0M E1H 00H	OF0H E2H 00H	OF1L E3H 80H	OF1H E4H 00H	RESERVED	RESERVED	
RDY0 DFH 0	RDY1 DEH 0	CAL DDH 0	NOXREF DCH 0	ERR0 DBH 0	ERR1 DAH 0	D9H 0	D8H 0	BITS	ADCSTAT	ADCOL D9H 00H	ADCOH DAH 00H	ADC1L DBH 00H	ADC1H DCH 00H	ADC1H DDH 00H	RESERVED	PSMCON DFH DEH	
CY D7H 0	AC D6H 0	F0 D5H 0	RS1 D4H 0	RS0 D3H 0	OV D2H 0	FI D1H 0	P D0H 0	BITS	PSW	ADCMODE D0H 00H	ADCCON D1H 00H	ADC1CON D2H 07H	SF D3H 00H	ICON D4H 45H	RESERVED	PLLCON D7H 03H	
TF2 CFH 0	EXF2 CEH 0	RCLK CDH 0	TCLK CCH 0	EXEN2 CBH 0	TR2 CAH 0	CNT2 C9H 0	CAP2 C8H 0	BITS	T2CON	RESERVED	RCAP2L CAH 00H	RCAP2H CBH 00H	TL2 CCH 00H	TH2 CDH 00H	RESERVED	RESERVED	
PRE3 C7H 0	PRE2 C6H 0	PRE1 C5H 0	PRE0 C4H 1	WDIR C3H 0	WDS C2H 0	WDE C1H 0	WDWR C0H 0	BITS	WDCON	RESERVED	CHIPID C2H 2xH	RESERVED	RESERVED	RESERVED	EADR1 C6H 00H	EADRH C7H 00H	
BFH 0	PADC BEH 0	PT2 BDH 0	PS BCH 0	PT1 BAH 0	PX1 BAH 0	PT0 B9H 0	PX0 B8H 0	BITS	IP	ECON B8H 00H	RESERVED	RESERVED	EDATA1 BCH 00H	EDATA2 BDH 00H	EDATA3 BEH 00H	EDATA4 BFH 00H	
RD B7H 1	WR B6H 1	T1 B5H 1	T0 B4H 1	INT1 B3H 1	INT0 B2H 1	TxD B1H 1	RxD B0H 1	BITS	P3	PWM0L B0H FFH	PWM0H B1H 00H	PWM1L B2H 00H	PWM1H B3H 00H	RESERVED	RESERVED	SPH B7H 00H	
EA AFH 0	EADC AEH 0	ET2 ADH 0	ES ACH 0	ET1 ABH 0	EX1 AAH 0	ET0 A9H 0	EX0 A8H 0	BITS	IE	IEIP2 A8H 00H	RESERVED	RESERVED	RESERVED	RESERVED	PWMCON AEH 00H	CFG834 AFH 00H	
A7H 1	A6H 1	A5H 1	A4H 1	A3H 1	A2H 1	A1H 1	A0H 1	BITS	P2	TIMECON A0H FFH	HTHSEC ² A1H 00H	SEC ² A2H 00H	MIN ² A3H 00H	HOUR ² A4H 00H	INTVAL A5H 00H	DPCON A6H 00H	
SM0 9FH 0	SM1 9EH 0	SM2 9DH 0	REN 9CH 0	TB8 9BH 0	RB8 9AH 0	T1 99H 0	R1 98H 0	BITS	SCON	SBUF 98H 00H	RESERVED	RESERVED	NOT USED	T3FD 9DH 00H	T3CON 9EH 00H	RESERVED	
97H 1	96H 1	95H 1	94H 1	93H 1	92H 1	T2EX 91H 1	T2 90H 1	BITS	P1	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	
TF1 8FH 0	TR1 8EH 0	TF0 8DH 0	TR0 8CH 0	IE1 8BH 0	IT1 8AH 0	IE0 89H 0	IT0 88H 0	BITS	TCON	TMOD 88H 00H	TL0 89H 00H	TL1 8AH 00H	TH0 8BH 00H	TH1 8CH 00H	RESERVED	RESERVED	
87H 1	86H 1	85H 1	84H 1	83H 1	82H 1	81H 1	80H 1	BITS	P0	SP 80H FFH	DPL 81H 07H	DPH 82H 00H	DPH 83H 00H	DPP 84H 00H	RESERVED	RESERVED	PCON 87H 00H

Obr. B-8 Tabulka SFR ADuC834 [9]

ISPI FFH 0	WCOL FEH 0	SPE FDH 0	SPIM FCH 0	CPOL FBH 0	CPHA FAH 1	SPR1 F9H 0	SPR0 F8H 0	BITS	SPICON F8H 04H	RESERVED	RESERVED	DACL FBH 00H	DACH FCH 00H	DACCON FDH 00H	RESERVED	RESERVED
F7H 0	F6H 0	F5H 0	F4H 0	F3H 0	F2H 0	F1H 0	F0H 0	BITS	B F0H 00H	RESERVED	RESERVED	NOT USED	RESERVED	RESERVED	RESERVED	SPIDAT F7H 00H
MDO EFH 0	MDE EEH 0	MCO EDH 0	MDI ECH 0	I2CM EBH 0	I2CRS EAH 0	I2CTX E9H 0	I2CI E8H 0	BITS	I2CCON ¹ E8H 00H	RESERVED	GNOM ¹ EAH 55H	GNOH ¹ EBH 53H	GN1L ¹ ECH 9AH	GN1H ¹ EDH 59H	RESERVED	RESERVED
E7H 0	E6H 0	E5H 0	E4H 0	E3H 0	E2H 0	E1H 0	E0H 0	BITS	ACC E0H 00H	RESERVED	OF0M E2H 00H	OF0H E3H 80H	OF1L E4H 00H	OF1H E5H 80H	RESERVED	RESERVED
RDY0 DFH 0	RDY1 DEH 0	CAL DDH 0	NOXREF DCH 0	ERR0 DBH 0	ERR1 DAH 0	D9H 0	D8H 0	BITS	ADCSTAT D8H 00H	RESERVED	ADCOM DAH 00H	ADCOH DBH 00H	ADC1L DCH 00H	ADC1H DDH 00H	RESERVED	PSMCON DFH DEH
CY D7H 0	AC D6H 0	F0 D5H 0	RSI D4H 0	RS0 D3H 0	OV D2H 0	FI D1H 0	P D0H 0	BITS	PSW D0H 00H	ADCMODE D1H 00H	ADCCON D2H 07H	ADC1CON D3H 00H	SF D4H 45H	ICON D5H 00H	RESERVED	PLLCON D7H 03H
TF2 CFH 0	EXF2 CEH 0	RCLK CDH 0	TCLK CCH 0	EXEN2 CBH 0	TR2 CAH 0	CNT2 C9H 0	CAP2 C8H 0	BITS	T2CON ¹ C8H 00H	RESERVED	RCAP2L CAH 00H	RCAP2H CBH 00H	TL2 CCH 00H	TH2 CDH 00H	RESERVED	RESERVED
PRE3 C7H 0	PRE2 C6H 0	PRE1 C5H 0	PRE0 C4H 1	WDIR C3H 0	WDS C2H 0	WDE C1H 0	WDWR C0H 0	BITS	WDCON C0H 10H	RESERVED	CHIPID C2H 2xH	RESERVED	RESERVED	RESERVED	EADRL C6H 00H	EADRH C7H 00H
BFH 0	PADC BEH 0	PT2 BDH 0	PS BCH 0	PT1 BBH 0	PX1 BAH 0	PT0 B9H 0	PX0 B8H 0	BITS	IP B8H 00H	ECON B9H 00H	RESERVED	RESERVED	EDATA1 BCH 00H	EDATA2 BDH 00H	EDATA3 BEH 00H	EDATA4 BFH 00H
RD B7H 1	WR B6H 1	T1 B5H 1	T0 B4H 1	INT1 B3H 1	INT0 B2H 1	TxD B1H 1	RxD B0H 1	BITS	P3 B0H FFH	PWM0L B1H 00H	PWM0H B2H 00H	PWM1L B3H 00H	PWM1H B4H 00H	RESERVED	RESERVED	SPH B7H 00H
EA AFH 0	EADC AEH 0	ET2 ADH 0	ES ACH 0	ET1 ABH 0	EX1 AAH 0	ET0 A9H 0	EX0 A8H 0	BITS	IE A8H 00H	IEIP2 A9H A0H	RESERVED	RESERVED	RESERVED	RESERVED	PWMCON AEH 00H	CFG836 AFH 00H
A7H 1	A6H 1	A5H 1	A4H 1	A3H 1	A2H 1	A1H 1	A0H 1	BITS	P2 A0H FFH	TIMECON A1H 00H	HTHSEC ² A2H 00H	SEC ² A3H 00H	MIN ² A4H 00H	HOUR ² A5H 00H	INTVAL A6H 00H	DPCON A7H 00H
SM0 9FH 0	SM1 9EH 0	SM2 9DH 0	REN 9CH 0	TB8 9BH 0	RB8 9AH 0	T1 99H 0	R1 98H 0	BITS	SCON 98H 00H	SBUF 99H 00H	RESERVED	RESERVED	NOT USED	T3FD 9DH 00H	T3CON 9EH 00H	RESERVED
97H 1	96H 1	95H 1	94H 1	93H 1	92H 1	T2EX 91H 1	T2 90H 1	BITS	P1 90H FFH	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED
TF1 8FH 0	TR1 8EH 0	TF0 8DH 0	TR0 8CH 0	IE1 8BH 0	IT1 8AH 0	IE0 89H 0	IT0 88H 0	BITS	TCON 88H 00H	TMOD 89H 00H	TL0 8AH 00H	TL1 8BH 00H	TH0 8CH 00H	TH1 8DH 00H	RESERVED	RESERVED
87H 1	86H 1	85H 1	84H 1	83H 1	82H 1	81H 1	80H 1	BITS	P0 80H FFH	SP 81H 07H	DPL 82H 00H	DPH 83H 00H	DPP 84H 00H	RESERVED	RESERVED	PCON 87H 00H

Obr. B-9 Tabulka SFR ADuC836 [10]

ISPI FFH 0	WCOL FEH 0	SPE FDH 0	SPIM FCH 0	CPOL FBH 0	CPHA FAH 1	SPR1 F9H 0	SPR0 F8H 0	BITS	SPICON ¹ F8H 04H	DAC0L F9H 00H	DAC0H FAH 00H	DAC1L FBH 00H	DAC1H FCH 00H	DACCON FDH 04H	RESERVED	RESERVED
F7H 0	F6H 0	F5H 0	F4H 0	F3H 0	F2H 0	F1H 0	F0H 0	BITS	B ¹ F0H 00H	ADCOFSL ³ F1H 00H	ADCOFSH ³ F2H 20H	ADCGAINL ³ F3H 00H	ADCGAINH ³ F4H 00H	ADCCON3 F5H 00H	RESERVED	SPIDAT F7H 00H
I2CSIMDO EFH 0	I2CGIMDE EEH 0	I2C10MCO EDH 0	I2C10MDI ECH 0	I2CM EBH 0	I2CRS EAH 0	I2CTX E9H 0	I2CI E8H 0	BITS	I2CCON ¹ E8H 00H	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	ADCCON1 EFH 40H
E7H 0	E6H 0	E5H 0	E4H 0	E3H 0	E2H 0	E1H 0	E0H 0	BITS	ACC ¹ E0H 00H	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED
ADC1 DFH 0	DMA DEH 0	CCONV DDH 0	SCONV DCH 0	CS3 DBH 0	CS2 DAH 0	CS1 D9H 0	CS0 D8H 0	BITS	ADCCON2 ¹ D8H 00H	ADCCON2 ¹ D9H 00H	ADCCON2 ¹ DAH 00H	RESERVED	RESERVED	RESERVED	RESERVED	PSMCON DFH DEH
CY D7H 0	AC D6H 0	F0 D5H 0	RS1 D4H 0	RS0 D3H 0	OV D2H 0	FI D1H 0	P D0H 0	BITS	PSW ¹ D0H 00H	RESERVED	DMAL D2H 00H	DMAH D3H 00H	DMAP D4H 00H	RESERVED	RESERVED	PLLCON D7H 53H
TF2 CFH 0	EXF2 CEH 0	RCLK CDH 0	TCLK CCH 0	EXEN2 CBH 0	TR2 CAH 0	CNT2 C9H 0	CAP2 C8H 0	BITS	T2CON ¹ C8H 00H	RESERVED	RCAP2L CAH 00H	RCAP2H CBH 00H	TL2 CCH 00H	TH2 CDH 00H	RESERVED	RESERVED
PRE3 C7H 0	PRE2 C6H 0	PRE1 C5H 0	PRE0 C4H 1	WDIR C3H 0	WDS C2H 0	WDE C1H 0	WDWR C0H 0	BITS	WDCON ¹ C0H 10H	RESERVED	CHIPID C2H XXH	RESERVED	RESERVED	RESERVED	EDARL C6H 00H	EDARH C7H 00H
PSI BFH 0	PADC BEH 0	PT2 BDH 0	PS BCH 0	PT1 BBH 0	PX1 BAH 0	PT0 B9H 0	PX0 B8H 0	BITS	IP ¹ B8H 00H	ECON B9H 00H	RESERVED	RESERVED	EDATA1 BCH 00H	EDATA2 BDH 00H	EDATA3 BEH 00H	EDATA4 BFH 00H
RD B7H 1	WR B6H 1	T1 B5H 1	T0 B4H 1	INT1 B3H 1	INT0 B2H 1	TxD B1H 1	RxD B0H 1	BITS	P3 ¹ B0H FFH	PWM0L B1H 00H	PWM0H B2H 00H	PWM1L B3H 00H	PWM1H B4H 00H	NOT USED	NOT USED	SPH B7H 00H
EA AFH 0	EADC AEH 0	ET2 ADH 0	ES ACH 0	ET1 ABH 0	EX1 AAH 0	ET0 A9H 0	EX0 A8H 0	BITS	IE ¹ A8H 00H	IEIP2 A9H A0H	RESERVED	RESERVED	RESERVED	RESERVED	PWMCON AEH 00H	CFG841/ CFG842 AFH 00H
A7H 1	A6H 1	A5H 1	A4H 1	A3H 1	A2H 1	A1H 1	A0H 1	BITS	P2 ¹ A0H FFH	TIMECON A1H 00H	HTHSEC A2H 00H	SEC A3H 00H	MIN A4H 00H	HOUR A5H 00H	INTVAL A6H 00H	DPCON A7H 00H
SM0 9FH 0	SM1 9EH 0	SM2 9DH 0	REN 9CH 0	TB8 9BH 0	RB8 9AH 0	T1 99H 0	R1 98H 0	BITS	SCON ¹ 98H 00H	SBUF 99H 00H	I2CDAT 9AH 00H	I2CADD 9BH 55H	NOT USED	T3FD 9DH 00H	T3CON 9EH 00H	NOT USED
97H 1	96H 1	95H 1	94H 1	93H 1	92H 1	T2EX 91H 1	T2 90H 1	BITS	P1 ^{1,2} 90H FFH	I2CADD1 91H 7FH	I2CADD2 92H 7FH	I2CADD3 93H 7FH	NOT USED	NOT USED	NOT USED	NOT USED
TF1 8FH 0	TR1 8EH 0	TF0 8DH 0	TR0 8CH 0	IE1 8BH 0	IT1 8AH 0	IE0 89H 0	IT0 88H 0	BITS	TCON ¹ 88H 00H	TMOD 89H 00H	TL0 8AH 00H	TL1 8BH 00H	TH0 8CH 00H	TH1 8DH 00H	RESERVED	RESERVED
87H 1	86H 1	85H 1	84H 1	83H 1	82H 1	81H 1	80H 1	BITS	P0 ¹ 80H FFH	SP 81H 07H	DPL 82H 00H	DPH 83H 00H	DPP 84H 00H	RESERVED	RESERVED	PCON 87H 00H

Obr. B-10 Tabulka SFR ADuC841, ADuC842 a ADuC843 [11]

ISPI FFH 0	WCOL FEH 0	SPE FDH 0	SPIM FCH 0	CPOL FBH 0	CPHA FAH 1	SPR1 F9H 0	SPR0 F8H 0	BITS	SPICON F8H 05H	RESERVED	RESERVED	DACL FBH 00H	DACH FCH 00H	DACCON FDH 00H	RESERVED	RESERVED
F7H 0	F6H 0	F5H 0	F4H 0	F3H 0	F2H 0	F1H 0	F0H 0	BITS	B F0H 00H	RESERVED	I2CADD1 F2H 7FH	NOT USED	RESERVED	RESERVED	RESERVED	SPIDAT F7H 00H
MDO EFH 0	MDE EEH 0	MCO EDH 0	MDI ECH 0	I2CM EBH 0	I2CRS EAH 0	I2CTX E9H 0	I2CI E8H 0	BITS	I2CCON E8H 00H	GN0L ² E9H xxH	GN0M ² EAH xxH	GN0H ² EBH xxH	GN1L ² ADuC845 ONLY ECH xxH	GN1H ² ADuC845 ONLY EDH xxH	RESERVED	RESERVED
E7H 0	E6H 0	E5H 0	E4H 0	E3H 0	E2H 0	E1H 0	E0H 0	BITS	ACC E0H 00H	OF0L E1H xxH	OF0M E2H xxH	OF0H E3H xxH	OF1L ADuC845 ONLY E4H xxH	OF1H ADuC845 ONLY E5H xxH	ADC0CON2 E6H 00H	RESERVED
RDY0 DFH 0	RDY1 DEH 0	CAL DDH 0	NOXREF DCH 0	ERR0 DBH 0	ERR1 DAH 0	D9H 0	D8H 0	BITS	ADCSTAT D8H 00H	ADC0L NOT AVAILABLE ON ADuC845 D9H 00H	ADC0M DAH 00H	ADC0H DBH 00H	ADC1M ADuC845 ONLY DCH 00H	ADC1H ADuC845 ONLY DDH 00H	ADC1L ADuC845 ONLY DEH 00H	PSMCON DFH DEH
CY D7H 0	AC D6H 0	F0 D5H 0	RS1 D4H 0	RS0 D3H 0	OV D2H 0	F1 D1H 0	P D0H 0	BITS	PSW D0H 00H	ADCMODE D1H 08H	ADC0CON1 D2H 07H	ADC1CON ADuC845 ONLY D3H 00H	SF D4H 45H	ICON D5H 00H	RESERVED	PLLCON D7H 53H
TF2 CFH 0	EXF2 CEH 0	RCLK CDH 0	TCLK CCH 0	EXEN2 CBH 0	TR2 CAH 0	CNT2 C9H 0	CAP2 C8H 0	BITS	T2CON C8H 00H	RESERVED	RCAP2L CAH 00H	RCAP2H CBH 00H	TL2 CCH 00H	TH2 CDH 00H	RESERVED	RESERVED
PRE3 C7H 0	PRE2 C6H 0	PRE1 C5H 0	PRE0 C4H 1	WDIR C3H 0	WDS C2H 0	WDE C1H 0	WDWR C0H 0	BITS	WDCON C0H 10H	RESERVED	CHIPID C2H A0H	RESERVED	RESERVED	RESERVED	EDARL C6H 00H	EDARH C7H 00H
	PADC BFH 0	PT2 BDH 0	PS BCH 0	PT1 BBH 0	PX1 BAH 0	PT0 B9H 0	PX0 B8H 0	BITS	IP B8H 00H	ECON B9H 00H	RESERVED	RESERVED	EDATA1 BCH 00H	EDATA2 BDH 00H	EDATA3 BEH 00H	EDATA4 BFH 00H
RD B7H 1	WR B6H 1	T1 B5H 1	T0 B4H 1	INT1 B3H 1	INT0 B2H 1	TxD B1H 1	RxD B0H 1	BITS	P3 B0H FFH	PWM0L B1H 00H	PWM0H B2H 00H	PWM1L B3H 00H	PWM1H B4H 00H	RESERVED	RESERVED	SPH B7H 00H
EA AFH 0	EADC AEH 0	ET2 ADH 0	ES ACH 0	ET1 ABH 0	EX1 AAH 0	ET0 A9H 0	EX0 A8H 0	BITS	IE A8H 00H	IEIP2 A9H A 0H	RESERVED	RESERVED	RESERVED	RESERVED	PWMCON AEH 00H	CFG845/7/8 AFH 00H
A7H 1	A6H 1	A5H 1	A4H 1	A3H 1	A2H 1	A1H 1	A0H 1	BITS	P2 A0H FFH	TIMECON A1H 00H	HTHSEC ¹ A2H 00H	SEC ¹ A3H 00H	MIN ¹ A4H 00H	HOUR ¹ A5H 00H	INTVAL A6H 00H	DPCON A7H 00H
SM0 9FH 0	SM1 9EH 0	SM2 9DH 0	REN 9CH 0	TB8 9BH 0	RB8 9AH 0	T1 99H 0	R1 98H 0	BITS	SCON 98H 00H	SBUF 99H 00H	I2CDAT 9AH 00H	I2CADD 9BH 55H	RESERVED	T3FD 9DH 00H	T3CON 9EH 00H	EWAIT 9FH 00H
97H 1	96H 1	95H 1	94H 1	93H 1	92H 1	91H 1	90H 1	BITS	P1 90H FFH	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	
TF1 8FH 0	TR1 8EH 0	TF0 8DH 0	TR0 8CH 0	IE1 8BH 0	IT1 8AH 0	IE0 89H 0	IT0 88H 0	BITS	TCON 88H 00H	TMOD 89H 00H	TL0 8AH 00H	TL1 8BH 00H	TH0 8CH 00H	TH1 8DH 00H	RESERVED	RESERVED
87H 1	86H 1	85H 1	84H 1	83H 1	82H 1	81H 1	80H 1	BITS	P0 80H FFH	SP 81H 07H	DPL 82H 00H	DPH 83H 00H	DPP 84H 00H	RESERVED	RESERVED	PCON 87H 00H

Obr. B-11 Tabulka SFR ADuC845, ADuC847 a ADuC848 [12]

Příloha C – Parametry SFR ADuC8xx

(mimo základní parametry 8051 a 8052) [3-12]

C.1 ADC0CON (Primary ADC Control Reg. – řídicí slovo primárního A/D převodníku)

Mikrokontrolér: ADuC816, ADuC824, ADuC834, ADuC836

SFR adresa: D2h

Výchozí hodnota: 07h

Bitové adresace: Ne

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
-	XREF0	CH1	CH0	UNI0	RN2	RN1	RN0

XREF0 Primary ADC External Reference Select Bit – nastavení reference

1 – externí reference REFIN

0 – interní reference $V_{REF}=1,25V$

CH0, CH1 Primary ADC Channel Selection Bits – nastavení diferenciálních párů

UNI0 Primary ADC Unipolar Bit – nastavení kódování

1 – unipolární kódování – nulový rozdíl vstupů = 0000h (000000h)

0 – bipolární kódování – nulový rozdíl vstupů = 8000h (800000h)

RN0 – RN2 Primary ADC Range Bits – rozsah primární A/D převodníku (při $V_{REF}=2,5V$)

CH1	CH0	kladný vstup	záporný vstup
0	0	AIN1	AIN2
0	1	AIN3	AIN4
1	0	AIN2	AIN2
1	1	AIN3	AIN2

RN2	RN1	RN0	rozsah
0	0	0	±20 mV
0	0	1	±40 mV
0	1	0	±80 mV
0	1	1	±160 mV
1	0	0	±320 mV
1	0	1	±640 mV
1	1	0	±1,28 V
1	1	1	±2,56 V

C.2 ADC0H/M/(L) (Primary ADC Conversion Result Reg. – data z primárního A/D převodníku)

Mikrokontrolér: ADuC816, ADuC836

SFR adresa: DBh/DAh

Výchozí hodnota: 00h/00h

Bitová adresace: Ne/Ne

V tomto 16bitovém slově je výsledek měření z primárního A/D převodníku.

Mikrokontrolér: ADuC824, ADuC834

SFR adresa: DBh/DAh/D9h

Výchozí hodnota: 00h/00h/00h

Bitová adresace: Ne/Ne/Ne

V tomto 24bitovém slově je výsledek měření z primárního A/D převodníku.

C.3 ADC1CON (Auxiliary ADC Control Reg. – řídicí slovo pomocného A/D převodníku)

Mikrokontrolér: ADuC816, ADuC824, ADuC834, ADuC836

SFR adresa: D3h

Výchozí hodnota: 00h

Bitové adresace: Ne

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
-	XREF1	ACH1	ACH0	UNI1	-	-	-

XREF1 Auxiliary ADC External Reference Select Bit – nastavení reference

1 – externí reference REFIN

0 – interní reference $V_{REF}=1,25V$

ACH0, ACH1 Auxiliary ADC Channel Selection Bits – nastavení vstupů

ACH1	ACH0	kladný vstup	záporný vstup
0	0	AIN3	AGND
0	1	AIN4	AGND
1	0	Teplotní senzor	AGND
1	1	AIN5	AGND

UNI1 Auxiliary ADC Unipolar Bit – nastavení kódování

1 – unipolární kódování – nulový rozdíl vstupů = 0000h

0 – bipolární kódování – nulový rozdíl vstupů = 8000h

C.4 ADC1H/L (Auxiliary ADC Conversion Result Reg. – data z pomocného A/D převodníku)

Mikrokontrolér: ADuC816, ADuC824, ADuC834, ADuC836

SFR adresa: DDh/DCh

Výchozí hodnota: 00h/00h

Bitová adresace: Ne/Ne

V tomto 16bitovém slově je výsledek měření z pomocného A/D převodníku.

C.5 ADCCON1 (ADC Control – řídicí slovo 1 A/D převodníku)

Mikrokontrolér: ADuC812

SFR adresa: EFh

Výchozí hodnota: 20h

Bitové adresace: Ne

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
MD1	MD0	CK1	CK0	AQ1	AQ0	T2C	EXC

MD0, MD1 Mode bits – volba provozu převodníku

CK0, CK1 ADC Clock Divide Bits – volba poměru dělení hlavních hodin pro hodiny A/D převodníku

AQ0, AQ1 ADC Acquisition Time Select Bits – nastavení času držení (HOLD) vstupním zesilovačem

MD1	MD0	
0	0	A/D převodník vypnut
0	1	A/D převodník v běžném provozu
1	0	A/D převodník vypnut, pokud neprobíhá měřicí cyklus
1	1	A/D převodník v pohotovostním režimu, pokud neprobíhá měřicí cyklus

CK1	CK0	dělitel MCLK
0	0	1
0	1	2
1	0	4
1	1	8

AQ1	AQ0	ADC Clks
0	0	1
0	1	2
1	0	4
1	1	8

T2C Timer 2 conversion bit – konverzní bit časovače 2 – pokud je nastaven tento bit, je při přetečení časovače 2, zahájen měřicí cyklus A/D převodníku

EXC External trigger enable bit – povolení externího spouštěcího vstupu \overline{CONVST} . Měřicí cyklus je zahájen při sestupné hraně (šířka pulzu > 100ns).

Mikrokontrolér: ADuC814, ADuC831, ADuC832, ADuC841, ADuC842, ADuC843

SFR adresa: EFh

Výchozí hodnota: 00h, 40h (ADuC841/2/3)

Bitové adresace: Ne

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
MD1	EXT REF	CK1	CK0	AQ1	AQ0	T2C	EXC

MD1 Mode bit – volba provozu převodníku

0 – A/D převodník vypnut

1 – A/D převodník v běžném provozu

EXT_REF External Reference Select Bit – volba použití retenčního napětí pro A/D převodník

1 – externí reference

0 – interní reference

CK0, CK1 ADC Clock Divide Bits – volba poměru dělení PLL nebo základních hodin pro hodiny A/D převodníku (max 4,5 MHz)

AQ0, AQ1 ADC Acquisition Time Select Bits – nastavení času držení (HOLD) vstupním zesilovačem

CK1	CK0	ADuC814	ADuC831	ADuC832	ADuC841/2/3
0	0	8	16	8	32
0	1	4	2	4	4
1	0	16	4	16	8
1	1	32	8	32	2

AQ1	AQ0	ADC Clks
0	0	1
0	1	2
1	0	4
1	1	8

T2C Timer 2 conversion bit – konverzní bit časovače 2 – pokud je nastaven tento bit, je při přetečení časovače 2, zahájen měřicí cyklus A/D převodníku

EXC External trigger enable bit – povolení externího spouštěcího vstupu \overline{CONVST} . Měřicí cyklus je zahájen při sestupné hraně (šířka pulzu > 100ns).

C.6 ADCCON2 (ADC Control – řídicí slovo 2 A/D převodníku)

Mikrokontrolér: ADuC812, ADuC831, ADuC832, ADuC841, ADuC842, ADuC843

SFR adresa: D8h

Výchozí hodnota: 00h

Bitové adresace: Ano

bit 7 (DFh)	bit 6 (DEh)	bit 5 (DDh)	bit 4 (DCh)	bit 3 (DBh)	bit 2 (DAh)	bit 1 (D9h)	bit 0 (D8h)
ADCI	DMA	CCONV	SCONV	CS3	CS2	CS1	CS0

ADCI ADC interrupt bit – přerušení A/D převodníku – k nastavení do log. 1 dojde na konci jednoho cyklu měření A/D převodníku nebo na konci konverze bloku DMA. Zavoláním podprogramu přerušení dojde k nastavení do log. 0.

DMA DMA mode enable bit – uživatelsky nastavitelný bit pro uvolnění DMA režimu.

CCONV Continuous conversion bit – uživatelsky nastavitelný bit pro nepřetržitý provoz měřicího cyklu A/D převodníku. Měřicí cyklus A/D převodníku se spustí okamžitě po dokončení předchozího.

SCONV Single conversion bit – uživatelsky nastavitelný bit pro zahájení jednoho měřicího cyklu, po dokončení cyklu se tento bit nastaví do log. 0.

CS0 - CS3 Channel selection bits – bity výběru kanálu měření umožňující uživateli mít výběr softwarově podkontrolou. Při zahájení cyklu měření bude vybrán kanál podle volby těchto bitů. V režimu DMA je volba kanálů odvozená od ID zapsané v externí paměti.

CS3	CS2	CS1	CS0	Kanál
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	Senzor teploty
1	0	0	1	DAC0*
1	0	1	0	DAC1*
1	0	1	1	AGND*
1	1	0	0	V _{REF} *
1	1	1	1	DMA STOP

* tyto kanály nejsou použity u ADuC812

Mikrokontrolér: ADuC814

SFR adresa: D8h

Výchozí hodnota: 00h

Bitové adresace: Ano

bit 7 (DFh)	bit 6 (DEh)	bit 5 (DDh)	bit 4 (DCh)	bit 3 (DBh)	bit 2 (DAh)	bit 1 (D9h)	bit 0 (D8h)
ADCI	ADCSPI	CCONV	SCONV	CS3	CS2	CS1	CS0

ADCI	ADC interrupt bit – přerušení A/D převodníku – k nastavení do log. 1 dojde na konci jednoho cyklu měření A/D převodníku nebo na konci konverze bloku DMA. Zavoláním podprogramu přerušení dojde k nastavení do log. 0.
ADCSPI	ADCSPI Mode Enable Bit – při nastavení tohoto bitu výsledky měření jsou ukládány přímo do SPI paměti (SPIDAT) bez zásahu procesoru.
CCONV	Continuous conversion bit – uživatelsky nastavitelný bit pro nepřetržitý provoz měřicího cyklu A/D převodníku. Měřicí cyklus A/D převodníku se spustí okamžitě po dokončení předchozího.
SCONV	Single conversion bit – uživatelsky nastavitelný bit pro zahájení jednoho měřicího cyklu, po dokončení cyklu se tento bit nastaví do log. 0.
CS0 - CS3	Channel selection bits – bity výběru kanálu měření umožňující uživateli mít výběr softwarově podkontrolou. Při zahájení cyklu měření bude vybrán kanál podle volby těchto bitů. V režimu DMA je volba kanálů odvozená od ID zapsané v externí paměti.

CS3	CS2	CS1	CS0	Kanál
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	není
0	1	1	1	není
1	0	0	0	Senzor teploty
1	0	0	1	DAC0
1	0	1	0	DAC1
1	0	1	1	AGND
1	1	0	0	V _{REF}

C.7 ADCCON3 (ADC Control – řídicí slovo 3 A/D převodníku)

Mikrokontrolér: ADuC812, ADuC814, ADuC831, ADuC832, ADuC841, ADuC842, ADuC843

SFR adresa: F5h

Výchozí hodnota: 00h

Bitové adresace: Ne

ADuC812 – jen bit7 BUSY Ostatní bity jsou vyhrazeny pro vnitřní užití a budou vždy čteny jako log. 0 a při zápisu do těchto bitů, je také nutné nastavit log. 0.

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
BUSY	GNCLD	AVGS1	AVGS0	OFCLD	MODCAL	TYPECAL	SCAL

BUSY ADC busy status bit – bit určený jen pro čtení, který signalizuje průběh cyklu měření nebo kalibrace A/D převodníku. Příznak je po dokončení cyklu měření shozen do log. 0.

GNCLD Gain Calibration Disable Bit – tento bit zapíná (log. 0) / vypíná (log. 1) přepočít hodnot A/D převodníku pomocí koeficientu zisku. (ADuC841, ADuC842 a ADuC843 vždy log. 0)

AVGS0, AVGS1 Number of Averages Selection Bits – výběr počtu měření A/D převodníkem během kalibračního měření

AVGS1	AVGS0	počet měření
0	0	15
0	1	1
1	0	31
1	1	63

OFCLD Offset Calibration Disable Bit – tento bit zapíná (log. 0) / vypíná (log. 1) přepočít hodnot A/D převodníku pomocí kompenzačního koeficientu (nula). (ADuC831, ADuC832, ADuC841, ADuC842 a ADuC843 vždy log. 0)

MODCAL Calibration Mode Select Bit – tento bit musí být nastaven na log. 1 pro všechny kalibrační cykly.

TYPECAL Calibration Type Select Bit – volba typu kalibrace
0 – kalibrace kompenzačního koeficientu (nula stupnice)
1 – kalibrace koeficientu zisku (plný rozsah)

SCAL Start Calibration Cycle Bit – při nastavení tohoto bitu se spustí vybraný kalibrační cyklus. Po dokončení je automaticky vymazán.

C.8 ADCDATAH/L (ADC data registers – data z A/D převodníku)

Mikrokontrolér: ADuC812, ADuC814, ADuC831, ADuC832, ADuC841, ADuC842, ADuC843

SFR adresa: DAh/D9h

Výchozí hodnota: 00h/00h

Bitová adresace: Ne/Ne

ADCDATAH								ADCDATA L							
7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0
CH-ID								výsledek měření A/D převodníku							

V tomto 16bitovém slově je výsledek měření A/D převodníku, kde horní 4 bity (CH-ID) je číslo změřeného vstupu a dolních 12 bitů je vlastní výsledek měření.

C.9 ADCGAINH/L (ADC Gain Calibration Coefficient – zisk A/D převodníku)

Mikrokontrolér: ADuC812, ADuC814, ADuC831, ADuC832, ADuC841, ADuC842, ADuC843

SFR adresa: F4h/F3h

Výchozí hodnota: 00h/00h

Bitová adresace: Ne/Ne

ADCDATAH								ADCDATA L							
7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0
-		koeficient zisku A/D převodníku													

V tomto 16bitovém slově je 14bitový koeficient zisku A/D převodníku, kde horní 2 bity jsou ignorovány a dolních 14 bitů je vlastní koeficient zisku.

C.10 ADCMODE (ADC Mode Register – režim A/D převodníku)

Mikrokontrolér: ADuC816, ADuC824, ADuC834, ADuC836

SFR adresa: D1h

Výchozí hodnota: 00h

Bitové adresace: Ne

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
-	-	ADC0EN	ADC1EN	-	MD2	MD1	MD0

ADC0EN Primary ADC Enable – zapnutí (log. 1) / vypnutí (log. 0) primárního A/D př.

ADC1EN Auxiliary ADC Enable – zapnutí (log. 1) / vypnutí (log. 0) pomocného A/D př.

MD0 – MD2 Primary and Auxiliary ADC Mode bits – volba provozu převodníků

MD2	MD1	MD0	
0	0	0	Vypnuto
0	0	1	Klidový režim
0	1	0	Jednotlivý měřicí režim
0	1	1	Kontinuální měřicí režim
1	0	0	Interní kalibrace nuly
1	0	1	Interní kalibrace zesílení
1	1	0	Systémová kalibrace nuly
1	1	1	Systémová kalibrace zesílení

C.11 ADCOFSH/L (ADC Offset Calibratin Coefficient – posun A/D převodníku)

Mikrokontrolér: ADuC812, ADuC814, ADuC831, ADuC832, ADuC841, ADuC842, ADuC843

SFR adresa: F2h/F1h

Výchozí hodnota: 00h/00h

Bitová adresace: Ne/Ne

ADCDATAH								ADCDATAL							
7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0
								koeficient posunu A/D převodníku („nula“)							

V tomto 16bitovém slově je 14bitový koeficient posunu A/D převodníku, kde horní 2 bity jsou ignorovány a dolních 14 bitů je vlastní koeficient posunu.

C.12 ADCSTAT (ADC Status Register – stavový registr)

Mikrokontrolér: ADuC816, ADuC824, ADuC834, ADuC836

SFR adresa: D8h

Výchozí hodnota: 00h

Bitové adresace: Ano

bit 7 (DFh)	bit 6 (DEh)	bit 5 (DDh)	bit 4 (DCh)	bit 3 (DBh)	bit 2 (DAh)	bit 1 (D9h)	bit 0 (D8h)
RDY0	RDY1	CAL	NOXREF	ERR0	ERR1	-	-

RDY0 Ready Bit for Primary ADC – tento bit je nastaven do log. 1 po dokončení měřicího nebo kalibračního cyklu primárního A/D převodníku. Vymazání se provádí příkazem nebo automaticky při startu nového měřicího nebo kalibračního cyklu.

RDY1 Ready Bit for Auxiliary ADC – stejná definice jako RDY0, jen pro pomocný A/D převodník.

CAL Calibration Status Bit – tento bit je nastaven do log. 1 po dokončení kalibračního cyklu A/D převodníku. Vymazání se provádí příkazem nebo automaticky při startu nového měřicího nebo kalibračního cyklu.

NOXREF No External Reference Bit (aktivní pouze v případě, že primární nebo pomocný A/D převodník je aktivní) – pokud je tento bit v log. 1 je jeden nebo oba REFIN vstupy mimo povolenou mez. Log. 0 = V_{REF} je v pořádku.

ERR0 Primary ADC Error Bit – pokud je bit v log. 1, může být výsledek měření mimo rozsah (ADC0=0h nebo FFFh) nebo po kalibraci nebylo možno uložit nové konstanty. Vynuluje se při zahájení nového cyklu měření nebo kalibrace.

ERR1 Auxiliary ADC Error Bit ADC – stejná definice jako ERR0, jen pro pomocný A/D převodník.

C.13 CFG814 (ADuC814 Configuration Register – konfigurace)

Mikrokontrolér: ADuC814

SFR adresa: 9Ch

Výchozí hodnota: 04h

Bitové adresace: Ne

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
-	-	-	-	-	-	EXTCLK	SER_EN

EXTCLK External Clock Selection Bit – volba základních hodin

0 – základní hodiny XTAL a PLL

1 – základní hodiny EXTCLK

SER_EN

Serial Interface Enable Bit – povolení sériového rozhraní

0 – standardní funkce vývodů P3.5, P3.6 a P3.7

1 – SPI rozhraní na vývodech P3.5, P3.6 a P3.7

C.14 CFG831 (ADuC831 Configuration Register – konfigurace)

Mikrokontrolér: ADuC831

SFR adresa: AFh

Výchozí hodnota: 10h (pro krystal 11,0592 MHz)

Bitové adresace: Ne

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
EXSP	PWPO	DBUF	EPM2	EPM1	EPM0	-	XRAMEN

EXSP Extended SP Enable – povolení použít SPH

PWPO

PWM Pin Out Selection – volba PWM výstupů

0 – pro PWM jsou použity výstupy P2.6 a P2.7

1 – pro PWM jsou použity výstupy P3.3 a P3.4

DBUF

DAC Output Buffer – volba použití výstupního zásobníku D/A převodníku

0 – výstupní zásobník je použit

1 – výstupní zásobník je vynechán

EPM0 – EPM2

Flash/EE Controller and PWM Clock Frequency Configuration Bits – nastavení frekvence pro Flash/EE a PWM. Frekvence by se po vydělení koeficientem měla rovnat 32 kHz \pm 50 %

EPM2	EPM1	EPM0	koeficient
0	0	0	32
0	0	1	64
0	1	0	128
0	1	1	256
1	0	0	512
1	0	1	1024

XRAMEN

XRAM Enable Bit – volba použití XRAM

1 – interní XRAM je namapována do dolních 2 kB externí paměti

0 – interní XRAM není přístupná

C.15 CFG832 (ADuC832 Configuration Register – konfigurace)**Mikrokontrolér:** ADuC832

SFR adresa: AFh

Výchozí hodnota: 00h

Bitové adresace: Ne

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
EXSP	PWPO	DBUF	EXTCLK	-	-	-	XRAMEN

EXSP Extended SP Enable – povolení použít SPH

PWPO PWM Pin Out Selection – volba PWM výstupů

0 – pro PWM jsou použity výstupy P2.6 a P2.7

1 – pro PWM jsou použity výstupy P3.3 a P3.4

DBUF DAC Output Buffer – volba použití výstupního zásobníku D/A převodníku

0 – výstupní zásobník je použit

1 – výstupní zásobník je vynechán

EXTCLK volba použití externích hodin

1 – volba použití externích hodin (P3.4)

0 – volba použití interních hodin PLL

XRAMEN XRAM Enable Bit – volba použití XRAM

1 – interní XRAM je namapována do dolních 2 kB externí paměti

0 – interní XRAM není přístupná

C.16 CFG834 (ADuC834 Configuration Register – konfigurace)**Mikrokontrolér:** ADuC834

SFR adresa: AFh

Výchozí hodnota: 00h

Bitové adresace: Ne

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
EXSP	-	-	-	-	-	-	XRAMEN

EXSP Extended SP Enable – povolení použít SPH

XRAMEN XRAM Enable Bit – volba použití XRAM

1 – interní XRAM je namapována do dolních 2kB externí paměti

0 – interní XRAM není přístupná

C.17 CFG836 (ADuC836 Configuration Register – konfigurace)**Mikrokontrolér:** ADuC836

SFR adresa: AFh

Výchozí hodnota: 00h

Bitové adresace: Ne

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
EXSP	-	-	-	-	-	-	XRAMEN

EXSP Extended SP Enable – povolení použít SPH

XRAMEN XRAM Enable Bit – volba použití XRAM

1 – interní XRAM je namapována do dolních 2 kB externí paměti

0 – interní XRAM není přístupná

C.18 CFG841 (ADuC841 Configuration Register – konfigurace)

Mikrokontrolér: ADuC841
SFR adresa: AFh
Výchozí hodnota: 10h (pro krystal 11,0592 MHz)
Bitové adresace: Ne

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
EXSP	PWPO	DBUF	EPM2	EPM1	EPM0	-	XRAMEN

EXSP Extended SP Enable – povolení použít SPH
PWPO PWM Pin Out Selection – volba PWM výstupů
 0 – pro PWM jsou použity výstupy P2.6 a P2.7
 1 – pro PWM jsou použity výstupy P3.3 a P3.4
DBUF DAC Output Buffer – volba použití výstupního zásobníku D/A převodníku
 0 – výstupní zásobník je použit
 1 – výstupní zásobník je vynechán
EPM0 – EPM2 Flash/EE Controller and PWM Clock Frequency Configuration Bits – nastavení frekvence pro Flash/EE a PWM. Frekvence by se po vydělení koeficientem měla rovnat 32 kHz ± 50 %

EPM2	EPM1	EPM0	koeficient
0	0	0	32
0	0	1	64
0	1	0	128
0	1	1	256
1	0	0	512
1	0	1	1024

XRAMEN XRAM Enable Bit – volba použití XRAM
 1 – interní XRAM je namapována do dolních 2 kB externí paměti
 0 – interní XRAM není přístupná

C.19 CFG842 (ADuC842 Configuration Register – konfigurace)

Mikrokontrolér: ADuC842, ADuC843
SFR adresa: AFh
Výchozí hodnota: 00h
Bitové adresace: Ne

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
EXSP	PWPO	DBUF	EXTCLK	-	-	-	XRAMEN

EXSP Extended SP Enable – povolení použít SPH
PWPO PWM Pin Out Selection – volba PWM výstupů
 0 – pro PWM jsou použity výstupy P2.6 a P2.7
 1 – pro PWM jsou použity výstupy P3.3 a P3.4
DBUF DAC Output Buffer – volba použití výstupního zásobníku D/A převodníku
 0 – výstupní zásobník je použit
 1 – výstupní zásobník je vynechán
EXTCLK volba použití externích hodin
 1 – volba použití externích hodin (P3.4)
 0 – volba použití interních hodin PLL
XRAMEN XRAM Enable Bit – volba použití XRAM
 1 – interní XRAM je namapována do dolních 2 kB externí paměti
 0 – interní XRAM není přístupná

C.20 DACCON (DAC Control – řídicí slovo D/A převodníku)**Mikrokontrolér:** ADuC812, ADuC814, ADuC831, ADuC832, ADuC841, ADuC842

SFR adresa: FDh

Výchozí hodnota: 04h

Bitové adresace: Ne

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
MODE	RNG1	RNG0	/CLR1	/CLR0	SYNC	/PD1	/PD0

MODE	DAC Mode bit – nastaví režimu všech D/A převodníků 0 – 12bitový režim 1 – 8bitový režim (DACxH je ignorováno)
RNG0, RNG1	Range Select Bit DAC0/1 – výběr rozsahu D/A převodníku 0/1 0 – rozsah 0 – V_{REF} 1 – rozsah 0 – V_{DD}
/CLR0, /CLR1	Clear Bit DAC0/1 – „vymazání“ D/A převodníku 0/1 0 – výstup D/A převodníku nuceně na 0 V 1 – výstup D/A převodníku v normálním režimu
SYNC	Update Synchronization Bit – pokud je tento bit v log. 1 je stav DACxH/L přepisován okamžitě na výstup z D/A převodníku. V log.0 je možné DACxH/L přepisovat a výstup se nemění dokud není SYNC opět nastaven na log. 1.
/PD0, /PD1	Power-Down Bit DAC0/1 – ovládání napájení D/A převodníku 0/1 1 – napájení zapnuto 0 – napájení vypnuto

Mikrokontrolér: ADuC816, ADuC824, ADuC834, ADuC836

SFR adresa: FDh

Výchozí hodnota: 00h

Bitové adresace: Ne

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
-	-	-	DACPIN	DAC8	DACRN	/DACCLR	DACEN

DACPIN	DAC Output Pin Select – výběr použitého vývodu pro D/A převodník 1 – vývod 12 (P1.7/AIN4/DAC) 0 – vývod 3 (P1.2/DAC/IEXC1)
DAC8	DAC 8-bit Mode bit – nastaví režim všech D/A převodníků 0 – 12bitový režim 1 – 8bitový režim (DACH je ignorováno)
DACRN	DAC Output Range Bit – výběr rozsahu D/A převodníku 1 0 – rozsah 0 – V_{REF} 1 – rozsah 0 – V_{DD}
/DACCLR	DAC Clear Bit – „vymazání“ D/A převodníku 1 0 – výstup D/A převodníku nuceně na 0 V 1 – výstup D/A převodníku v normálním režimu
DACEN	DAC Enable Bit – ovládání napájení D/A převodníku 1 1 – napájení zapnuto 0 – napájení vypnuto

C.21 DACH/L (DAC Data Reg. – data do D/A převodníku)**Mikrokontrolér:** ADuC816, ADuC824, ADuC834, ADuC836

SFR adresa: FBh (DACL), FCh (DACH)

Výchozí hodnota: 00h/00h

Bitové adresace: Ne/Ne

Při 8bitovém převodu (DAC8=1) se využívají jen DACL.

Při 12bitovém převodu (DAC8=0) je využíváno z DACH dolní 4 bity.

DACH								DACL							
7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0
-								data do D/A převodníku							

C.22 DACxH/L (DAC Data Reg. – data do D/A převodníku)

Mikrokontrolér: ADuC812, ADuC814, ADuC831, ADuC832, ADuC841, ADuC842

SFR adresa: F9h (DAC0L), FAh (DAC0H), FBh (DAC1L), FCh (DAC1H)

Výchozí hodnota: 00h (všechny registry)

Bitové adresace: Ne (všechny registry)

Při 8bitovém převodu (MODE = 1) se využívají jen DACxL. Při 12bitovém převodu (MODE = 0) je využíváno z DACxH dolní 4bity a horní 4bity jsou ignorovány.

DACxH								DACxL							
7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0
-								data do D/A převodníku							

C.23 DMAL/H/P (DMA Address pointer – ukazatel DMA tabulky)

Mikrokontrolér: ADuC812, ADuC831, ADuC832, ADuC841, ADuC842, ADuC843

SFR adresa: D2h (DMAL), D3h (DMAH), D4h (DMAP)

Výchozí hodnota: 00h (všechny registry)

Bitové adresace: Ne (všechny registry)

Ukazatel DMA tabulky do které se vepisují výsledky měření v DMA režimu. Je třeba zachovat pořadí zápisu do registrů (DMAL → DMAH → DMAP).

C.24 ECON (Flash/EE data space Controls – řídicí slovo)

Mikrokontrolér: ADuC8xx

SFR adresa: B9h

Výchozí hodnota: 00h

Bitové adresace: Ne

01h READ COMMAND – Příkaz číst – načte se obsah stránky Flash/EE do EDATA1 – 4, kde adresa stránky je v EDARL/(H).

02h PROGRAM (WRITE) COMMAND – Příkaz programovat (zapisovat) – uloží se obsah EDATA1 – 4 do stránky Flash/EE adresovanou EDARL/(H). Předpokládá se, že stránka je vymazána.

03h RESERVED FOR INTERNAL USE – Vyhrazeno pro vnitřní použití – programově nesmí být použit.

04h VERIFY COMMAND – Příkaz ověření – umožňuje ověřit, zda údaje v EDATA1 – 4 odpovídá obsahu stránky Flash/EE adresovanou EDARL/(H). Pokud se obsah shoduje je při následném čtení ECON = 0, v opačném případě je ECON <> 0.

05h ERASE COMMAND – Příkaz vymazání – dojde k vymazání 4bytové stránky adresované EDARL.

06h ERASE ALL COMMAND – Příkaz vymazání všeho – dojde k vymazání všech 160 stránek Flash/EE (640 byte) nebo všech 1024 stránek Flash/EE (4096 byte) u ADuC83x a ADuC84x.

Následující příkazy jsou implementovány jen v ADuC83x a ADuC84x.

81h READBYTE COMMAND – Příkaz číst byte – načte se obsah byte Flash/EE do EDATA1, kde adresa byte je v EDARL/H.

82h WRITEBYTE COMMAND – Příkaz zapisovat byte – uloží se obsah EDATA1 do byte Flash/EE adresovanou EDARL/H.

C.25 EDARL/(H) (Flash/EE data page address – stránka Flash/EE)

Mikrokontrolér: ADuC81x, ADuC824

SFR adresa: C6h

Výchozí hodnota: 00h

Bitové adresace: Ne

Adresa 4bytové stránky Flash/EE. Povolený obsah je 00h – 9Fh (160 stránek = 640 byte)

Mikrokontrolér: ADuC83x, ADuC84x

SFR adresa: C6h/C7h

Výchozí hodnota: 00h/00h

Bitové adresace: Ne/Ne

Adresa 4bytové stránky Flash/EE. Povolený obsah je 0000h – 03FFh (1024 stránek = 4096 byte)

Nebo v bytovém režimu adresa v Flash/EE, kde povolený obsah je 0000h – 0FFFh.

C.26 EDATA1 – 4 (Flash/EE data)

Mikrokontrolér: ADuC8xx

SFR adresa: BCh (EDATA1), BDh (EDATA2), BEh (EDATA3), BFh (EDATA4)

Výchozí hodnota: 00h (všechny registry)

Bitové adresace: Ne (všechny registry)

Pomocné datové proměnné pro zápis a čtení Flash/EE.

C.27 ETIM1 – 3 (Flash/EE Memory Timig)

Mikrokontrolér: ADuC812, ADuC814

SFR adresa: BAh (ETIM1), BBh (ETIM2), C4h (ETIM3)

Výchozí hodnota: ETIM1=52h, ETIM2=04h, ETIM3=C9h

Bitové adresace: Ne (všechny registry)

Tyto registry ovlivňují rychlost zápisu/mazání pro Flash/EE.

Nastavení těchto registrů by mělo odpovídat následujícímu vztahu:

$ETIM2, ETIM1 = 100 \mu s \times f_{CLK}$ (ETIM2 = high byte, ETIM1 = low byte)

Při použití taktovací frekvence 11,0592 Mhz nemusíme ETIM1,2 měnit (odpovídá výchozí hodnotě)

Hodnota ETIM3 by měla zůstat vždy výchozí (C9h) (tento parametr jen u ADuC812).

C.28 GN0H/M/(L) (Primary ADC Gain Calibration – zisk primárního A/D převodníku)

Mikrokontrolér: ADuC816, ADuC836

SFR adresa: EBh/EAh

Výchozí hodnota: Podle předchozí kalibrace – první kalibrace provedena při výrobě

Bitová adresace: Ne/Ne

V tomto 16bitovém slově je koeficient zisku A/D převodníku.

Mikrokontrolér: ADuC824, ADuC834

SFR adresa: EBh/EAh/E9h

Výchozí hodnota: Podle předchozí kalibrace – první kalibrace provedena při výrobě

Bitová adresace: Ne/Ne/Ne

V tomto 24bitovém slově je koeficient zisku A/D převodníku.

C.29 GN1H/L (Auxiliary ADC Gain Calibration – zisk pomocného A/D převodníku)

Mikrokontrolér: ADuC816, ADuC824, ADuC834, ADuC836
SFR adresa: EDh/ECh
Výchozí hodnota: Podle předchozí kalibrace – první kalibrace provedena při výrobě
Bitová adresace: Ne/Ne
V tomto 16bitovém slově je koeficient zisku A/D převodníku.

C.30 HOUR (Hours Time Register – registr hodin)

Mikrokontrolér: ADuC814, ADuC816, ADuC824, ADuC83x, ADuC84x
SFR adresa: A5h
Výchozí hodnota: 00h
Bitová adresace: Ne
Hodnota v tomto registru se zvýší jednou za hodinu při TCEN = 1.
Pokud je TFH = 1 čítá HOUR od 0 do 23. Pokud je TFH = 0 čítá HOUR od 0 do 255.

C.33 HTHSEC (Hundredths Seconds Time Register – registr setin vteřiny)

Mikrokontrolér: ADuC814, ADuC816, ADuC824, ADuC83x, ADuC84x
SFR adresa: A2h
Výchozí hodnota: 00h
Bitová adresace: Ne
Hodnota v tomto registru se zvýší jednou za 1/128 sekundy při TCEN = 1. HTHSEC čítá od 0 do 127.

C.34 I2CADD (I²C Address Register – I²C adresa)

Mikrokontrolér: ADuC8xx
SFR adresa: 9Bh
Výchozí hodnota: 55h
Bitové adresace: Ne
Identifikující (první) adresa pro I²C přenos.

C.35 I2CADD1 (I²C Address Register – I²C adresa)

Mikrokontrolér: ADuC84x
SFR adresa: 91h
Výchozí hodnota: 7Fh
Bitové adresace: Ne
Identifikující druhá adresa pro I²C přenos.

C.36 I2CADD2 (I²C Address Register – I²C adresa)

Mikrokontrolér: ADuC841, ADuC842, ADuC843
SFR adresa: 92h
Výchozí hodnota: 7Fh
Bitové adresace: Ne
Identifikující třetí adresa pro I²C přenos.

C.37 I2CADD3 (I²C Address Register – I²C adresa)

Mikrokontrolér: ADuC841, ADuC842, ADuC843

SFR adresa: 93h

Výchozí hodnota: 7Fh

Bitové adresace: Ne

Identifikující čtvrtá adresa pro I²C přenos.

C.38 I2CCON (I²C Control Register – řídicí slovo I²C)

Mikrokontrolér: ADuC81x, ADuC824, ADuC83x, ADuC845, ADuC847, ADuC848

SFR adresa: E8h

Výchozí hodnota: 00h

Bitové adresace: Ano

bit 7 (EFh)	bit 6 (EEh)	bit 5 (EDh)	bit 4 (ECh)	bit 3 (EBh)	bit 2 (EAh)	bit 1 (E9h)	bit 0 (E8h)
MDO	MDE	MCO	MDI	I2CM	I2CRS	I2CTX	I2CI

MDO I²C Software Master Data Output Bit (Master Mode Only) – tento bit se používá k implementaci I²C výstupu v software. Obsah tohoto bitu se přepíše na výstup SDATA, pokud je MDE = 1.

MDE I²C Software Master Data Output Enable Bit (Master Mode Only) – tento bit určuje směr přenosu:

1 – vývod SDATA je použit jako výstup (Tx)

0 – vývod SDATA je použit jako vstup (Rx)

MCO I²C Software Master Data Output Bit (Master Mode Only) – tento bit se používá k implementaci I²C výstupu v software. Obsah tohoto bitu se přepíše na vývod SCLOCK.

MDI I²C Software Master Data Input Bit (Master Mode Only) - tento bit se používá k implementaci I²C vstupu v software. Vstup SDATA se přepíše do tohoto bitu, pokud je MDE = 0.

I2CM I²C Master/Slave Mode Bit – nastavení režimu I²C

0 – slave mode – komunikace řízená hardware

1 – master mode – komunikace řízená software

I2CRS I²C Reset Bit (Slave Mode Only)

1 – reset I²C rozhraní

0 – normální režim I²C

I2CTX I²C Direction Transfer Bit (Slave Mode Only) – tento bit určuje směr přenosu:

1 – rozhraní I²C vysílá data

0 – rozhraní I²C přijímá data

I2CI I²C Interrupt Bit (Slave Mode Only) – tento bit je nastaven do log. 1 po dokončení odeslání nebo příjmu byte. Nastavit tento bit do log. 0 je nutno softwarově.

Mikrokontrolér: ADuC841, ADuC842, ADuC843

SFR adresa: E8h

Výchozí hodnota: 00h

Bitové adresace: Ano

Master mode:

bit 7 (EFh)	bit 6 (EEh)	bit 5 (EDh)	bit 4 (ECh)	bit 3 (EBh)	bit 2 (EAh)	bit 1 (E9h)	bit 0 (E8h)
MDO	MDE	MCO	MDI	I2CM	-	-	-

MDO I²C Software Master Data Output Bit (Master Mode Only) – tento bit se používá k implementaci I²C výstupu v software. Obsah tohoto bitu se přepíše na výstup SDATA, pokud je MDE = 1.

MDE I²C Software Master Data Output Enable Bit (Master Mode Only) – tento bit určuje směr přenosu:

1 – vývod SDATA je použit jako výstup (Tx)

0 – vývod SDATA je použit jako vstup (Rx)

MCO I²C Software Master Data Output Bit (Master Mode Only) – tento bit se používá k implementaci I²C výstupu v software. Obsah tohoto bitu se přepíše na vývod SCLOCK.

MDI I²C Software Master Data Input Bit (Master Mode Only) – tento bit se používá k implementaci I²C vstupu v software. Vstup SDATA se přepíše do tohoto bitu, pokud je MDE = 0.

I2CM I²C Master/Slave Mode Bit – nastavení režimu I²C

0 – slave mode – komunikace řízená hardware

1 – master mode – komunikace řízená software

Slave mode:

bit 7 (EFh)	bit 6 (EEh)	bit 5 (EDh)	bit 4 (ECh)	bit 3 (EBh)	bit 2 (EAh)	bit 1 (E9h)	bit 0 (E8h)
I2CSI	I2CGC	I2CID1	I2CID0	I2CM	I2CRS	I2CTX	I2CI

I2CSI I²C Stop Interrupt Enable Bit – pokud je tento bit nastaven a přijde stop bit I²C je vyvoláno přerušení I²C.

I2CGC I²C General Call Status Bit – tento bit je nastaven po příchodu volání s generální adresou. Vymazat lze jen příkazem.

I2CID0, I2CID1 I²C Interrupt Decode Bits – volba přerušení I²C

I2CID1	I2CID0	
0	0	start a odpovídající adresa
0	1	opakovaný start a odpovídající adresa
1	0	uživatelská data
1	1	stop po spuštění a odpovídající adresa

I2CM I²C Master/Slave Mode Bit – nastavení režimu I²C

0 – slave mode – komunikace řízená hardware

1 – master mode – komunikace řízená software

I2CRS I²C Reset Bit (Slave Mode Only)

1 – reset I²C rozhraní0 – normální režim I²C

I2CTX I²C Direction Transfer Bit (Slave Mode Only) – tento bit určuje směr přenosu:

1 – rozhraní I²C vysílá data0 – rozhraní I²C přijímá data

I2CI I²C Interrupt Bit (Slave Mode Only) – tento bit je nastaven do log. 1 po dokončení odeslání nebo příjmu byte. Nastavit tento bit do log. 0 je nutno softwarově.

C.39 I2CDAT (I²C Data Register – data pro I²C přenos)**Mikrokontrolér: ADuC8xx**

SFR adresa: 9Ah

Výchozí hodnota: 00h

Bitové adresace: Ne

Vlastní data přenášena pomocí I²C rozhraní. K těmto datům by se mělo přistupovat jen jednou za cyklus přerušení.

C.40 IE (Interrupt Enable – povolení přerušení)

Mikrokontrolér: ADuC8xx

SFR adresa: A8h

Výchozí hodnota: 00h

Bitové adresace: Ano

bit 7 (AFh)	bit 6 (AEh)	bit 5 (ADh)	bit 4 (ACh)	bit 3 (ABh)	bit 2 (AAh)	bit 1 (A9h)	bit 0 (A8h)
EA	EADC	ET2	ES	ET1	EX1	ET0	EX0

EA	Povolení (log. 1) / zákaz (log. 0) všech přerušení
EADC	Povolení (log. 1) / zákaz (log. 0) přerušení A/D převodníků
ET2	Povolení (log. 1) / zákaz (log. 0) přerušení časovače 2
ES	Povolení (log. 1) / zákaz (log. 0) přerušení sériového portu (UART)
ET1	Povolení (log. 1) / zákaz (log. 0) přerušení časovače 1
EX1	Povolení (log. 1) / zákaz (log. 0) vnějšího přerušení 1
ET0	Povolení (log. 1) / zákaz (log. 0) přerušení časovače 0
EX0	Povolení (log. 1) / zákaz (log. 0) vnějšího přerušení 0

C.41 IE2 (Secondary Interrupt Enable – povolení přerušení 2)

Mikrokontrolér: ADuC812

SFR adresa: A9h

Výchozí hodnota: 00h

Bitové adresace: Ne

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
-	-	-	-	-	-	EPSMI	ESI

EPSMI	Povolení (log. 1) / zákaz (log. 0) přerušení monitoru napájení
ESI	Povolení (log. 1) / zákaz (log. 0) přerušení I ² C/SPI

C.42 IEIP2 (Secondary Interrupt Enable and Priority – povolení a prioritizace přerušení 2)

Mikrokontrolér: ADuC814, ADuC816, ADuC824, ADuC83x, ADuC84x

SFR adresa: A9h

Výchozí hodnota: A0h

Bitové adresace: Ne

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
-	PTI	PPSMI	PSI	0	ETI	EPSMI	ESI

PTI	Vyšší (log. 1) / nižší (log. 0) prioritizace přerušení TIC
PPSMI	Vyšší (log. 1) / nižší (log. 0) prioritizace přerušení monitoru napájení
PSI	Vyšší (log. 1) / nižší (log. 0) prioritizace přerušení I ² C/SPI
ETI	Povolení (log. 1) / zákaz (log. 0) přerušení TIC
EPSMI	Povolení (log. 1) / zákaz (log. 0) přerušení monitoru napájení
ESI	Povolení (log. 1) / zákaz (log. 0) přerušení I ² C/SPI

C.43 INTVAL (User Time Interval Select – uživatelsky nastavitelný časovač)

Mikrokontrolér: ADuC814, ADuC816, ADuC824, ADuC83x, ADuC84x

SFR adresa: A6h

Výchozí hodnota: 00h

Bitová adresace: Ne

Hodnota v tomto registru je předvolba pro vnitřní čítač, který čítá na základě předvoleb v TIMECON. Pokud se hodnota vnitřního čítače rovná INTVAL dojde k přerušení (viz IEIP2).

C.44 IP (Interrupt Priority – priorita přerušení)

Mikrokontrolér: ADuC8xx

SFR adresa: B8h

Výchozí hodnota: 00h

Bitové adresace: Ano

bit 7 (BFh)	bit 6 (BEh)	bit 5 (BDh)	bit 4 (BCh)	bit 3 (BBh)	bit 2 (BAh)	bit 1 (B9h)	bit 0 (B8h)
PSI	PADC	PT2	PS	PT1	PX1	PT0	PX0

PSI (jen ADuC812) Vyšší (log. 1) / nižší (log. 0) priorita přerušení I²C/SPI
 PADC Vyšší (log. 1) / nižší (log. 0) priorita přerušení A/D převodníků
 PT2 Vyšší (log. 1) / nižší (log. 0) priorita přerušení časovače 2
 PS Vyšší (log. 1) / nižší (log. 0) priorita přerušení sériového portu (UART)
 PT1 Vyšší (log. 1) / nižší (log. 0) priorita přerušení časovače 1
 PX1 Vyšší (log. 1) / nižší (log. 0) priorita vnějšího přerušení 1
 PT0 Vyšší (log. 1) / nižší (log. 0) priorita přerušení časovače 0
 PX0 Vyšší (log. 1) / nižší (log. 0) priorita vnějšího přerušení 0

C.45 MIN (Minutes Time Register – registr minut)

Mikrokontrolér: ADuC814, ADuC816, ADuC824, ADuC83x, ADuC84x

SFR adresa: A4h

Výchozí hodnota: 00h

Bitová adresace: Ne

Hodnota v tomto registru se zvýší jednou za minutu při TCEN = 1. MIN čítá od 0 do 59.

C.46 OF0H/M/(L) (Primary ADC Offset Calibration – posun primárního A/D převodníku)

Mikrokontrolér: ADuC816, ADuC836

SFR adresa: E3h/E2h

Výchozí hodnota: 80h/00h

Bitová adresace: Ne/Ne

V tomto 16bitovém slově je koeficient posunu A/D převodníku.

Mikrokontrolér: ADuC824, ADuC834

SFR adresa: E3h/E2h/E1h

Výchozí hodnota: 80h/00h/00h

Bitová adresace: Ne/Ne/Ne

V tomto 24bitovém slově je koeficient posunu A/D převodníku.

C.47 OF1H/L (Auxiliary ADC Offset Calibration – posun pomocného A/D převodníku)

Mikrokontrolér: ADuC816, ADuC824, ADuC834, ADuC836

SFR adresa: E5h/E4h

Výchozí hodnota: 80h/00h

Bitová adresace: Ne/Ne

V tomto 16bitovém slově je koeficient posunu A/D převodníku.

C.48 PLLCON (PLL Control Register – řídicí slovo PLL)

Mikrokontrolér: ADuC814, ADuC816, ADuC824, ADuC832, ADuC834, ADuC836, ADuC84x
SFR adresa: D7h
Výchozí hodnota: 03h
Bitové adresace: Ne

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
OSC_DP	LOCK	-	/LTEA	FINT	CD2	CD1	CD0

OSC_PD Oscillator Power-Down Bit – funkce oscilátoru v Power-Down režimu
 1 – oscilátor se zastaví
 0 – oscilátor běží dál (pokračuje stopování v TIC)

LOCK PLL Lock Bit – jen pro čtení
 1 – PLL je správně synchronizován s externím krystalem
 0 – PLL není správně synchronizován s externím krystalem, frekvence PLL výstupu je $16,78 \text{ MHz} \pm 20 \%$

FINT Fast Interrupt Response Bit – pokud je nastaven na log. 1 provádí se podprogram přerušení na nejrychlejší frekvenci jádra, bez ohledu na nastavení CD0 – CD2. Po návratu z podprogramu přerušení pokračuje provádění programu na přednastavené frekvenci jádra.

/LTEA V tomto bitu je stav $\bar{E}\bar{A}$ při resetu nebo zapnutí. (není v ADuC814)

CD0 – CD2 (Core Clock) Divider Bits – volba frekvence jádra [MHz]

CD2	CD1	CD0	ADuC814	ADuC8xx
0	0	0	16,777216	12,582912
0	0	1	8,388608	6,291456
0	1	0	4,194304	3,145728
0	1	1	2,097152	1,572864
1	0	0	1,048576	0,786432
1	0	1	0,524288	0,393216
1	1	0	0,262144	0,196608
1	1	1	0,131072	0,098304

C.49 PSMCON (Power Supply Monitor – monitor napájení)

Mikrokontrolér: ADuC812, ADuC814, ADuC831, ADuC832, ADuC84x
SFR adresa: DFh
Výchozí hodnota: DCh
Bitové adresace: Ne

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
-	CMP	PSMI	TP2	TP1	TP0	PSF	PSMEN

CMP Comparator bit – tento bit je jen pro čtení a přímo odráží stav komparátorů napájení AV_{DD} a DV_{DD} .
 1 – obě napětí (AV_{DD} a DV_{DD}) jsou nad nastavenou mez
 0 – jedno z napětí (AV_{DD} nebo DV_{DD}) je pod nastavenou mez

PSMI Power Supply Monitor Interrupt Bit – tento bit je nastaven log. 1 pokud je $CMP = 0$, v případě $CMP = 1$ je po 256 ms tento bit nastaven na log. 0 nebo je možné nastavit log. 0 uživatelem.

TP0 - TP2 Trip Point Selection Bits – výběr rozhodovací úrovně (u ADuC814 není TP2):

TP2	TP1	TP0	Rozhodovací úroveň [V]
0	0	0	4,63
0	0	1	4,37
0	1	0	3,08
0	1	1	2,93
1	0	0	2,63

PSF AV_{DD} / DV_{DD} Fault Indicator – ukazatel indikující, který z komparátorů způsobil poruchu:
 1 – komparátor AV_{DD}
 0 – komparátor DV_{DD} (u ADuC814 vždy 0)

PSMEN Power Supply Monitor Enable Bit – zapne (log. 1) / vypne (log. 0) monitor napájení

Mikrokontrolér: ADuC824, ADuC834, ADuC836

SFR adresa: DFh

Výchozí hodnota: DEh

Bitové adresace: Ne

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
CMPD	CMPA	PSMI	TPD1	TPD0	TPA1	TPA0	PSMEN

CMPD DVDD Comparator bit – tento bit je jen pro čtení a přímo odráží stav komparátoru napájení DV_{DD}.

1 – napětí DV_{DD} je nad nastavenou mez0 – napětí DV_{DD} je pod nastavenou mez

CMPA AVDD Comparator bit – tento bit je jen pro čtení a přímo odráží stav komparátoru napájení AV_{DD}.

1 – napětí AV_{DD} je nad nastavenou mez0 – napětí AV_{DD} je pod nastavenou mez

PSMI Power Supply Monitor Interrupt Bit – tento bit je nastaven log. 1 pokud je CMPD = 0 nebo CMPA = 0, pokud CMPD = 1 a/nebo CMPA = 1 je po 256 ms tento bit nastaven na log. 0 nebo je možné nastavit log. 0 uživatelem.

TPx0 – TPx1 Trip Point Selection Bits – výběr rozhodovací úrovně:

TPx1	TPx0	Rozhodovací úroveň [V]
0	0	4,63
0	1	3,08
1	0	2,93
1	1	2,63

TPDx se vztahují ke komparátoru DV_{DD} a TPAx ke komparátoru AV_{DD}.

PSMEN Power Supply Monitor Enable Bit – zapne (log. 1) / vypne (log. 0) monitor napájení

C.50 PWMCON (PWM control – řídicí slovo PWM)**Mikrokontrolér: ADuC83x, ADuC84x**

SFR adresa: AEh

Výchozí hodnota: 00h

Bitové adresace: Ne

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
SNGL	MD2	MD1	MD0	CDIV1	CDIV0	CSEL1	CSEL0

SNGL Vypne PWM a uvolní výstupy pro klasický IO (vstup/výstupní) režim

MD0-2 PWM Mode Bits – číslo PWM režimu (viz kap. 1.2.4 Pulsně šířkový modulátor PWM)

CDIV0, 1 PWM Clock Divider – dělič základní frekvence

CSEL0, 1 PWM Clock Selector – volba základní frekvence

MD2	MD1	MD0		CDIV1	CDIV0	dělič	CSEL1	CSEL0	PWM Clock ¹⁾	PWM Clock ²⁾
0	0	0	Vypnuto	0	0	1	0	0	$f_{osc}/D/15^*$	$f_{xtal}/15$
0	0	1	PWM mode 1	0	1	4	0	1	f_{osc}/D^*	f_{xtal}
0	1	0	PWM mode 2	1	0	16	1	0	ext T0	ext T0
0	1	1	PWM mode 3	1	1	64	1	1	f_{osc}	f_{vco}
1	0	0	PWM mode 4							
1	0	1	PWM mode 5							
1	1	0	PWM mode 6							
1	1	1	rezervováno							

* D viz koeficient EPM v registru CFG831 nebo CFG841

1) ADuC831, ADuC841

2) ADuC832, ADuC834, ADuC836, ADuC842, ADuC843, ADuC845, ADuC847, ADuC848

 $f_{vco}=12,58\text{MHz}$, u ADuC832, ADuC842 a ADuC843 $f_{vco}=16,777216\text{MHz}$

C.51 PWMxH/L (PWM Data Registers – data do PWM převodníku)

Mikrokontrolér: ADuC83x, ADuC84x

SFR adresa: B1h (PWM0L), B2h (PWM0H), B3h (PWM1L), B4h (PWM1H)

Výchozí hodnota: 00h (všechny registry)

Bitové adresace: Ne (všechny registry)

Vstupní data pro PWM výstupy. Formát je určen PWM mode (viz kap. 1.2.4 Pulsně šířkový modulátor PWM).

C.52 SEC (Seconds Time Register – registr sekund)

Mikrokontrolér: ADuC814, ADuC816, ADuC824, ADuC83x, ADuC84x

SFR adresa: A3h

Výchozí hodnota: 00h

Bitová adresace: Ne

Hodnota v tomto registru se zvýší jednou za sekundu při TCEN = 1. SEC čítá od 0 do 59.

C.53 SPICON (SPI Control – řídicí slovo SPI)

Mikrokontrolér: ADuC81x, ADuC824, ADuC834, ADuC836

SFR adresa: F8h

Výchozí hodnota: 04h

Bitové adresace: Ano

bit 7 (FFh)	bit 6 (FEh)	bit 5 (FDh)	bit 4 (FCh)	bit 3 (FBh)	bit 2 (FAh)	bit 1 (F9h)	bit 0 (F8h)
ISPI	WCOL	SPE	SPIM	CPOL	CPHA	SPR1	SPR0

ISPI SPI Interrupt Bit - nastaven na log. 1 na konci každého přenosu SPI, vymazán buď příkazem, nebo vyčtením SPIDAT

WCOL Write Collision Error Bit – nastaven pokud došlo k zápisu do SPIDAT během přenosu. Vymazání jen příkazem.

SPE SPI Interface Enable Bit – volba komunikace SPI / I²C
1 – SPI komunikace
0 – I²C komunikace

SPIM SPI Master/Slave Mode Select Bit – volba režimu SPI komunikace
1 – master mode – SCLOCK je výstup
0 – slave mode – SCLOCK je vstup

CPOL Clock Polarity Select Bit – volba paritního bitu:
1 – vysoká parita – SCLOCK začíná v log. 1
0 – nízká parita – SCLOCK začíná v log. 0

CPHA Clock Phase Select Bit – volba fáze:
1 – náběžná hrana SCLOCK znamená přenos dat
0 – sestupná hrana SCLOCK znamená přenos dat

SPR0, SPR1 SPI Bit Rate Select Bits – volba rychlosti přenosu v master modu

SPR1	SPR0	volba rychlosti
0	0	$f_{CORE}/2$
0	1	$f_{CORE}/4$
1	0	$f_{CORE}/8$
1	1	$f_{CORE}/16$

V režimu slave: SPR0 = \overline{SS}

C.54 SPIDAT (SPI Data – data SPI komunikace)

Mikrokontrolér: ADuC81x, ADuC824, ADuC834, ADuC836

SFR adresa: F7h

Výchozí hodnota: 00h

Bitové adresace: Ne

Vlastní data přenášena pomocí SPI rozhraní. K těmto datům by se mělo přistupovat jen jednou za cyklus přerušení.

C.55 TIMECON (TIC Control – řídicí slovo TIC)

Mikrokontrolér: ADuC814, ADuC816, ADuC824, ADuC83x, ADuC84x

SFR adresa: A1h

Výchozí hodnota: 00h

Bitové adresace: Ne

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
-	TFH	ITS1	ITS0	STI	TII	TIEN	TCEN

TFH Twenty-Four Hour Select Bit – dvacet čtyř hodinová volba, pokud je v log. 1, bude počítadlo HOUR počítat od 0 do 23, jinak bude počítat od 0 do 255. (tato funkce podporována jen u ADuC814 a ADuC816 u ostatních je doporučeno z důvodu zpětné kompatibility nastavit log. 1)

INTS0, ITS1 Interval Timebase Selection Bits – volba časové základny pro čítač INTVAL

ITS1	ITS0	časová základna
0	0	1/128 s
0	1	1 s
1	0	1 min
1	1	1 hod

STI Single Time Interval Bit – volba jednoho průběhu – pokud je tento bit nastaven, je po dočasování interního časovače do hodnoty INTVAL shozen příznak TIEN, v opačném případě dojde k opětovnému startu čítání.

TII TIC Interrupt Bit – tento bit je nastaven po dočasování interního čítače do hodnoty INTVAL. Vymazání je nutné provést příkazem.

TIEN Time Interval Enable Bit – pokud je tento bit v log.1, dojde k čítání vnitřního čítače, jinak je hodnota vnitřního čítače nulována.

TCEN Time Clock Enable Bit – pokud je tento bit v log.1, dojde k čítání hodin (HTHSEC, SEC, MIN a HOUR). Do těchto časových registrů je možno zapisovat jen pokud je TCEN = 0.

C.56 WDCON (Watchdog Timer – hlídací časovač)

Mikrokontrolér: ADuC812

SFR adresa: C0h

Výchozí hodnota: 00h

Bitové adresace: Ano

bit 7 (C7h)	bit 6 (C6h)	bit 5 (C5h)	bit 4 (C4h)	bit 3 (C3h)	bit 2 (C2h)	bit 1 (C1h)	bit 0 (C0h)
PRE2	PRE1	PRE0	-	WDR1	WDR2	WDS	WDE

PRE0 – PRE2

Watchdog Timer Prescale Bits – nastavení časového limitu hlídání

PRE2	PRE1	PRE0	časový limit [ms]
0	0	0	16
0	0	1	32
0	1	0	64
0	1	1	128
1	0	0	256
1	0	1	512
1	1	0	1024
1	1	1	2048

WDR1, WDR2

Watchdog Timer Refresh Bits – pro obnovení hlídacího času je potřeba postupně nastavit log. 1 nejprve WDR1 a poté WDR2.

WDS

Watchdog Status Bit – indikátor, že došlo k překročení časového limitu. Vymazat lze příkazem nebo hardwarovým resetem. Zůstane zachován po watchdog resetu.

WDE

Watchdog Enable Bit – zapnutí (log. 1) hlídače,

Mikrokontrolér: ADuC814, ADuC816, ADuC824, ADuC834, ADuC836, ADuC84x

SFR adresa: C0h

Výchozí hodnota: 10h

Bitové adresace: Ano

bit 7 (C7h)	bit 6 (C6h)	bit 5 (C5h)	bit 4 (C4h)	bit 3 (C3h)	bit 2 (C2h)	bit 1 (C1h)	bit 0 (C0h)
PRE3	PRE2	PRE1	PRE0	WDIR	WDS	WDE	WDWR

PRE0 – PRE3

Watchdog Timer Prescale Bits – nastavení časového limitu hlídání

$t_{WD} = (2^{PRE} \times (2^9 / f_{PLL}))$ pro $f_{PLL}=32,768\text{kHz}$ nebo $32\text{kHz} \pm 10\%$ (u R/C oscilátoru):

PRE3	PRE2	PRE1	PRE0	časový limit [ms]
0	0	0	0	15,6
0	0	0	1	31,2
0	0	1	0	62,5
0	0	1	1	125
0	1	0	0	250
0	1	0	1	500
0	1	1	0	1000
0	1	1	1	2000
1	0	0	0	okamžitý RESET

WDIR

Watchdog Interrupt Request – pokud je bit nastaven na log. 1 provede po dočasování hlídacího limitu přerušení místo resetu systému. Toto přerušení není zakázáno instrukcí CLR EA a má vysokou prioritu. Pokud watchdog není používán k monitorování systému, může být alternativně použit jako časovač.

WDS

Watchdog Status Bit – indikátor, že došlo k překročení časového limitu. Vymazat lze příkazem nebo hardwarovým resetem. Zůstane zachován po watchdog resetu.

WDE

Watchdog Enable Bit – zapnutí (log. 1) hlídače,

WDWR

Watchdog Write Enable Bit – pro obnovení hlídacího času je potřeba dvojitá posloupnost instrukcí. WDWR musí být nastaven a následně provést zápis do WDCON.