

ZÁPADOČESKÁ UNIVERZITA V PLZNI
FAKULTA PEDAGOGICKÁ
KATEDRA VÝPOČETNÍ A DIDAKTICKÉ TECHNIKY

**Elektronické experimenty ve virtuální a v reálné
laboratoři – příprava podkladů pro výukový
materiál**

BAKALÁŘSKÁ PRÁCE

Antonín Hrubý

Učitelství pro základní školy, obor Informatika se zaměřením na vzdělání

Vedoucí práce: Ing. Petr Michalík, Ph.D.

Plzeň 2021

Prohlašuji, že jsem bakalářskou práci vypracoval samostatně
s použitím uvedené literatury a zdrojů informací.

V Plzni, 29. června 2021

.....
vlastnoruční podpis

Při této příležitosti bych chtěl poděkovat mému vedoucímu bakalářské práce, Ing. Petru Michalíkovi, Ph.D., za cenné rady, odborné vedení, a především za trpělivost a energii, kterou vynaložil při spolupráci na této bakalářské práci.

OBSAH

SEZNAM ZKRATEK	4
ÚVOD	5
1 POUŽITÝ SOFTWARE	6
1.1 NI MULTISIM 14.1 A JEHO STRUČNÝ POPIS	6
1.2 VÝHODY A NEVÝHODY PROGRAMU NI MULTISIM OPROTI REÁLNÉ LABORATOŘI	7
2 PŘÍPRAVA EXPERIMENTŮ	8
3 CVIČENÍ 1 – EXPERIMENTY S OPERAČNÍM ZESILOVAČEM	9
3.1 ZADÁNÍ	9
3.2 NÁVRHY ZAPOJENÍ	10
3.3 UKÁZKA MĚŘENÍ VE VIRTUÁLNÍ LABORATOŘI	12
3.3.1 Invertující zapojení operačního zesilovače	13
3.3.2 Neinvertující zapojení operačního zesilovače	15
3.3.3 Integrační zapojení operačního zesilovače	17
3.3.4 Derivační zapojení operačního zesilovače	18
3.4 UKÁZKA MĚŘENÍ V REÁLNÉ LABORATOŘI	19
3.4.1 Invertující zapojení operačního zesilovače	19
3.4.2 Neinvertující zapojení operačního zesilovače	21
3.4.3 Integrační zapojení operačního zesilovače	23
3.4.4 Derivační zapojení operačního zesilovače	24
3.5 VÝSLEDKY MĚŘENÍ VE VIRTUÁLNÍ A V REÁLNÉ LABORATOŘI	25
4 CVIČENÍ 2 – LOGICKÉ ČLENY	27
4.1 ZADÁNÍ	27
4.2 NÁVRH ZAPOJENÍ	27
4.3 UKÁZKA MĚŘENÍ VE VIRTUÁLNÍ LABORATOŘI	29
4.4 UKÁZKA MĚŘENÍ V REÁLNÉ LABORATOŘI	31
4.5 VÝSLEDKY MĚŘENÍ VE VIRTUÁLNÍ A V REÁLNÉ LABORATOŘI	33
5 CVIČENÍ 3 – OSCILÁTOR	35
5.1 ZADÁNÍ	35
5.2 NÁVRH ZAPOJENÍ	35
5.3 PODMÍNKY PRO VZNIK A UDRŽENÍ OSCILACÍ	36
5.3.1 Amplitudová a fázová podmínka pro vznik a udržení oscilací pro zapojení oscilátoru s Wienovým článkem ve zpětné vazbě	36
5.4 UKÁZKA MĚŘENÍ VE VIRTUÁLNÍ LABORATOŘI	38
5.5 PROBLÉMY PŘI REALIZACI ÚKOLU	39
5.6 UKÁZKA MĚŘENÍ V REÁLNÉ LABORATOŘI	41
5.7 VÝSLEDKY MĚŘENÍ VE VIRTUÁLNÍ A V REÁLNÉ LABORATOŘI	42
6 CVIČENÍ 4 – MĚŘENÍ NA ČÍTAČI	43
6.1 ZADÁNÍ	43
6.2 NÁVRHY ZAPOJENÍ	43
6.3 UKÁZKA MĚŘENÍ VE VIRTUÁLNÍ LABORATOŘI	45
6.3.1 Zapojení čítače	45
6.3.2 Zapojení čítače jako děliče osmi	45
6.3.3 Zapojení čítače jako dělička šestnácti	46
6.4 UKÁZKA MĚŘENÍ V REÁLNÉ LABORATOŘI	47
6.4.1 Zapojení čítače	47
6.4.2 Zapojení čítače jako dělička osmi	48

6.4.3	Zapojení čítače jako dělička šestnácti.....	49
6.5	VÝSLEDKY MĚŘENÍ VE VIRTUÁLNÍ A V REÁLNÉ LABORATOŘI	50
7	CVIČENÍ 5 – BINÁRNÍ SČÍTAČKA	53
7.1	ZADÁNÍ	53
7.2	NÁVRH ZAPOJENÍ	53
7.3	UKÁZKA MĚŘENÍ VE VIRTUÁLNÍ LABORATOŘI	55
7.3.1	Zapojení logické funkce XOR	55
7.3.2	Zapojení poloviční binární sčítačky.....	55
7.3.3	Zapojení binární dvoubitové sčítačky	55
7.4	UKÁZKA MĚŘENÍ V REÁLNÉ LABORATOŘI	56
7.4.1	Zapojení logické funkce XOR	56
7.4.2	Zapojení poloviční binární sčítačky.....	57
7.4.3	Zapojení úplné sčítačky	58
7.5	VÝSLEDKY MĚŘENÍ VE VIRTUÁLNÍ A V REÁLNÉ LABORATOŘI	59
8	PŘÍPRAVA PODKLADŮ PRO E-KURZ	61
8.1	STRUKTURA VYTVOŘENÝCH PODKLADŮ PRO E-KURZ	62
8.1.1	Kapitola NI Multisim – základní seznámení s programem	62
8.1.2	Kapitola Program NI Multisim – tvorba subobvodů	64
8.1.3	Kapitola NI Multisim – popis měřicích přístrojů	66
8.1.4	Kapitola Operační zesilovače	67
8.1.5	Kapitola Logické členy	67
8.1.6	Kapitola Oscilátor	67
8.1.7	Kapitola Čítač	68
8.1.8	Kapitola Binární sčítačka.....	68
8.2	UKÁZKA VYBRANÝCH STUDIJNÍCH ČLÁNKŮ A AUTOTESTŮ	68
8.2.1	Studijní článek Zahájení simulace.....	69
8.2.2	Studijní článek Logický analyzátor	70
8.2.3	Studijní článek Návod realizace experimentu: logické členy.....	72
8.2.4	Autotest Neinvertující zapojení operačního zesilovače	73
8.2.5	Autotest Čítač	74
	ZÁVĚR.....	75
	RESUMÉ	76
	RESUMÉ	77
	SEZNAM LITERATURY	78
	SEZNAM OBRÁZKŮ A TABULEK	79
	PŘÍLOHY	I

SEZNAM ZKRATEK

KVD	Katedra výpočetní a didaktické techniky
ELTC	Elektrotechnika pro učitele
NI	National Instruments
MSM	Multisim
OZ	Operační zesilovač
Inv.	Invertující
Neinv.	Neinvertující
IO	Integrovaný obvod
Log. 1/0	Logická 1/0
FYS	Fyzická stavebnice
VEL	Virtuální elektronická laboratoř

Úvod

Cílem této bakalářské práce bylo především vytvoření výukových experimentů pro studenty předmětu KMT/ELTC na Pedagogické fakultě Západočeské univerzity. Elektronické experimenty se skládají z pěti úloh navazujících na výše avizovaný předmět. Tyto experimenty budou studenti řešit nejprve ve virtuální laboratoři – tedy v programu NI Multisim – a posléze v reálné laboratoři.

K samotné bakalářské práci jsou přiloženy podklady pro e-kurz, které obsahují všechny potřebné informace a materiály pro úspěšnou realizaci elektronických experimentů. Tyto podklady dále také obsahují autotesty, které tematicky souvisí se zadáním těchto experimentů. Náplň studijních článků je přizpůsobena potřebám studenta pro úspěšné plnění předmětu.

Samotná bakalářská práce popisuje vznik těchto podkladů pro výukový materiál, ověřuje jejich správnost a popisuje problematiku spojenou s jejich tvorbou.

1 POUŽITÝ SOFTWARE

K simulaci elektronických experimentů jsme využili program NI Multisim ve verzi 14.1, která je shodná s verzí dostupnou na školních počítačích katedry Výpočetní a didaktické techniky.

1.1 NI MULTISIM 14.1 A JEHO STRUČNÝ POPIS

Program NI Multisim slouží především k simulaci elektronických obvodů v prostředí virtuální elektronické laboratoře. Program disponuje rozsáhlou databází elektronických součástek, kterou v prvním kroku můžeme rozdělit na součástky reálné a virtuální. U virtuálních součástek je snadné měnit jejich vlastnosti a parametry, zatímco reálné součástky vykazují pouze katalogové parametry. Všechny součástky jsou přehledně rozděleny do mnoha skupin podle jejich typu. Program dále obsahuje velké množství měřících přístrojů.

Samotná práce s programem NI Multisim je velmi intuitivní, díky přehlednému a uživatelsky přívětivému prostředí.

Prostředí programu je podrobně popsáno v příloženém podkladu pro e-kurz.

1.2 VÝHODY A NEVÝHODY PROGRAMU NI MULTISIM OPROTI REÁLNÉ LABORATOŘI

I přes poměrně vysokou pořizovací cenu programu NI Multisim (nejlevnější verze Education stojí zhruba 18290Kč pro jednotlivce na rok¹), je tato investice takřka zanedbatelná s pořizovací cenou většiny měřicích přístrojů, které program nabízí. Samozřejmě největším benefitem oproti práci v reálné laboratoři je bezpečnost práce – nejen, že nehrozí nebezpečí úrazu elektrickým proudem, nebo popálení, ale rovněž nehrozí rozbití jednotlivých součástek měřeného obvodu, ani poškození měřicích přístrojů. Proto se virtuální elektronická laboratoř hodí obzvláště do škol.

Pracovat jen ve virtuální elektronické laboratoři je mnohdy nedostačující, protože reálné měření a reálné zapojování elektrických obvodů je mnohem složitější, než se při práci se softwarem zdá a student při reálném měření musí řešit mnohdy problémy, které ještě lépe mohou napomoci k pochopení dané problematiky. Rovněž je důležité vědět, jak dané součástky a měřicí přístroje vypadají a jak se s nimi zachází, popřípadě umět odhalit možnou závadu (obzvláště při práci ve školních laboratořích, kde mohou být opotřeбенé například vodiče).

Pokud je to možné, tak v ideálním případě je nejlepší používat právě oba způsoby měření elektronických obvodů.

¹ Ceník produktů NI. National Instruments [online]. [cit. 2021-6-28]. Dostupné z: <https://www.ni.com/cs-cz/shop/software/products/multisim.html?skuId=58527>

2 PŘÍPRAVA EXPERIMENTŮ

Při výběru elektronických experimentů jsme vycházeli z dosavadních zadání experimentů [1]. S vedoucím bakalářské práce jsme konzultovali změny ohledně obsahové struktury zadání experimentů. Jelikož původní množství experimentů bylo časově náročné a některé experimenty využívaly již zastaralé přípravky a software (například stavebnice MAT). Po pečlivém zvážení jsme vybrali 5 experimentů, které budou studenti realizovat nejprve ve virtuální laboratoři v programu NI Multisim, a posléze v reálné laboratoři. Cílem všech experimentů je porovnání a kontrola naměřených hodnot s hodnotami teoretickými, nebo vypočtenými.

Experimenty byly vybrány tak, aby v korespondovaly s aktuální vykládanou problematikou v době zadání tvorby experimentu. Vybranými experimenty jsou: Měření operačních zesilovačů, měření logických členů, zapojení oscilátoru, měření na čítači a zapojení binární dvoubitové sčítačky.

Bakalářská práce byla tvořena během distanční formy výuky. Na měření byl tedy pouze omezený čas na konci semestru. Jelikož jsem asistoval při měření studentů, mohl jsem vyhodnotit, že nejvíce času se stráví vysvětlováním funkce měřicích přístrojů a elektronických stavebnic studentům. Každé zadání experimentu jsem proto doplnil o jednoduchý návod k využitým stavebnicím a měřicím přístrojům, který popisuje potřebné funkce k realizaci experimentu.

Zadání experimentů obsahuje kromě návodů všechny body zadání, které musí student splnit pro úspěšné vyhotovení experimentu, navrhované zapojení a očekávané grafické výstupy.

Samotné experimenty jsou popsány v následujících kapitolách včetně popisu realizace experimentů ve virtuální i v reálné laboratoři.

3 CVIČENÍ 1 – EXPERIMENTY S OPERAČNÍM ZESILOVAČEM

Během prvního cvičení se studenti setkají s různými zapojeními operačního zesilovače. Cílem tohoto cvičení je úspěšně zapojit elektronický obvod a zdokumentovat vstupní i výstupní průběhy různých zapojení operačního zesilovače a také díky názorným grafickým výstupům pochopit fungování operačního zesilovače v různých zapojeních.

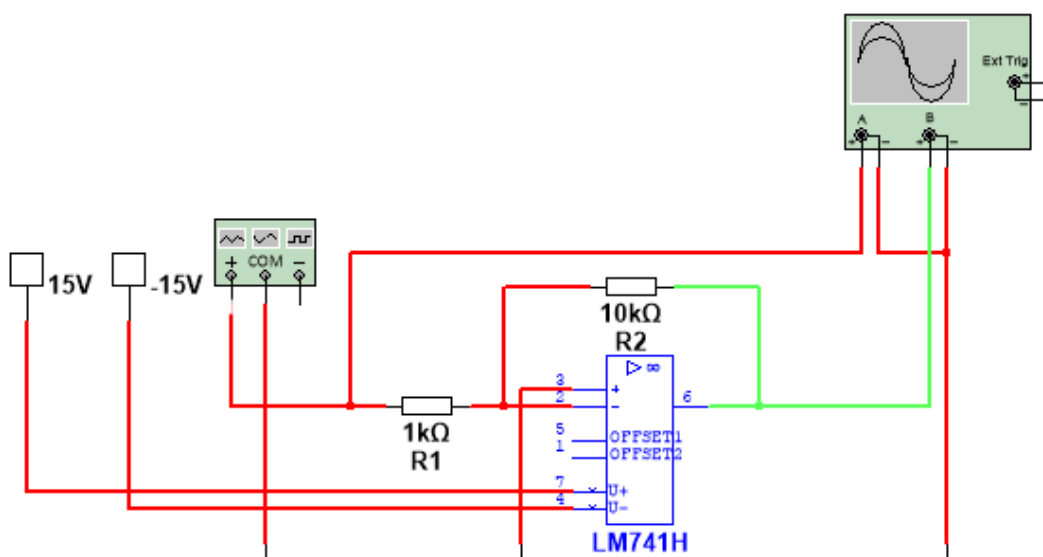
3.1 ZADÁNÍ

Pro úspěšné zhotovení protokolu vypracujte následující body:

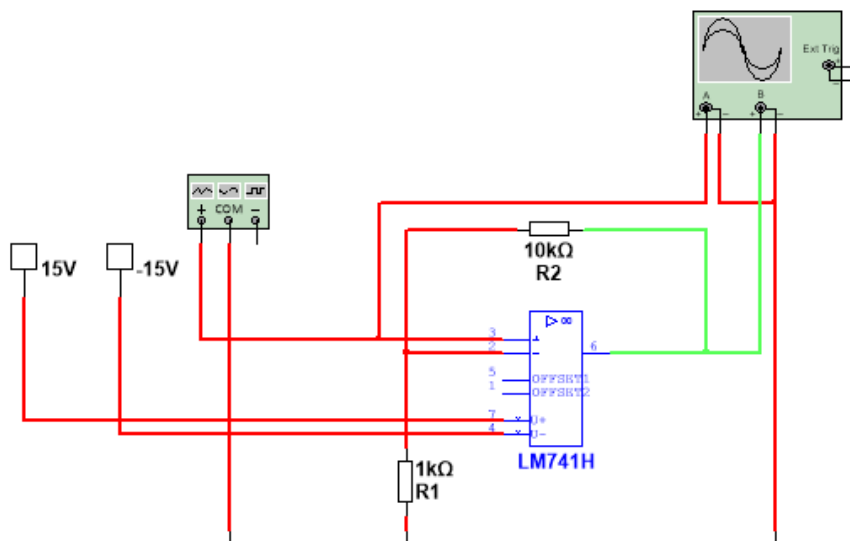
1. Ověřte chování operačního zesilovače pro následující zapojení:
 - a) Operační zesilovač v invertujícím zapojení.
 - b) Operační zesilovač v neinvertujícím zapojení.
 - c) Operační zesilovač jako integrační zesilovač.
 - d) Operační zesilovač jako derivační zesilovač.
2. Ve všech případech bude zdrojem signálu funkční generátor a výstupní průběh bude snímán osciloskopem.
3. Pro všechna zapojení operačního zesilovače uveďte schémata zapojení, průběhy vstupních a výstupních signálů na osciloskopu a nastavení funkčního generátoru.
4. V závěru práce okomentujte průběhy výstupních signálů všech zapojení operačního zesilovače.
5. Pro invertující a neinvertující zapojení operačního zesilovače zjistěte zesílení grafickým způsobem a porovnejte s předpokládanou hodnotou.

3.2 NÁVRHY ZAPOJENÍ

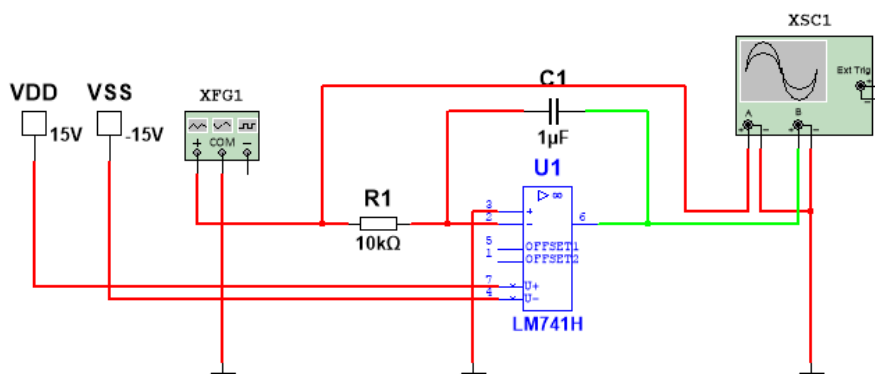
Navrhovaná schémata zapojení v programu NI Multisim 14.1 (obr. 1 až obr. 4). Schémata zapojení jsou čerpána z knihy Analogové elektronické systémy, kde je na straně 59 až 64 popsána funkce operačních zesilovačů včetně všech schémat zapojení a vzorečků uvedených v tomto experimentu [2]. Typ a hodnoty součástek jsme volili podle dostupných součástek v laboratoři KVD. Operační zesilovač LM741H jsme zvolili pro jeho vhodné parametry – především vhodné napájecí napětí ± 15 V [3]. Tento experiment se realizuje pomocí stavebnice E&L Instruments C.A.D.E.T. Digital electronic trainer, která disponuje napájecím zdrojem symetrického napětí (od 1,3 V do 15 V) [4].



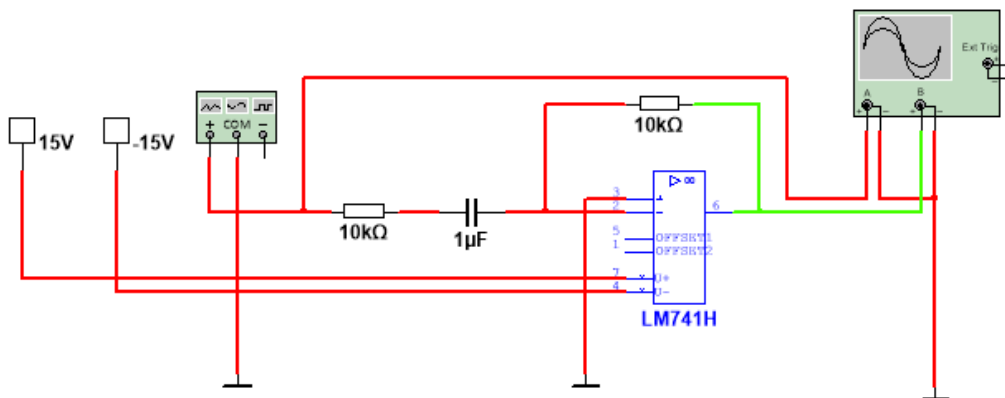
Obrázek 1 Návrh invertujícího zapojení OZ. Zdroj: vlastní.



Obrázek 2 Návrh neinvertujícího zapojení OZ. Zdroj: vlastní.



Obrázek 3 Návrh integračního zapojení OZ. Zdroj: vlastní.



Obrázek 4 Návrh derivačního zapojení OZ. Zdroj: vlastní.

3.3 UKÁZKA MĚŘENÍ VE VIRTUÁLNÍ LABORATOŘI

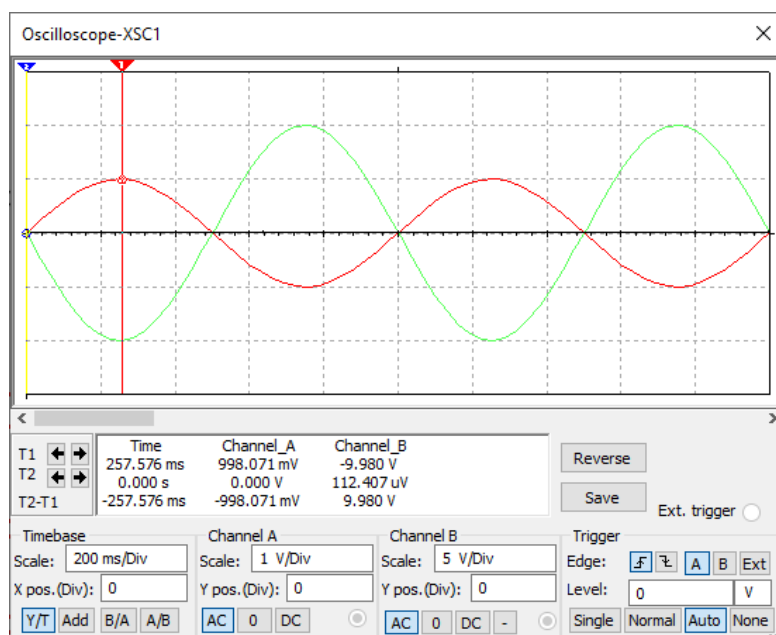
Všechna zapojení operačního zesilovače jsme zapojili přesně podle návrhů zapojení zobrazených v předchozí kapitole (obr. 1 až obr. 4).

Tento obvod je realizován operačním zesilovačem LM741H. Jelikož operační zesilovač musí být symetricky napájený, použili jsme k tomu zdroje VDD (pro 15 V) a VSS (pro -15 V). Poněvadž nejde v Multisimu nastavit, aby jeden z těchto typů zdrojů měl dvě a více hodnot, tak proto jsou použity právě tyto dva rozdílné druhy elektrických stejnosměrných zdrojů [5]. Jako zdroj vstupního signálu jsme použili funkční generátor. Právě k němu jsme připojili jeden z kanálů osciloskopu, čímž jsme získali grafický průběh vstupního signálu. Druhý kanál osciloskopu jsme připojili na výstupní svorku operačního zesilovače, čímž jsme získali výstupní grafický průběh obvodu. Aby se tyto dva průběhy barevně odlišili na obrazovce osciloskopu, obarvili jsme jeden z vodičů odlišnou barvou. Tuto nastavenou barvu bude mít poté výstupní průběh operačního zesilovače na osciloskopu.

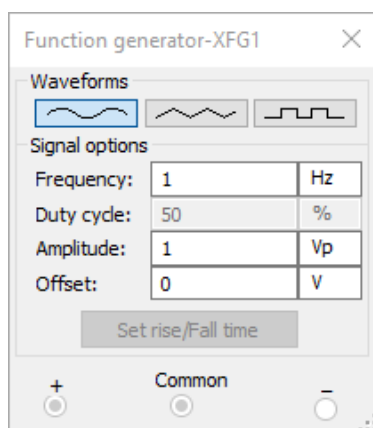
Níže zobrazené průběhy osciloskopu zobrazují vždy červený vstupní signál a zelený výstupní signál. Z hodnoty odečtené osciloskopem získáme výstupní napětí (pro invertující a neinvertující zapojení operačního zesilovače), popřípadě tvar průběhu výstupního signálu (pro integrační a derivační zapojení operačního zesilovače). Z obrázku nastavení funkčního generátoru jsou patrné parametry vstupního signálu.

3.3.1 INVERTUJÍCÍ ZAPOJENÍ OPERAČNÍHO ZESILOVAČE

Elektronický obvod jsme zapojili přesně podle návrhu zapojení invertujícího zapojení operačního zesilovače (obrázek 1) a nastavili jsme vstupní signál přesně podle přiloženého zadání experimentu. Níže můžeme vidět průběh vstupního a výstupního napětí obvodu (obrázek 5) a parametry vstupního signálu (obrázek 6).



Obrázek 5 Průběh osciloskopu inv. zapojení OZ Zdroj: vlastní.



Obrázek 6 Funkční generátor při inv. zapojení OZ Zdroj: vlastní.

Z nastavení funkčního generátoru vidíme, že vstupní signál $U_1 = 1 \text{ V}$. Ze schématu zapojení (obrázek 1) je patrné, že rezistor R_1 má velikost $R_1 = 1 \text{ k}\Omega$ a zpětnovazební rezistor R_2 má velikost $R_2 = 20 \text{ k}\Omega$. Dosazením do vzorečku spočítáme velikost výstupního napětí [2]:

$$U_2 = -\left(\frac{R_2}{R_1}\right) * U_1$$

$$U_2 = -\left(\frac{10000}{1000}\right) * 1 = -10 \text{ V}$$

Porovnáme-li vypočtenou hodnotu s průběhem na osciloskopu, tak vidíme, že se hodnota takřka shoduje – bohužel zde došlo k nepřesnosti při odečítání velikosti výstupního napětí kurzorem, který se pohybuje po pevně určených krocích a vždy tento krok vycházel kolem maximálního napětí (velikosti amplitudy signálu).

Důkaz, že je tato naměřená hodnota správná demonstrujeme vztahem pro výpočet výstupního napětí invertujícího zapojení operačního zesilovače:

$$U_2 = -\left(\frac{R_2}{R_1}\right) * U_1$$

$$U_2 = A_U * U_1$$

Z toho je odvozen vztah pro výpočet zesílení:

$$A_U = -\frac{R_2}{R_1}$$

$$A_U = -\frac{10000}{1000} = -10$$

Obvod bude tedy správně fungovat, pakliže výstupní napětí bude rovno desetinásobku vstupního napětí a bude otočena jeho polarita:

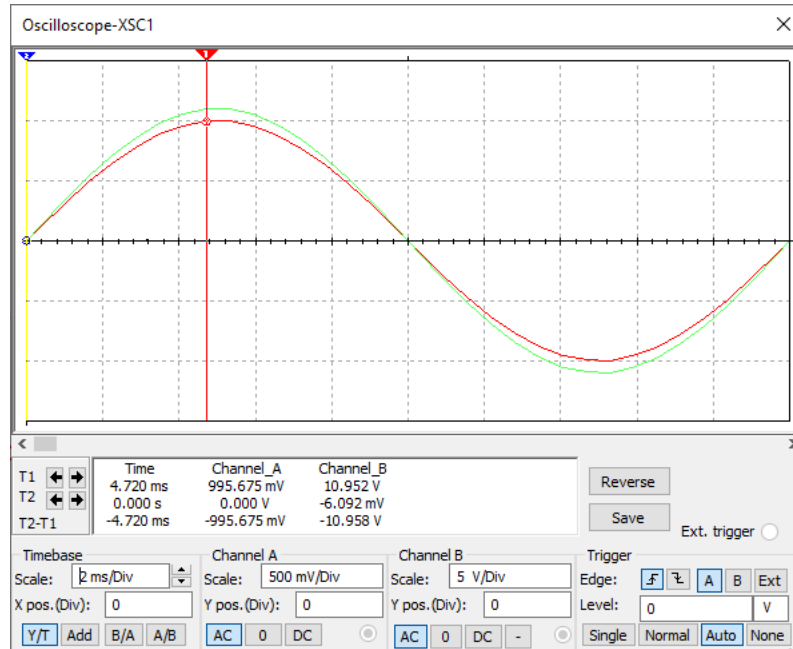
$$U_2 = A_U * U_1$$

$$U_2 = -10 * 0,998 = -9,98 \text{ V}$$

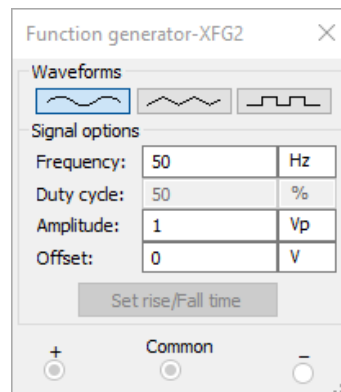
Zjistíme tak, že se naměřené hodnoty z průběhu výstupního signálu na osciloskopu shodují s hodnotami vypočtenými.

3.3.2 NEINVERTUJÍCÍ ZAPOJENÍ OPERAČNÍHO ZESILOVAČE

Obvod jsme zapojili přesně podle návrhu neinvertujícího zapojení operačního zesilovače (obrázek 2). Níže (obrázek 7) můžeme vidět průběh vstupního (červený průběh) a výstupního napětí (zelený průběh) a parametry vstupního signálu (obrázek 8).



Obrázek 7 Průběh na osciloskopu neinv. zapojení OZ. Zdroj: vlastní.



Obrázek 8 Funkční generátor při neinv. zapojení OZ. Zdroj: vlastní.

Ze schématu zapojení (obrázek 2) je patrné, že rezistor $R_1 = 1 \text{ k}\Omega$ a zpětnovazební rezistor $R_2 = 10 \text{ k}\Omega$. Z nastavení funkčního generátoru (obrázek 8) coby zdroje vstupního signálu je patrné, že vstupní napětí $U_1 = 1 \text{ V}$. Dosazením do vzorečku vypočítáme velikost výstupního napětí U_2 :

$$U_2 = \left(1 + \frac{R_2}{R_1}\right) * U_1$$

$$U_2 = \left(1 + \frac{10000}{1000}\right) * 1 = 11 \text{ V}$$

Zde nastává stejný problém, jako u invertujícího zapojení operačního zesilovače a to ten, že odečet hodnot kurzorem na osciloskopu je nepřesný vlivem pevně nastavených kroků, ve kterých lze sondami pohybovat. Pro ověření musíme zjistit zesílení operačního zesilovače. Budeme vycházet ze vztahu pro výpočet výstupního napětí:

$$U_2 = A_u * U_1$$

$$U_2 = \left(1 + \frac{R_2}{R_1}\right) * U_1$$

Z tohoto vztahu lze odvodit výpočet zesílení:

$$A_U = \left(1 + \frac{R_2}{R_1}\right)$$

$$A_U = \left(1 + \frac{10000}{1000}\right) = 11$$

Z toho lze vyvodit, že obvod bude správně fungovat, pakliže jeho výstupní napětí bude jedenáctinásobkem vstupního napětí.

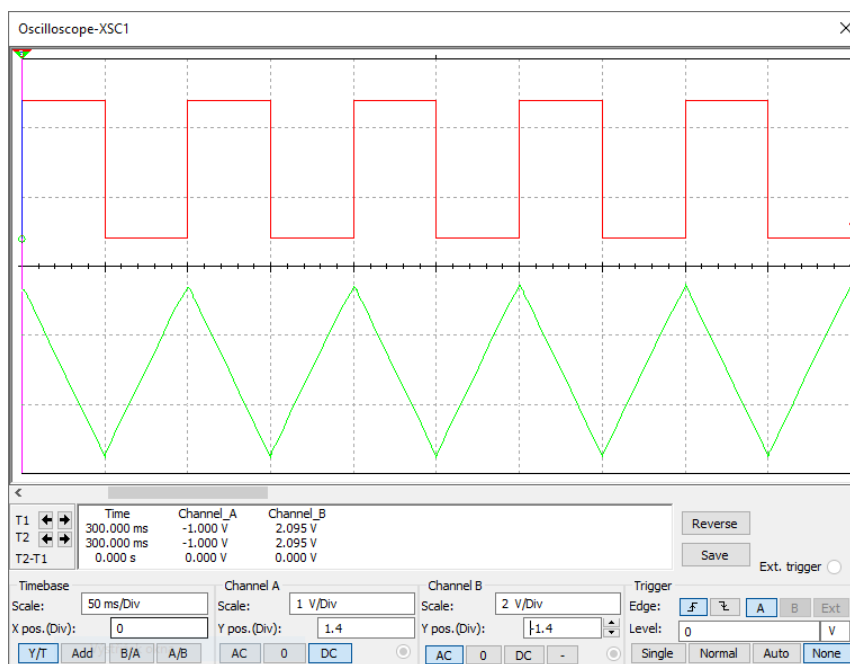
$$U_2 = A_u * U_1$$

$$U_2 = 11 * 995,675 * 10^{-3} = 10,952 \text{ V}$$

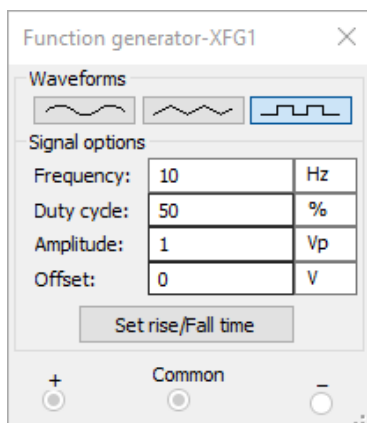
Tato vypočtená hodnota se shoduje s hodnotou odečtenou z průběhu výstupního signálu na osciloskopu.

3.3.3 INTEGRAČNÍ ZAPOJENÍ OPERAČNÍHO ZESILOVAČE

Obvod jsme zapojili přesně podle schématu zapojení (obr. 3). Hodnoty vstupního signálu jsme zvolili přesně podle zadání experimentu. Průběh vstupního signálu (červený průběh) a průběh výstupního signálu (zelený průběh) je zobrazen na obrázku 9. Hodnoty vstupního signálu jsou zobrazeny na obrázku 10.



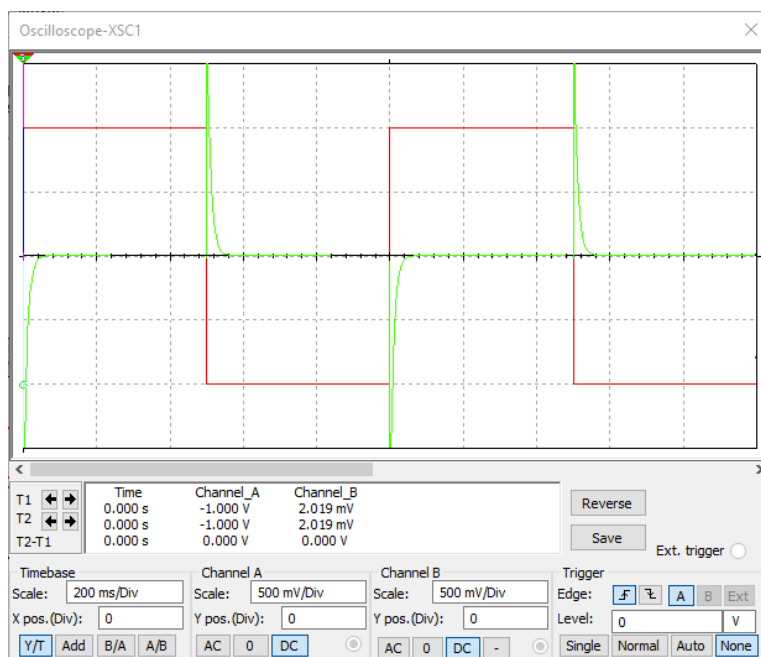
Obrázek 9 Průběh na osciloskopu při zapojení OZ jako inverzní integrátor. Zdroj: vlastní.



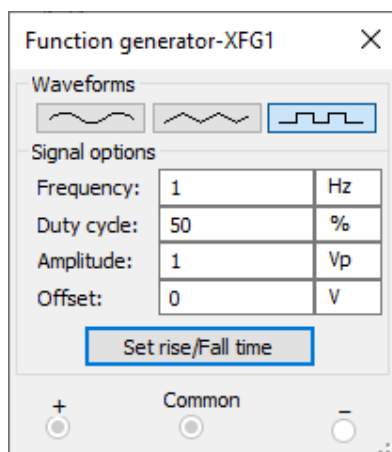
Obrázek 10 Nastavení funkčního generátoru při inverzním integračním zapojení OZ. Zdroj: vlastní.

3.3.4 DERIVAČNÍ ZAPOJENÍ OPERAČNÍHO ZESILOVAČE

Obvod jsme zapojili přesně podle schématu zapojení (obr. 4). Parametry vstupního signálu jsme zvolili podle zadání experimentu. Průběh vstupního signálu (červený průběh) a průběh výstupního signálu (zelený průběh) je zobrazen na obrázku 11. Hodnoty vstupního signálu jsou zobrazeny na obrázku 12.



Obrázek 11 Průběh na osciloskopu při derivačním zapojení OZ. Zdroj: vlastní.



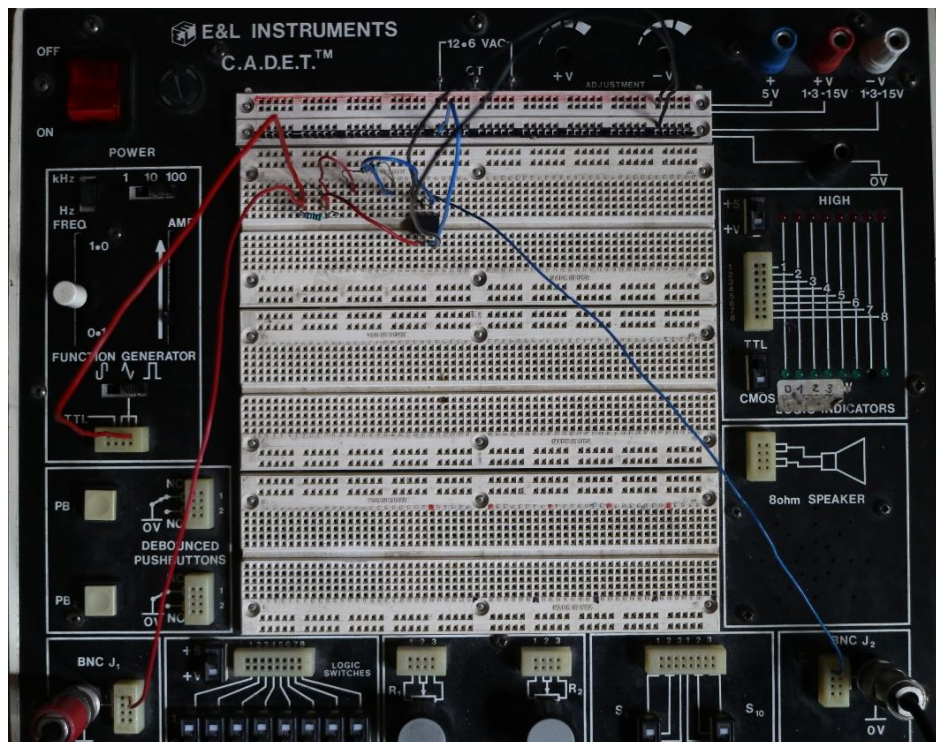
Obrázek 12 Nastavení funkčního generátoru při derivačním zapojení OZ. Zdroj: vlastní.

3.4 UKÁZKA MĚŘENÍ V REÁLNÉ LABORATOŘI

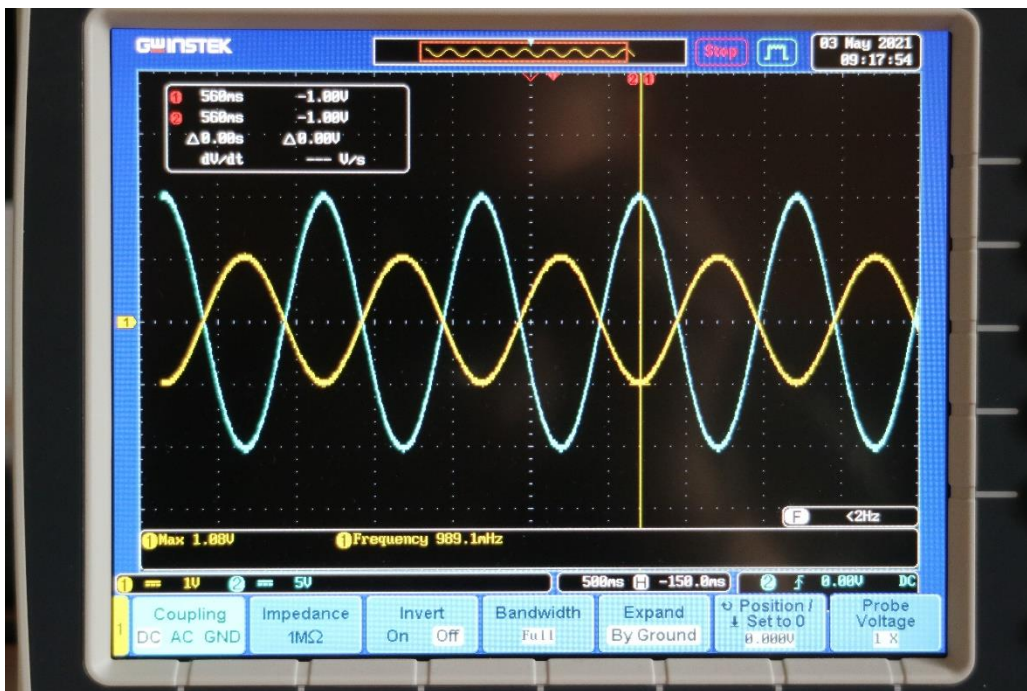
Obvod jsme zapojovali na stavebnici E&L Instruments C.A.D.E.T. Digital electronic trainer. Všechny zapojení obvodu jsme provedli přesně podle zadání experimentu na nepájivé pole stavebnice. Pro vstupní signál jsme použili funkční generátor. Pro napájení operačního zesilovače LM741H jsme použili symetrické napájení. Vstupní a výstupní signál jsme připojili na konektory BNC, které jsme poté připojili k osciloskopu GW Instek GDS-2072A. Samotný popis elektronické stavebnice E&L Instruments C.A.D.E.T. i popis osciloskopu GW Instek GDS-2072A je přiložený k zadání experimentu, kde jsou popsány všechny jeho funkce potřebné k plnění tomuto experimentu.

3.4.1 INVERTUJÍCÍ ZAPOJENÍ OPERAČNÍHO ZESILOVAČE

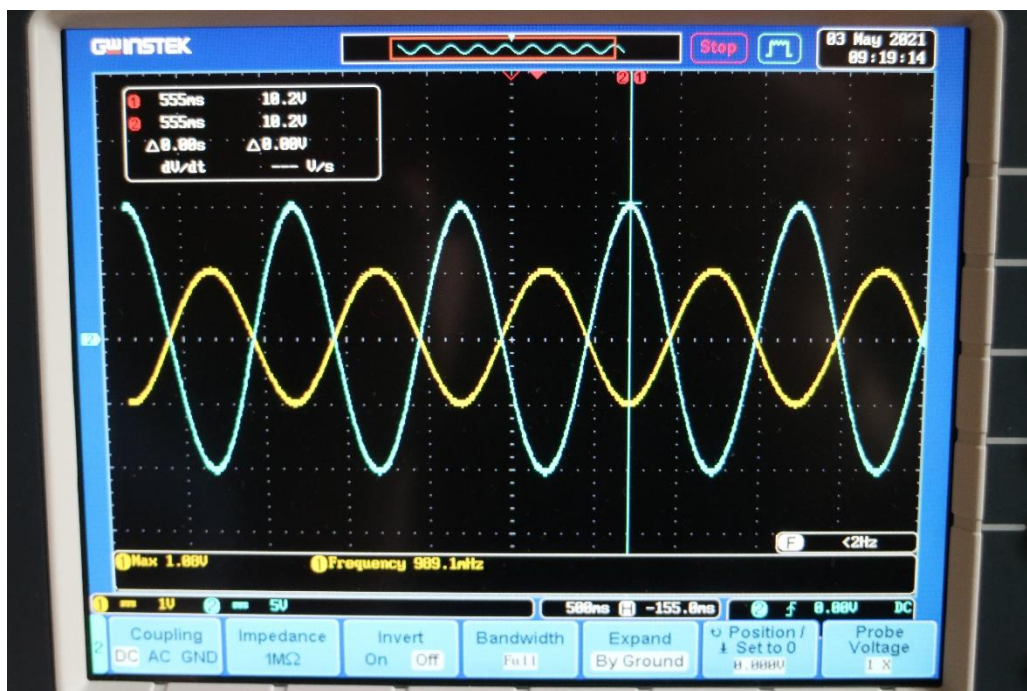
Obvod jsme zapojili přesně podle schématu zapojení (obr. 1). Na funkčním generátoru jsme nastavili parametry signálu tak, aby odpovídaly zadání experimentu. Na obrázku 13 je zdokumentováno invertující zapojení operačního zesilovače. Na obrázku 14 je zobrazen průběh osciloskopu, kde je změřena amplituda vstupního signálu (žlutý průběh). Na obrázku 15 je změřená velikost amplitudy výstupního signálu operačního zesilovače (modrý průběh).



Obrázek 13 Invertující zapojení OZ zapojené na elektronické stavebnici C.A.D.E.T. Zdroj: vlastní.



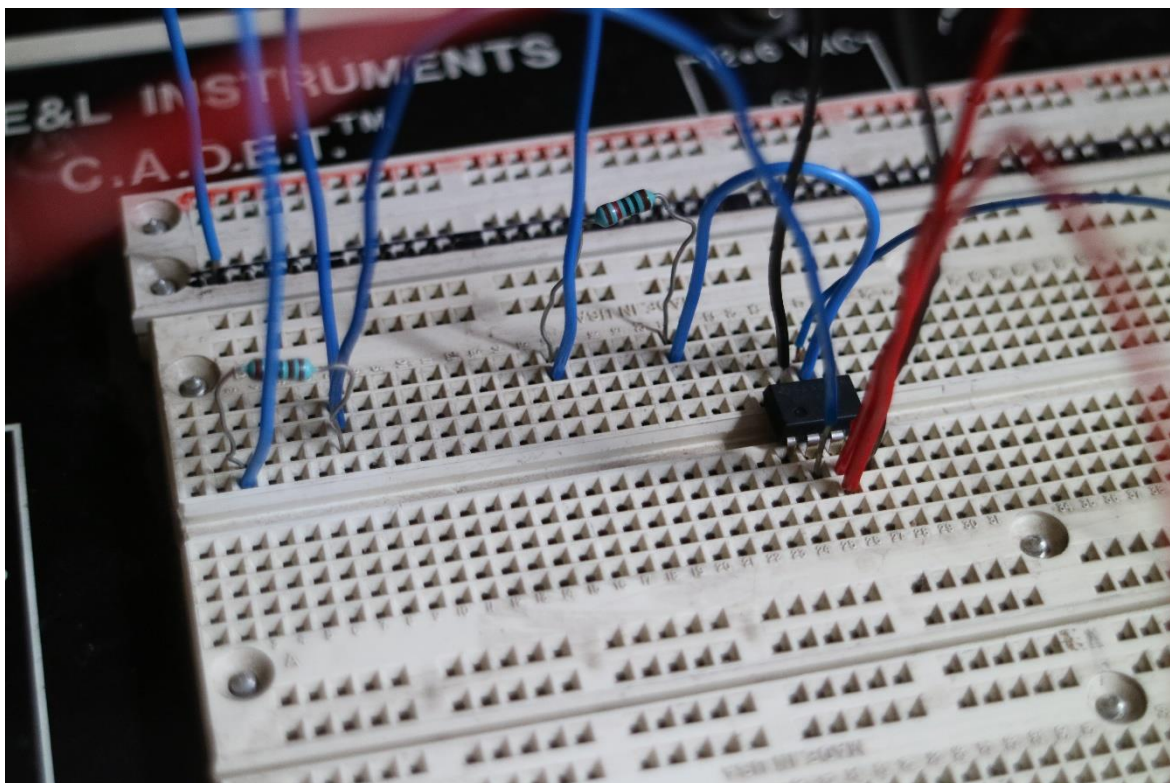
Obrázek 14 Inv. zapojení OZ – měřený vstupní signál. Zdroj: vlastní.



Obrázek 15 Inv. zapojení OZ – měřený výstupní signál. Zdroj: vlastní.

3.4.2 NEINVERTUJÍCÍ ZAPOJENÍ OPERAČNÍHO ZESILOVAČE

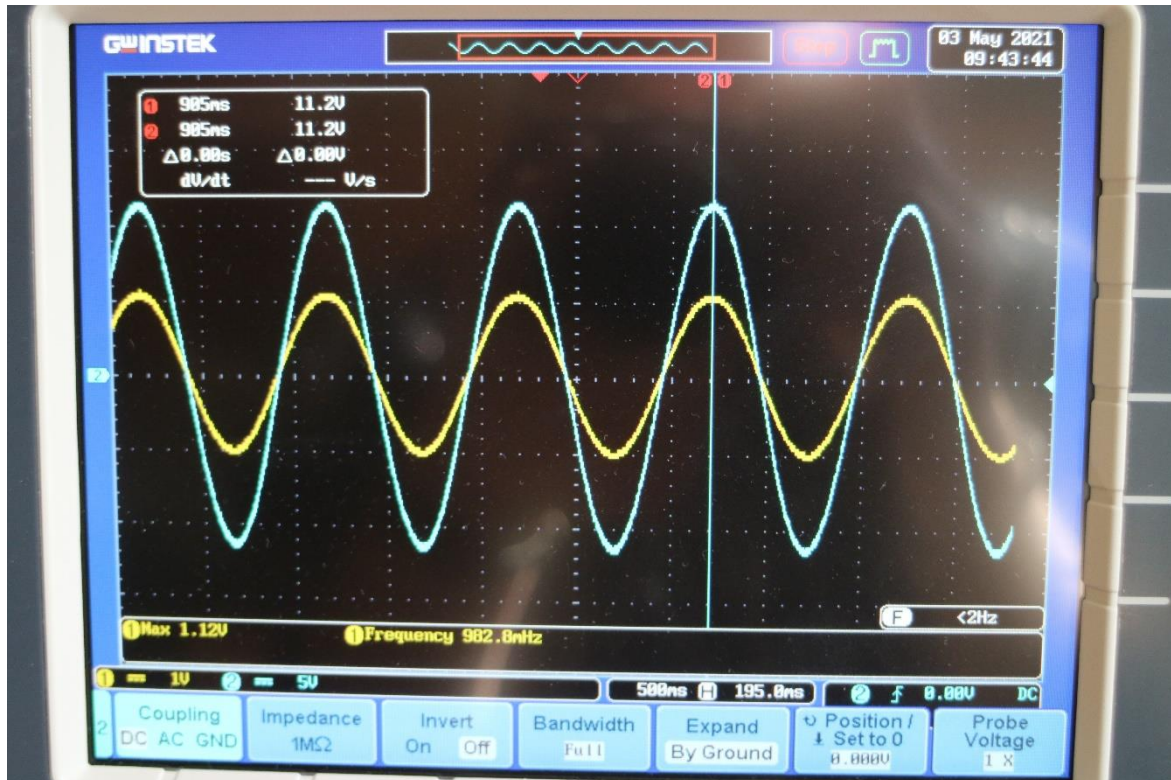
Obvod jsme zapojili přesně podle schématu zapojení (obr. 2). Na funkčním generátoru jsme nastavili parametry signálu podle přiloženého zadání experimentu. Na obrázku 16 je zdokumentováno neinvertující zapojení operačního zesilovače. Na obrázku 17 je zobrazen průběh osciloskopu, kde je změřena amplituda vstupního signálu (žlutý průběh). Na obrázku 18 je změřená velikost amplitudy výstupního signálu operačního zesilovače (modrý průběh).



Obrázek 16 Neinvertující zapojení OZ zapojené na elektronické stavebnici C.A.D.E.T. Zdroj: vlastní.



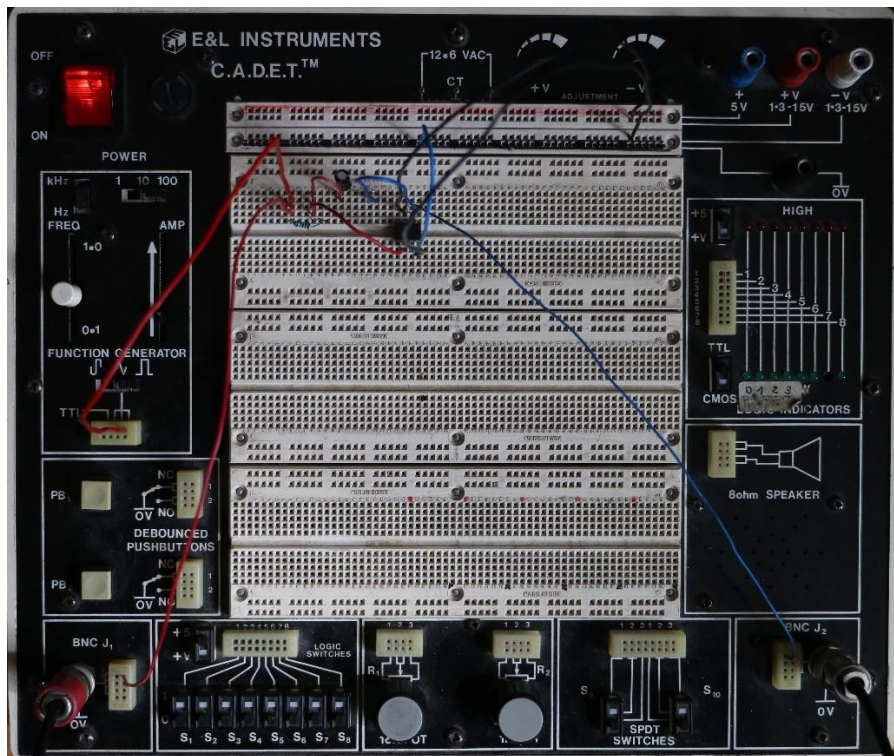
Obrázek 17 Neinv. zapojení OZ – měřený výstupní signál. Zdroj: vlastní.



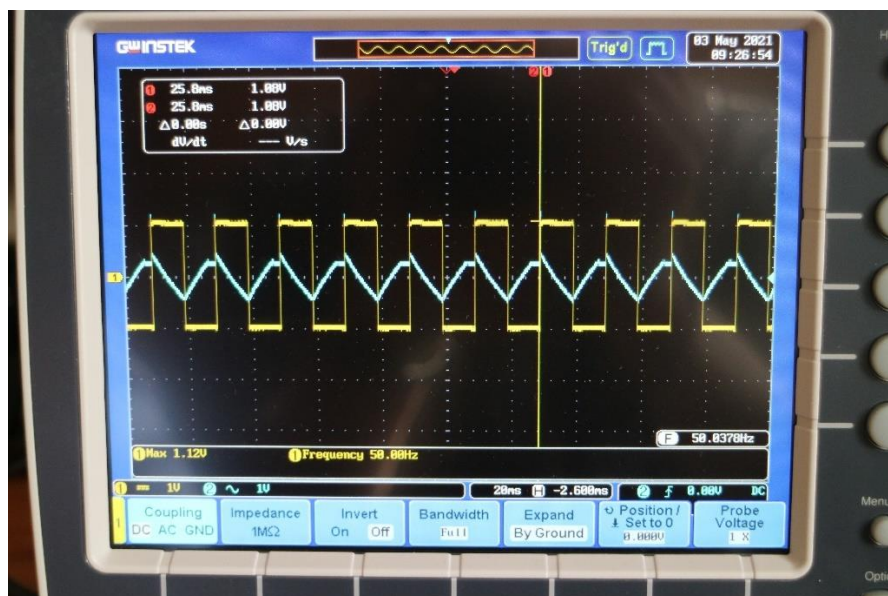
Obrázek 18 Neinv. zapojení OZ – měřený výstupní signál. Zdroj: vlastní.

3.4.3 INTEGRAČNÍ ZAPOJENÍ OPERAČNÍHO ZESILOVAČE

Obvod jsme zapojili přesně podle schématu zapojení (obr. 3). Na funkčním generátoru jsme nastavili parametry signálu tak, aby odpovídaly zadání experimentu. Na obrázku 19 je zdokumentováno integrační zapojení operačního zesilovače. Na obrázku 20 je zobrazen průběh osciloskopu, kde je hezky viditelný tvar vstupního signálu (žlutý průběh) a výstupního signálu (modrý průběh).



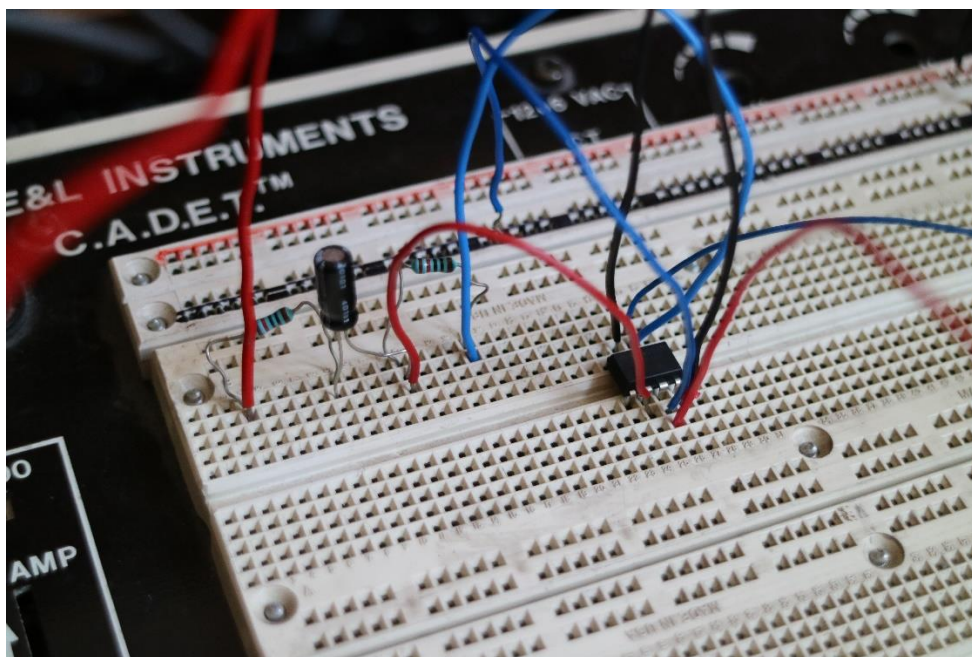
Obrázek 19 Integrační zapojení OZ zapojené na elektronické stavebnici C.A.D.E.T. Zdroj: vlastní.



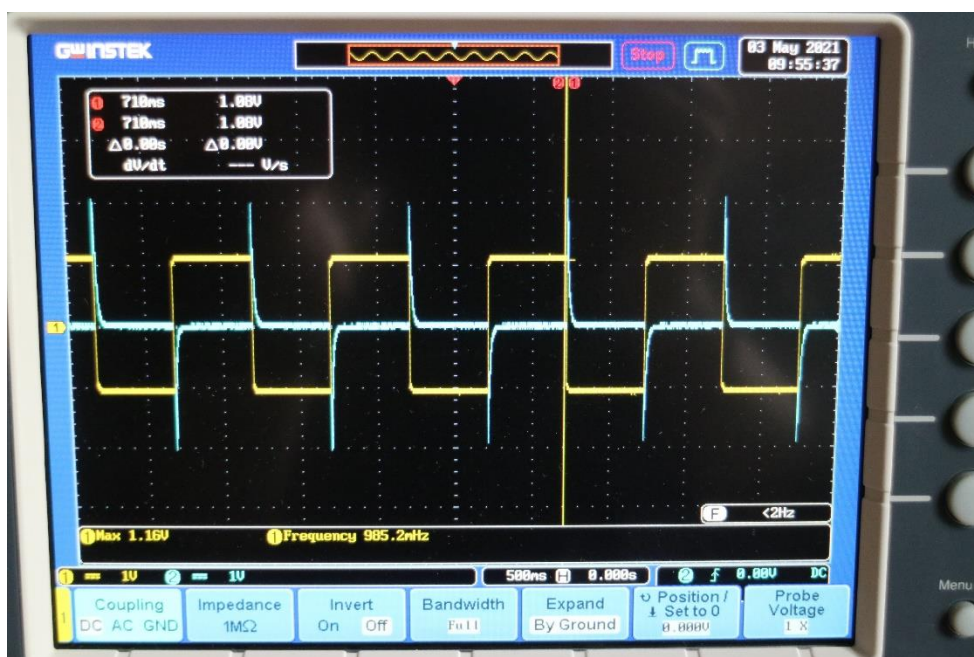
Obrázek 20 Průběh na osciloskopu při integračním zapojení OZ. Zdroj: vlastní.

3.4.4 DERIVAČNÍ ZAPOJENÍ OPERAČNÍHO ZESILOVAČE

Obvod jsme zapojili přesně podle schématu zapojení (obr. 4). Na funkčním generátoru jsme nastavili parametry signálu podle přiloženého zadání experimentu. Na obrázku 22 je zdokumentováno derivační zapojení operačního zesilovače. Na obrázku 23 je zobrazen průběh osciloskopu, kde je zachycen tvar vstupního signálu (žlutý průběh) a výstupního signálu (modrý průběh).



Obrázek 21 Derivační zapojení OZ zapojené na elektronické stavebnici C.A.D.E.T. Zdroj: vlastní.



Obrázek 22 Průběh na osciloskopu při derivačním zapojení OZ. Zdroj: vlastní.

3.5 VÝSLEDKY MĚŘENÍ VE VIRTUÁLNÍ A V REÁLNÉ LABORATOŘI

Vypočítané a naměřené hodnoty z virtuální i reálné laboratoře jsme zaznamenali do tabulky 1. V tabulce jsou zaznamenány pouze invertující a neinvertující zapojení operačního zesilovače, protože pro ostatní zapojení – integrační a derivační – se velikost výstupního napětí v tomto experimentu nepočítá ani neměří, protože studenti tohoto předmětu se na fakultě pedagogické neučili integrovat, ani derivovat – zajímá nás tedy pouze tvar výstupního signálu.

Tabulka 1 Výsledky měření zapojení OZ

	Vypočítaná hodnota U_2	Naměřená hodnota U_2 z virtuální laboratoře	Naměřená hodnota U_2 z reálné laboratoře
Invertující zapojení OZ	10 V	9,98 V	10,2 V
Neinvertující zapojení OZ	11 V	10,952 V	11,2 V

Z tabulky 1 můžeme vyčíst, že naměřené hodnoty výstupního napětí zesilovače se takřka shodují s těmi teoretickými – vypočtenými. V kapitolách 3.3.1 a 3.3.2 popisujeme, kde vznikla odchylka od vypočtených hodnot – kurzor pro odečtení hodnot z obrazovky osciloskopu se pohybuje po předem nastavených krocích, takže se při odečítání kurzor nenacházel přesně v amplitudě signálu. Důkaz, že tomu tak opravdu je dokládáme početně v těchto kapitolách skrze výpočet zesílení – můžeme tedy vypočítané hodnoty a naměřené hodnoty považovat za shodné.

Jinak tomu je u naměřené hodnoty výstupního napětí v reálné laboratoři. Zde je v obou případech rozdíl 0,2 V. Tento rozdíl pravděpodobně vznikl odchylkou skutečných hodnot součástek oproti deklarovaným hodnotám vlivem výrobní tolerance, nebo možnému stáří součástek.

Výstupní signál integračního zapojení operačního zesilovače ve virtuální laboratoři (obr. 9) se tvarem shoduje s teoretickým průběhem [2] – tedy při integraci vstupního obdélníkového signálu vzniká na výstupu operačního zesilovače trojúhelníkový průběh. Tohoto tvaru jsme docílili i v reálné laboratoři (obr. 20), avšak trojúhelníkový průběh nemá

tak dokonalý tvar, na což může mít vliv opět tolerance parametrů použitých součástek, popřípadě jejich opotřebení.

Stejného úspěchu jsme docílili i při derivačním zapojení operačního zesilovače, kde se tvar výstupního signálu operačního zesilovače z virtuální elektronické laboratoře (obr. 11), i tvar výstupního signálu operačního zesilovače z reálné laboratoře (obr. 22) shodují s teoretickým průběhem [2].

4 CVIČENÍ 2 – LOGICKÉ ČLENY

V tomto cvičení se studenti seznámí s vybranými logickými členy. Cílem je změřit jednotlivé logické členy pro všechny kombinace vstupních proměnných a výsledek zaznamenat do pravdivostních tabulek.

4.1 ZADÁNÍ

Pro úspěšné zhotovení protokolu vypracujte následující body:

1. Ověřte chování těchto logických členů pro všechny kombinace vstupních proměnných:
 - a) AND (7408),
 - b) OR (7432),
 - c) NAND (7400),
 - d) XOR (7486),
 - e) NOR (7428),
 - f) NOT (7404).
2. Nakreslete schéma zapojení.
3. Zapište pravdivostní tabulky jednotlivých logických členů a ověřte správnost naměřených hodnot.

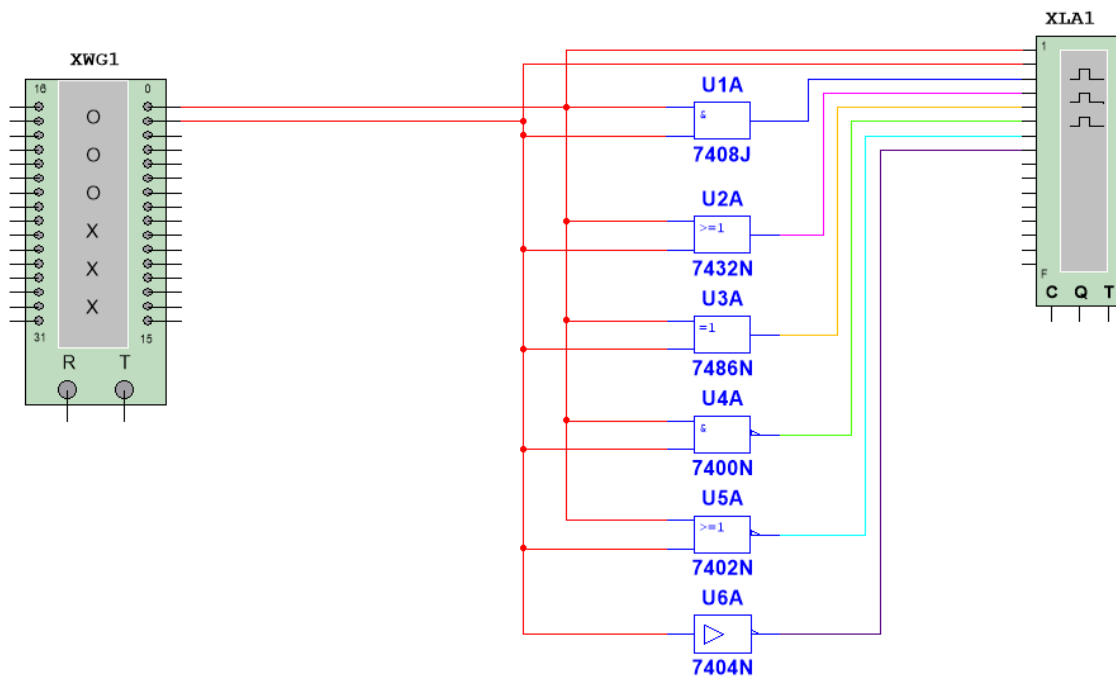
4.2 NÁVRH ZAPOJENÍ

Pro měření logických členů ve virtuální elektronické laboratoři jsme využili generátoru slov a logického analyzátoru. Tento návrh zapojení nám umožní měřit všechny logické členy najednou, na rozdíl od měření v reálné laboratoři, kde jsme měřili pro přehlednost každý logický člen zvlášť. Návrh zapojení pro měření logických členů je zobrazen na obrázku 23.

Měřené součástky jsme volili podle toho, jaké integrované obvody jsou dostupné ve školní laboratoři. Jednotlivé typy zvolených integrovaných obvodů jsou vypsány v tabulce 2.

Tabulka 2 Typy integrovaných obvodů pro dané logické členy

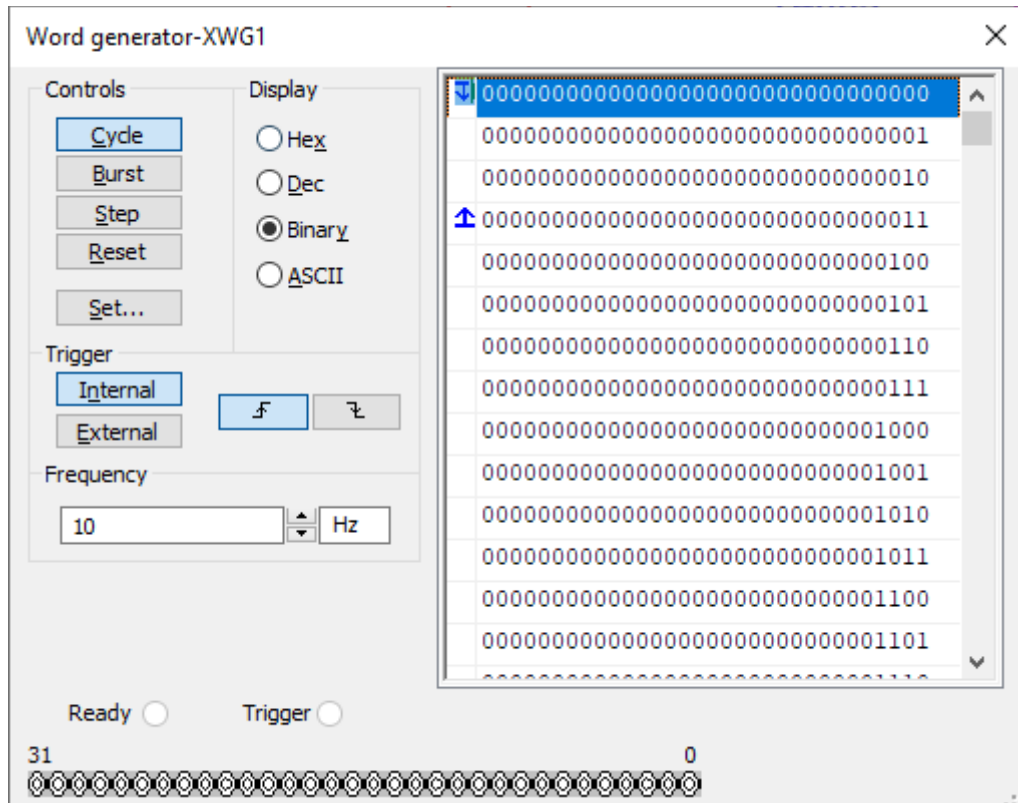
Logický člen	Integrovaný obvod
AND	7408
OR	7432
NAND	7400
XOR	7486
NOR	7428
NOT	7404



Obrázek 23 Návrh zapojení logických členů. Zdroj: vlastní.

4.3 UKÁZKA MĚŘENÍ VE VIRTUÁLNÍ LABORATOŘI

Nejprve jsme umístili generátor slov. Nastavili jsme jej jako Up Counter a nastavili jsme finální pozici za 4. slovo tak, aby vznikly všechny čtyři kombinace dvoubitového datového slova. Frekvenci jsme zvolili 10 Hz. Podrobný popis nastavování generátoru slov je popsán v příložených podkladech pro e-kurz. Nastavení generátoru slov je zobrazeno na obrázku 24.

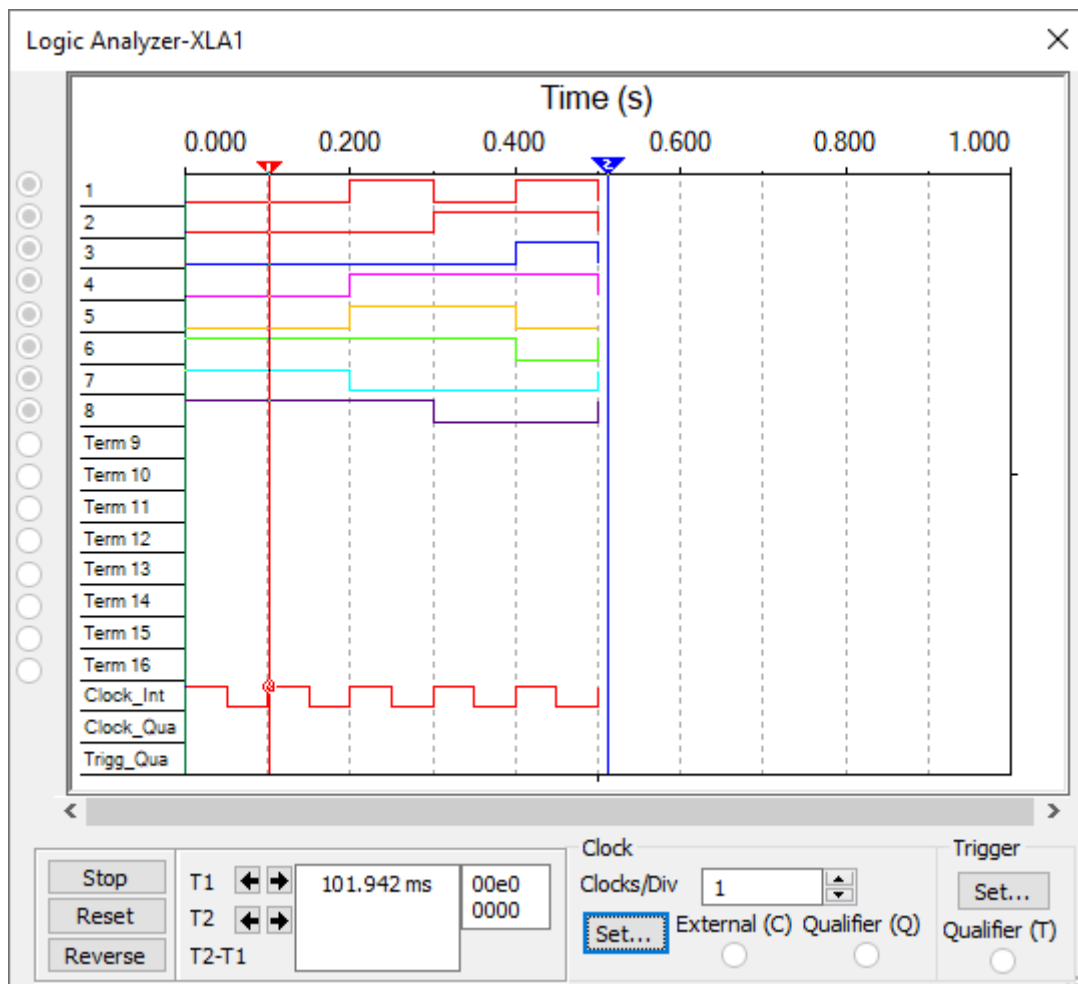


Obrázek 24 Nastavení generátoru slov. Zdroj: Vlastní.

V dalším kroku jsme umístili logické členy: 7408 (AND), 7432 (OR), 7486 (XOR), 7400 (NAND), 7402, 7428 (NOR) a 7404 (NOT) a každý připojil ke generátoru datových slov. Jelikož pracujeme s dvoubitovými datovými slovy, tak jsme připojili logické členy k prvním dvěma výstupům generátoru slov.

Výstupy logických funkcí jsme připojili ke vstupům logického analyzátoru. Pro lepší přehlednost jsme obarvili tyto vodiče různými barvami, které odpovídají barvám průběhu na panelu logického analyzátoru. Na logickém analyzátoru jsme nastavili interní hodiny na 10 Hz, aby se průběhy správně zobrazovaly. Podrobný popis nastavování logického analyzátoru je popsán v příložených podkladech pro e-kurz.

Výsledné naměřené průběhy na panelu logického analyzátoru jsou na obrázku 25. Kurzory jsme vyznačili rozsah pro všechny čtyři kombinace dvoubitového vstupního slova. Kombinace vstupního datového slova jsou zachyceny v průběhu 1 a 2. Ostatní průběhy náleží integrovaným obvodům v pořadí, jako je uvedeno v zadání (průběh 3 náleží logické funkci AND...).



Obrázek 25 Výsledné průběhy logického analyzátoru. Zdroj: Vlastní.

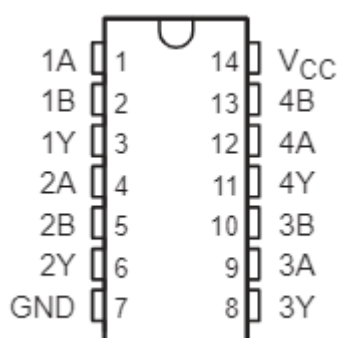
4.4 UKÁZKA MĚŘENÍ V REÁLNÉ LABORATOŘI

Pro realizaci experimentu jsme využili stavebnici E&L Instruments C.A.D.E.T. Digital electronic trainer. Nejprve jsme chtěli obvod zapojit podle obrázku 23, ale usoudili jsme, že snazší a přehlednější bude měřit každý integrovaný obvod zvlášť – ušetří se tím nezanedbatelné množství vodičů.

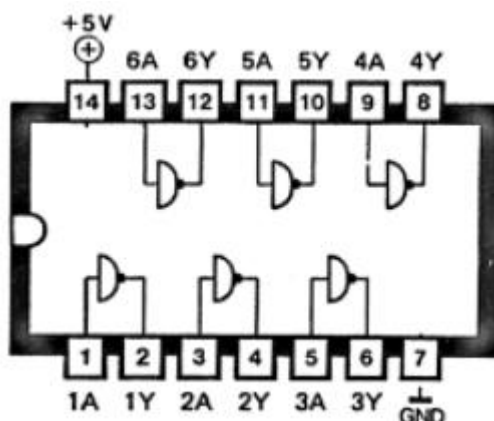
Pro vstupní kombinaci datových slov jsme využili logické přepínače S7 a S8, které spínají stejnosměrný 5 V zdroj – tedy log. 1 [4]. Spínače jsme propojili se vstupy integrovaného obvodu. Výstup integrovaného obvodu jsme spojili s logickým indikátorem L1 (pro názornější zobrazení jsme na ně připojili i vstupní kombinaci datového slova: L7 a L8).

V poslední řadě každý integrovaný obvod jsme připojili k napájení.

Každý zadaný integrovaný obvod obsahuje celkem čtyři dvouvstupové logické funkce (vstupy A a B a výstup Y) (obr. 26) [6], tedy s výjimkou integrovaného obvodu 7404 (NOT), který obsahuje šest jednovstupových negací NOT. Vnitřní zapojení integrovaného obvodu 7404 je na obrázku 27 [7].

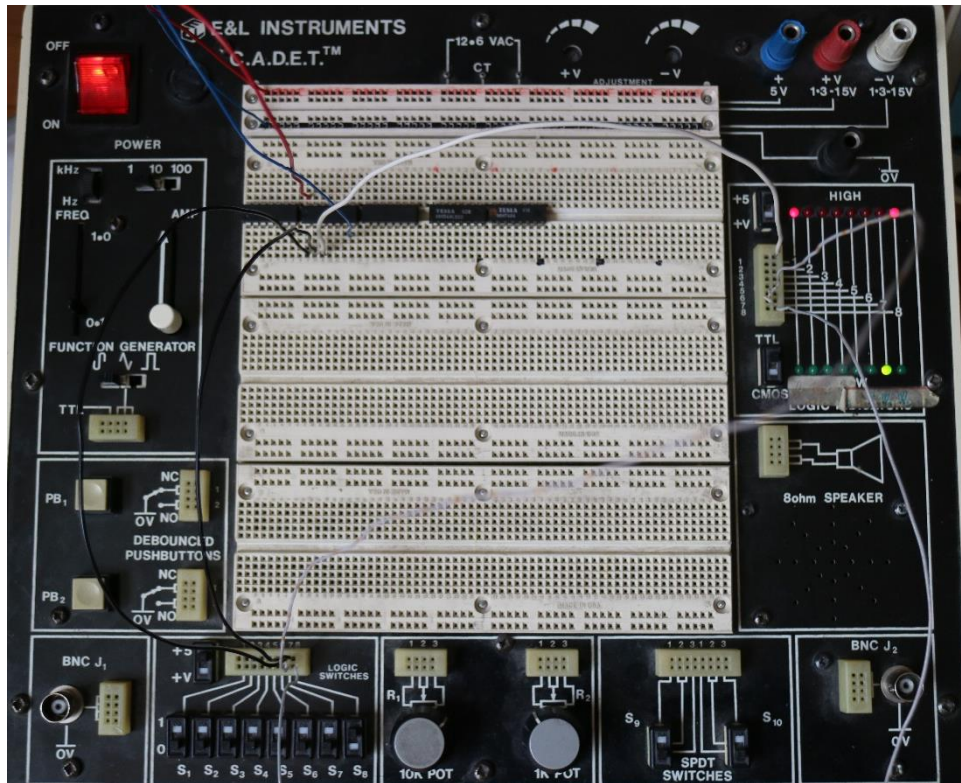


Obrázek 26 Popis pinů integrovaného obvodu AND, OR, NAND, XOR, NOR. [6].

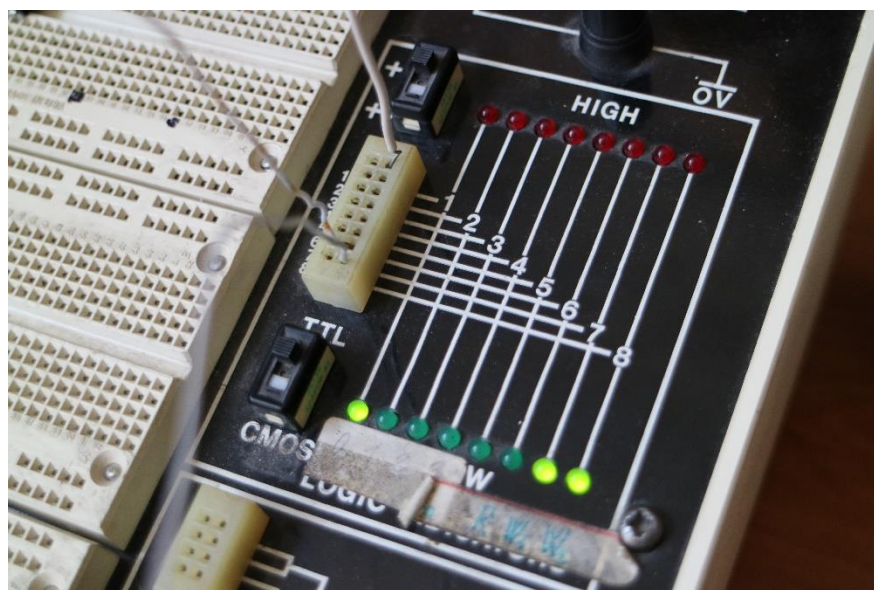


Obrázek 27 Vnitřní zapojení integrovaného obvodu 7404 (NOT). [7].

Jak bylo již výše zmíněno, měřili jsme každý integrovaný obvod zvlášť. Pro úsporu rozsahu této práce pro příklad uvedeme měření logické funkce OR (IO 7432). Na obrázku 28 je vyfoceno celé zapojení integrovaného obvodu 7432. Z obrázku je patrné, že pro vstupní datové slovo 01 je na výstupu integrovaného obvodu log. 1. V jediném případě se výstupní hodnota změnila na log. 0 a to pro vstupní datové slovo 00 (obr. 29).



Obrázek 28 Zapojení integrovaného obvodu 7432 (OR). Zdroj: Vlastní.



Obrázek 29 Měření IO 7432 pro vstupní kombinaci 00. Zdroj: Vlastní.

4.5 VÝSLEDKY MĚŘENÍ VE VIRTUÁLNÍ A V REÁLNÉ LABORATOŘI

Následující pravdivostní tabulka (tab. 3) je čerpána z knihy Elektronika III, kde na straně 17 až 23 je popsáno chování jednotlivých logických funkcí, včetně jejich pravdivostních tabulek [8].

Tabulka 3 Pravdivostní tabulka logických členů – teoretická

A	B	AND	OR	NAND	XOR	NOR	NOT A
0	0	0	0	1	0	1	1
0	1	0	1	1	1	0	1
1	0	0	1	1	1	0	0
1	1	1	1	0	0	0	0

Z výstupu logického analyzátoru (obr. 25) a z naměřených hodnot v reálné laboratoři jsme pro lepší přehlednost vytvořili pravdivostní tabulku (tab. 4).

Tabulka 4 Pravdivostní tabulka logických členů – virtuální laboratoř

		VEL						FYS				
A	B	AND	OR	NAND	XOR	NOR	NOT A	AND	OR	NAND	XOR	NOT A
0	0	0	0	1	0	1	1	0	0	1	0	1
0	1	0	1	1	1	0	1	0	1	1	1	1
1	0	0	1	1	1	0	0	0	1	1	1	0
1	1	1	1	0	0	0	0	1	1	0	0	0

Při měření v reálné laboratoři jsme bohužel narazili na značný problém a to ten, že integrovaný obvod 7428 (NOR) chybí – proto musel být z měření vynechán.

Při porovnání tabulky 4 s tabulkou 3 zjistíme, že naměřené hodnoty z virtuální i reálné laboratoře se shodují s hodnotami teoretickými.

5 CVIČENÍ 3 – OSCILÁTOR

V tomto cvičení se žáci seznámí s funkcí oscilátoru s Wienovým článkem. Cílem cvičení je realizovat zapojení oscilátoru, změřit a graficky znázornit jeho výstupní průběh.

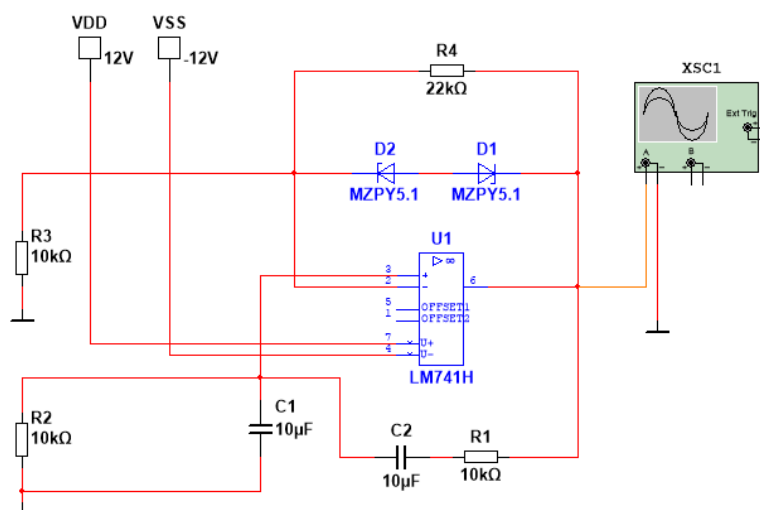
5.1 ZADÁNÍ

Pro úspěšné zhotovení protokolu vypracujte následující body:

1. Definujte obecné podmínky pro vznik a udržení oscilací v elektrickém obvodu.
2. Odvoďte amplitudovou i fázovou podmínku pro vznik oscilací pro zapojení oscilátoru s Wienovým článkem ve zpětné vazbě.
3. Obvod zapojte podle schématu zapojení (obr. 14) a zobrazte na osciloskopu výstupní signál.
4. Zjistěte frekvenci výstupního signálu a porovnejte ji s vypočtenou hodnotou $\left(f = \frac{1}{2\pi RC}\right)$

5.2 NÁVRH ZAPOJENÍ

Schéma zapojení oscilátoru s Wienovým článkem ve zpětné vazbě můžeme naléznout v knize Analogové elektronické systémy, kde na straně 97 až 98 je popsána funkce tohoto oscilátoru [2]. Při výběru součástek bylo přihlédnuto k součástkám, kterými disponuje laboratoř.



Obrázek 30 Schéma zapojení oscilátoru s Wienovým článkem. Zdroj: Vlastní.

5.3 PODMÍNKY PRO VZNIK A UDRŽENÍ OSCILACÍ

Obecné podmínky pro vznik a udržení oscilací jsou uvedeny v knize Elektronika I na straně 106 [9].

Amplitudová podmínka pro vznik oscilací:

$$\beta * A_U = 1$$

Fázová podmínka vzniku oscilací:

$$\varphi_A + \varphi_B = 0 + 2k\pi$$

5.3.1 AMPLITUDOVÁ A FÁZOVÁ PODMÍNKY PRO VZNIK A UDRŽENÍ OSCILACÍ PRO ZAPOJENÍ OSCILÁTORU S WIENOVÝM ČLÁNKEM VE ZPĚTNÉ VAZBĚ

Přenos Wienova článku je [2]:

$$F(j\omega) = \frac{1}{3 + j\omega RC + \frac{1}{j\omega RC}}$$

Fázová podmínka vzniku oscilací je dodržena, pakliže imaginární část přenosu Wienova článku bude rovna nule – toho docílíme pokud:

$$j\omega RC = -\frac{1}{j\omega RC}$$

$$\omega RC = \frac{1}{\omega RC}$$

$$\omega^2 = \frac{1}{R^2 C^2}$$

$$\omega = \frac{1}{RC}$$

Dosažením $\omega = 2\pi f$ získáme výpočet pro frekvenci, při které je splněna fázová podmínka vzniku a udržení oscilací:

$$f_{osc} = \frac{1}{2\pi RC}$$

Při této frekvenci je reálná část napěťového přenosu Wienova článku $F(j\omega) = 1/3$.

Po upravení amplitudové podmínky pro vznik a udržení oscilací dosadíme získaný napěťový přenos (útlum) Wienova článku:

$$\beta * A_U = 1$$

$$A_U = \frac{1}{\beta}$$

$$A_U = \frac{1}{\frac{1}{3}} = 3$$

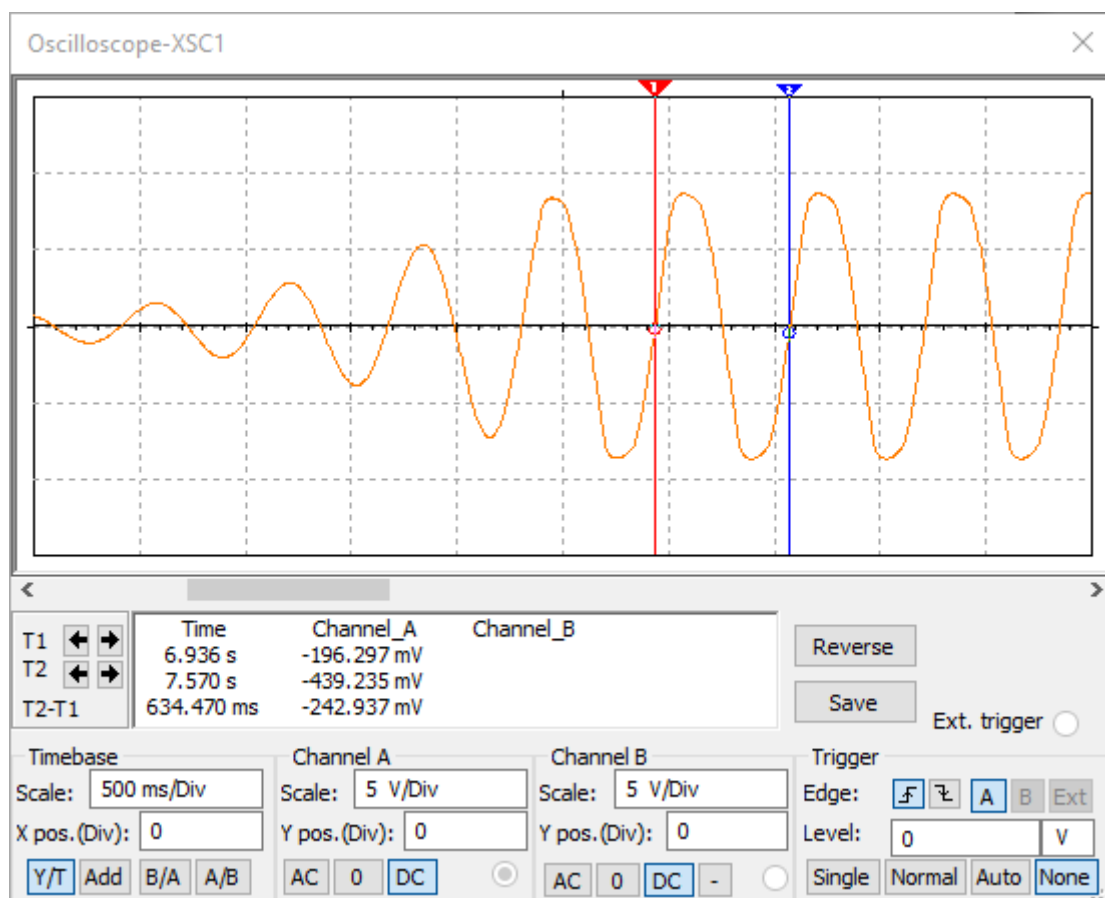
Z toho je patrná potřebná kompenzace neinvertujícího zapojení operačního zesilovače.

5.4 UKÁZKA MĚŘENÍ VE VIRTUÁLNÍ LABORATOŘI

Před začátkem simulace je třeba změnit některé parametry nastavení simulace Multisimu. Nejprve jsme nastavili počáteční stav simulace na nulu, aby možné malé napětí na kondenzátorech nerušilo rozkmit oscilátoru. Nastavíme je tak, že v hlavní nabídce vybereme kartu *Simulate* → *Analyses and simulation* → *Interactive simulation – Initial conditions: Set to zero*. Pro zrychlení simulace jsme ještě změnili dobu jednoho kroku – povolením Maximum time step (TMAX). Pro vzorový příklad jsme zvolili hodnotu TMAX = 0.005.

Pro oscilátor jsme použili operační zesilovač LM741H, který vyžaduje symetrické napájení. Jelikož Multisim neumožňuje použít jeden zdroj k symetrickému napájení, tak je třeba využít zdroj VSS (pro 15 V) a zdroj VDD (pro -15 V) [5]. Obvod jsme zapojili podle schématu zapojení (obr. 30).

Na obrázku 31 je zobrazen průběh oscilátoru zachycený na osciloskopu.



Obrázek 31 Průběh oscilátoru na osciloskopu. Zdroj: Vlastní.

5.5 PROBLÉMY PŘI REALIZACI ÚKOLU

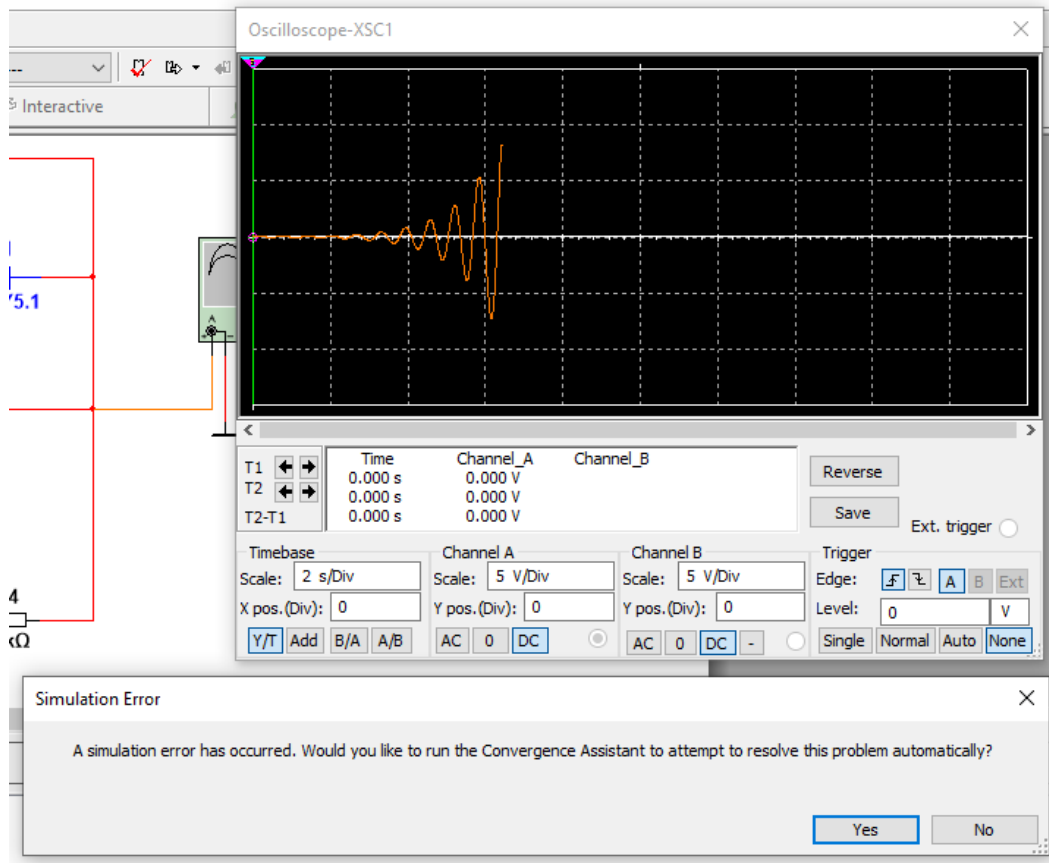
Při realizaci této úlohy jsme narazili na chybu v simulačním programu NI Multisim, která mi značně znepráhjmnla měření. Chyba spočívala v přerušení simulace – viz obrázek 22, na kterém je zobrazena chybová hláška a obrázek 23, na kterém je zachycena konzole s chybovou hláškou. Simulace se vždy zastavila v tomto čase průběhu a již nepokračovala dál. Simulace proběhla jen za podmínek, že soubor nebyl před tím uložený a když probíhalo první spuštění simulace.

Tento problém jsme se snažili vyřešit nejprve v nastavení, ale nenašli jsme žádné řešení.

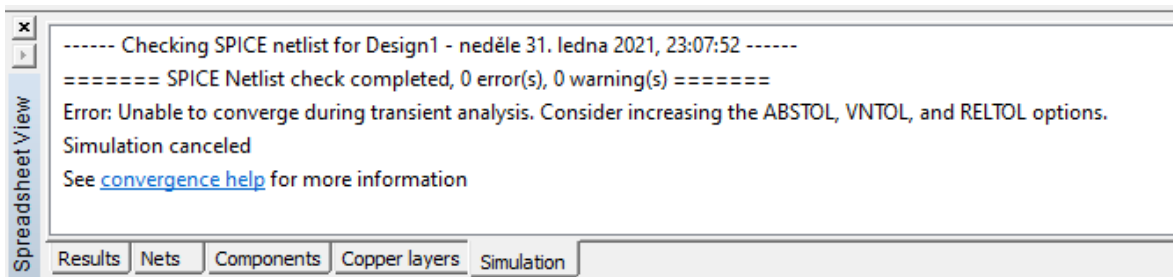
Obvod jsme simulovali v programu NI Multisim ve verzi 14.1 a ve verzi 14.0.1 a ani v jedné nefungoval. Naopak vždy fungoval v programu Multisim ve verzi 12.0.1, ale kvůli mnohem novější verzi tohoto programu jsme s tímto řešením nebyli spokojení.

Dále jsme tento problém zkušeli vyřešit reinstalací programu – také neúspěšně.

Totožný soubor, který mi na mém počítači vracel chybové hlášení jsme však zkusili otevřít na několika školních počítačích a zde jsme nenašli žádný problém a obvod fungoval bez problémů. Usoudili jsem tak, že chyba bude spíše na straně mého počítače – nejspíše vlivem jeho stáří a malým výkonem.



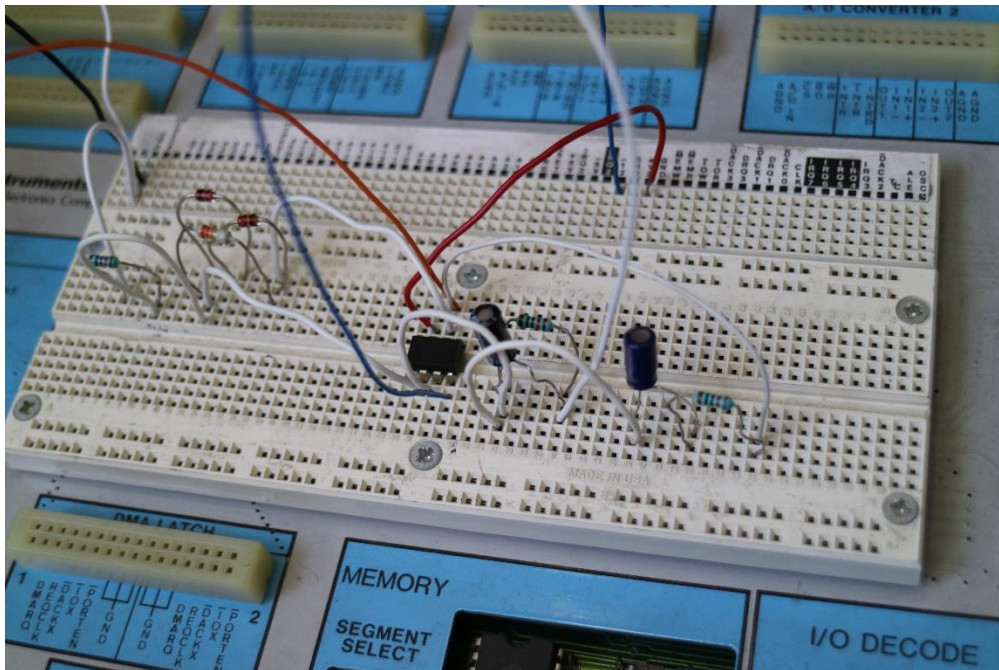
Obrázek 32 Chybová hláška při simulaci oscilátoru. Zdroj: Vlastní,



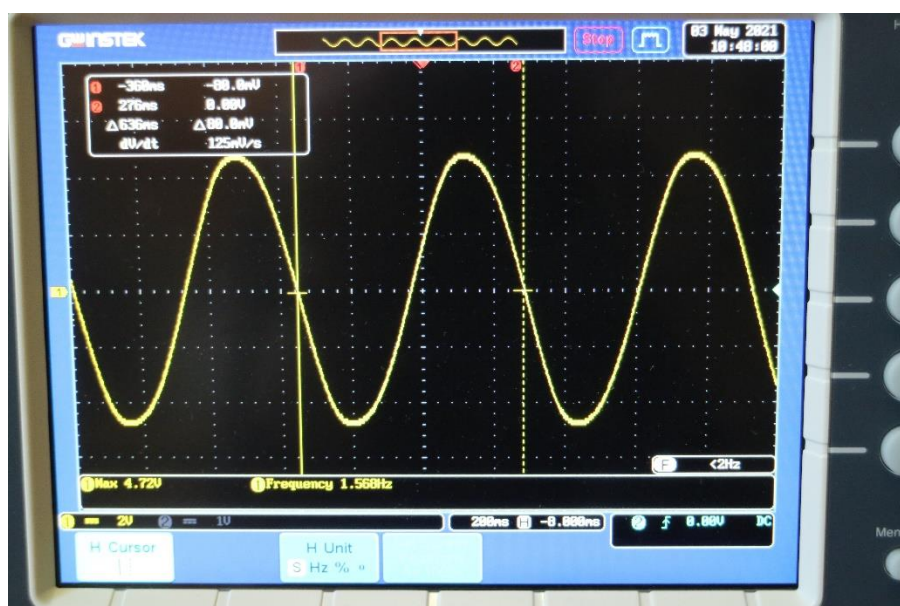
Obrázek 33 Konzole s chybovou hláškou při simulaci oscilátoru. Zdroj: Vlastní,

5.6 UKÁZKA MĚŘENÍ V REÁLNÉ LABORATOŘI

Experiment jsme realizovali pomocí stavebnice E&L Instruments MAT. Obvod jsme zapojili přesně podle schématu zapojení (obr. 30) na nepájivé pole stavebnice. Zapojení oscilátoru je zobrazeno na obrázku 34. Ze svorek BUS Interface jsme využili symetrické napájení pro operační zesilovač a výstupní vodič oscilátoru jsme připojili ke konektoru BNC, který jsme připojili k digitálnímu osciloskopu GW Instek GDS-2072A. Z jeho obrazovky jsme rovnou odečetli potřebnou frekvenci (obr 35).



Obrázek 34 Zapojení oscilátoru. Zdroj: Vlastní,



Obrázek 35 Průběh oscilátoru na osciloskopu. Zdroj: Vlastní,

5.7 VÝSLEDKY MĚŘENÍ VE VIRTUÁLNÍ A V REÁLNÉ LABORATOŘI

Na obrazovce osciloskopu (obr. 31) jsme naměřili dobu trvání jedné periody $T = 634,47$ ms.

Z doby periody výstupního signálu na osciloskopu zjistíme frekvenci po dosazení do vztahu:

$$f = \frac{1}{T}$$

$$f = \frac{1}{0,63447} = 1,576 \text{ Hz}$$

V reálné laboratoři jsme odečetli velikost frekvence rovnou z obrazovky osciloskopu (obr. 35). Odečtená hodnota frekvence je 1,568 Hz.

Nezbývá než tyto hodnoty porovnat s teoretickou (vypočtenou) hodnotou.

$$f = \frac{1}{2\pi RC} = \frac{1}{2\pi * 10 * 10^3 * 10 * 10^{-6}} = 1,59 \text{ Hz}$$

Tabulka 5 Naměřené frekvence oscilátoru

Teoretická frekvence	VEL	FYS
1,59 Hz	1,576 Hz	1,568 Hz

Všechny naměřené hodnoty se přibližují teoretické frekvenci oscilátoru. Jelikož setiny Hz jsou takřka zanedbatelnou velikostí dané veličiny, tak experiment považuji za velmi úspěšný a až překvapivě přesný i v reálné laboratoři.

6 CVIČENÍ 4 – MĚŘENÍ NA ČÍTAČI

V tomto cvičení se studenti setkají s funkcí čítače a ověří jeho funkčnost.

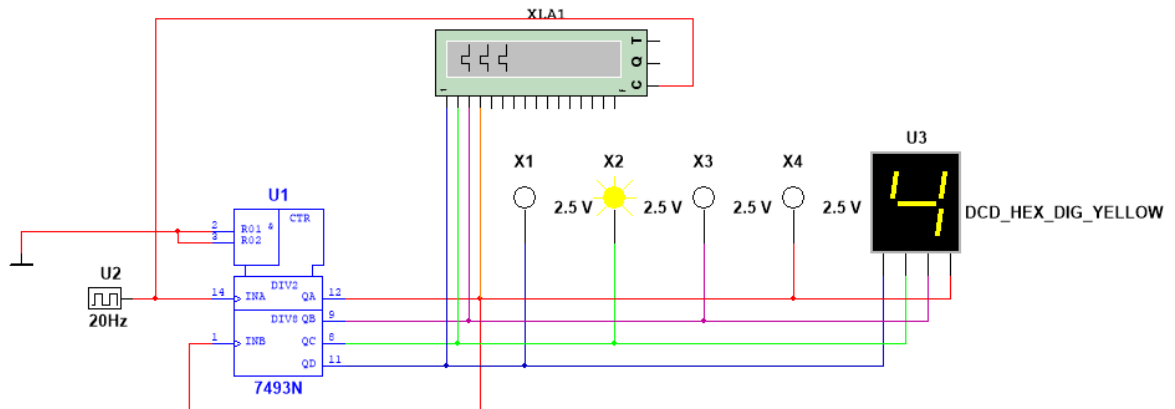
6.1 ZADÁNÍ

Pro úspěšné zhotovení protokolu vypracujte následující body:

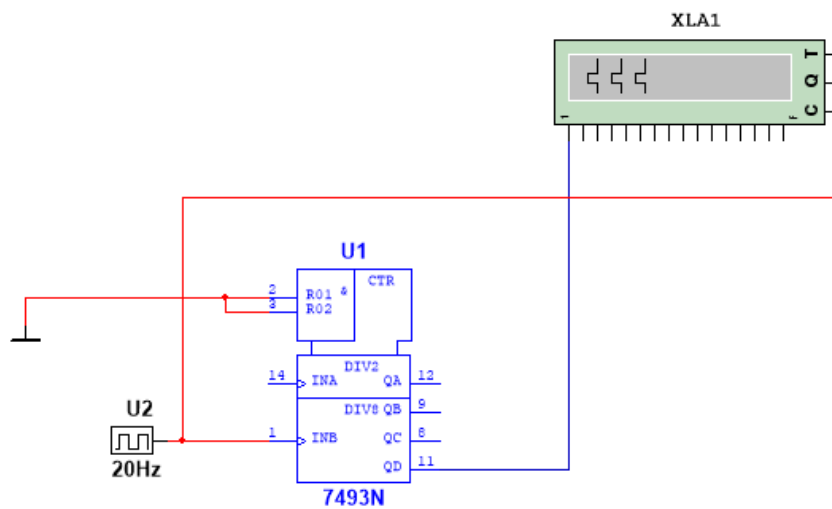
1. Zapojte a ověřte funkci asynchronního binárního čítače vpřed (integrováný obvod 7493). Zapojení provedte přivedením vstupního hodinového signálu na vstup klopného obvodu A. Výstup klopného obvodu A spojte se vstupem klopného obvodu B. Na výstupy jednotlivých klopných obvodů připojte logický analyzátor a indikátory. Ošetřete vstupy pro nulování dle pravdivostní tabulky.
2. Zapojte integrováný obvod 7493 jako děliče osmi a ověřte jeho funkci. Zapojení provedte připojením vstupního hodinového signálu na vstup B druhého klopného obvodu. Analyzuje se pouze výstup D posledního klopného obvodu.
3. Zapojte integrováný obvod 7493 jako děliče šestnácti a ověřte jeho funkci. Zapojení provedte připojením hodinového signálu na vstup B druhého klopného obvodu. Výstup D posledního klopného obvodu připojte na vstup A prvního klopného obvodu. Analyzuje se pouze výstup A prvního klopného obvodu.
4. Pro všechna zapojení zobrazte schémata zapojení a průběhy logického analyzátoru a zkontrolujte tak správnou funkčnost zapojení.

6.2 NÁVRHY ZAPOJENÍ

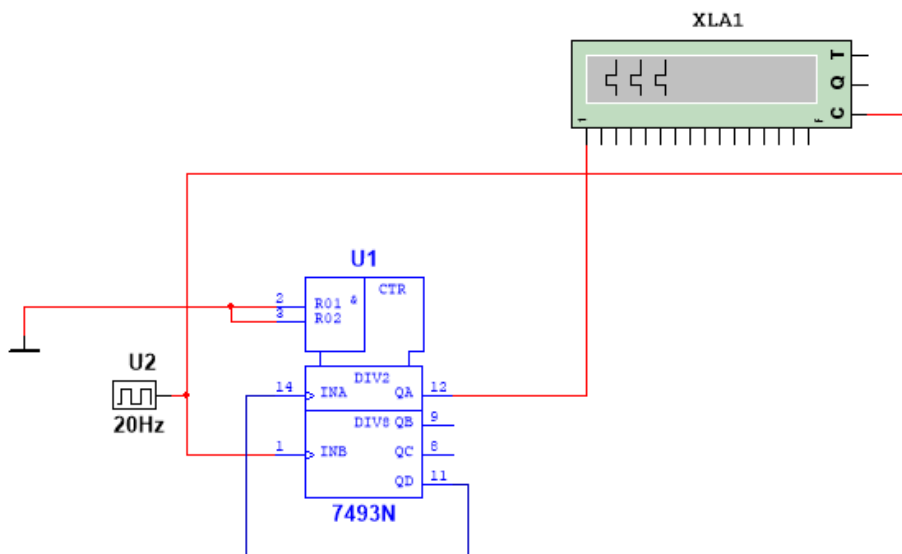
Pro realizaci tohoto experimentu jsme zvolili integrováný obvod 7493N, který je dostupný ve školních laboratořích. Návrh zapojení je zobrazen na obrázcích 36 až 38. Pro zobrazení výstupního průběhu je nejvhodnější využití logického analyzátoru, jehož průběhy musí studenti doložit pro správné vyhotovení experimentu. Pro lepší pochopení funkce čítače jsme připojili na výstupy čítače logické indikátory. Pro snazší pochopení a pro kontrolu pořadí bitů jsme připojili ještě sedmi segmentový display.



Obrázek 36 Návrh zapojení čítače. Zdroj: Vlastní.



Obrázek 37 Návrh zapojení čítače jako dělička osmi. Zdroj: Vlastní.



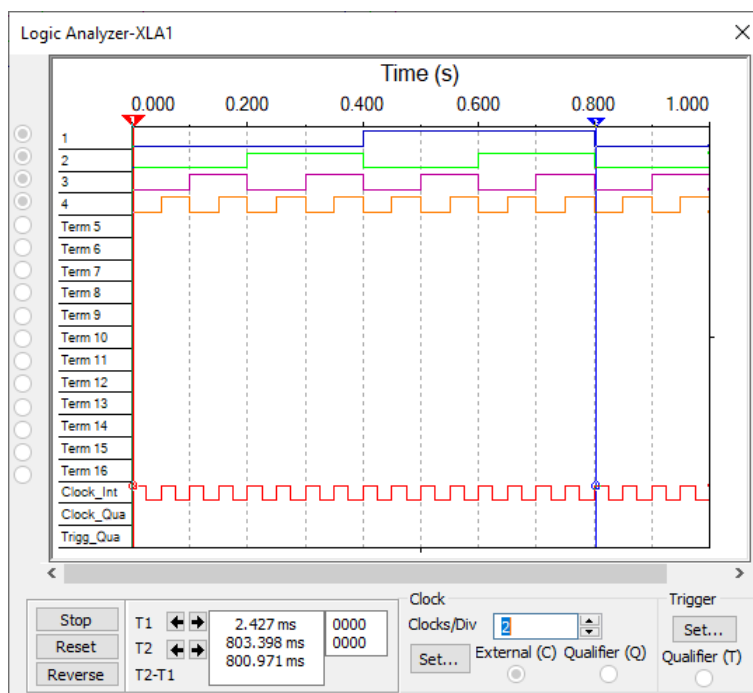
Obrázek 38 Návrh zapojení čítače jako dělička šestnácti. Zdroj: Vlastní.

6.3 UKÁZKA MĚŘENÍ VE VIRTUÁLNÍ LABORATOŘI

Měření jednotlivých bodů zadání je popsáno v následujících kapitolách (7.3.1 až 7.3.3).

6.3.1 ZAPOJENÍ ČÍTAČE

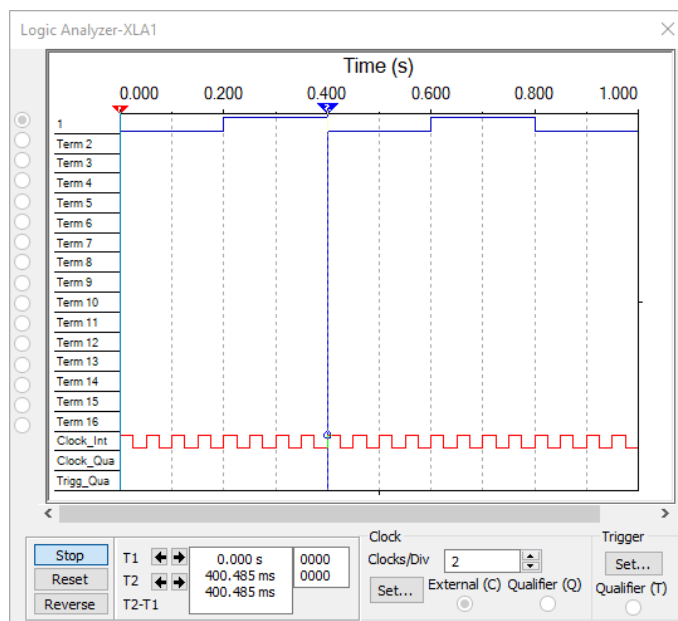
Obvod jsme zapojili podle návrhu zapojení (obr. 36). Nejprve jsme na vstup čítače připojili zdroj hodinového signálu (podrobný popis tohoto komponentu je dostupný v příložených podkladech pro e-kurz). Vstupy R01 a R02 jsme připojili k zemi – přivedli jsme na ně log. 0. Tyto vstupy plní funkci nulovacích bitů – po přivedení log. 0 na oba vstupy (R01 a R02) se čítač vynuluje, jinak čítá od náhodné hodnoty [10]. Výstupy čítače jsme připojili k logickému analyzátoru a k logickým indikátorům. Aby se čítač dal využít i jinými způsoby (dělička 8 a dělička 16), tak vstup B není propojen s výstupem A, tak je třeba tak učinit. Na obrázku 39 je zobrazen výstupní průběh čítače.



Obrázek 39 Výstupní průběh čítače na logickém analyzátoru. Zdroj: Vlastní,

6.3.2 ZAPOJENÍ ČÍTAČE JAKO DĚLIČE OSMI

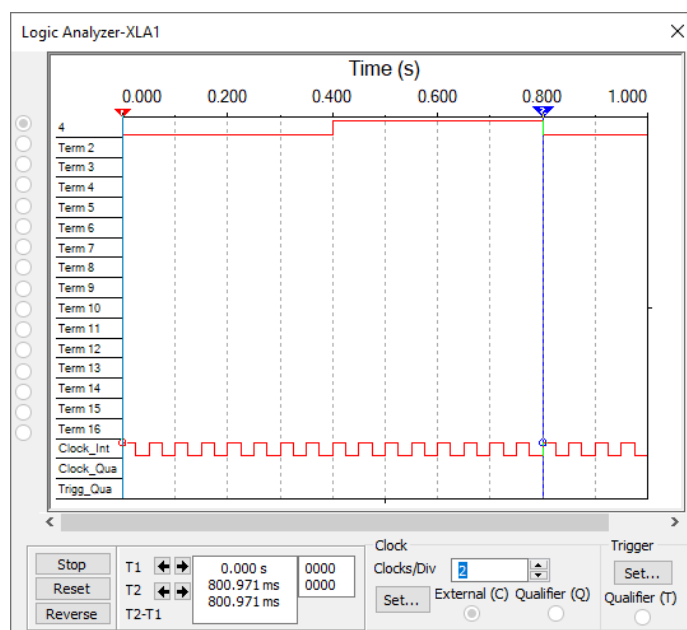
Obvod jsme zapojili podle návrhu zapojení (obr. 37). V tomto zapojení se hodinový signál přivede na vstup druhého klopného obvodu (vstup B) čítače. Požadovaný průběh jsme měřili z výstupu posledního klopného obvodu (výstup D). Na obrázku 40 je zobrazen výstupní průběh čítače zapojeného jako dělička osmi.



Obrázek 40 Výstupní průběh čítače jako dělička osmi na logickém analyzátoru. Zdroj: Vlastní,

6.3.3 ZAPOJENÍ ČÍTAČE JAKO DĚLIČKA ŠESTNÁCTI

Obvod jsme zapojili podle návrhu zapojení (obr. 38). Zdroj hodinového signálu jsme připojili na vstup klopného obvodu B. Výstup posledního klopného obvodu D jsme připojili na vstup klopného obvodu A. Požadovaný průběh jsme měřili na výstupu prvního klopného obvodu A. Výstupní průběh čítače zapojeného jako dělička šestnácti je zobrazen na obrázku 41.



Obrázek 41 Výstupní průběh čítače jako dělička šestnácti na logickém analyzátoru. Zdroj: Vlastní,

6.4 UKÁZKA MĚŘENÍ V REÁLNÉ LABORATOŘI

Experiment jsme realizovali pomocí stavebnice E&L Instruments LD-2 Logic Designer. Jako zdroj vstupních impulsů jsme využili tlačítko PB2 – *Pulsers*, které při stisku napájí obvod napětím 5 V (log. 1) [11]. Nabízí se použití zdroje hodinového signálu *Clock*, ale usoudili jsme, že pomocí pulsů tlačítka bude úloha názornější. Vstupy čítače pro nulování R01 a R02 jsme uzemnili. Samotný integrovaný obvod jsme napájeli napětím 5 V.

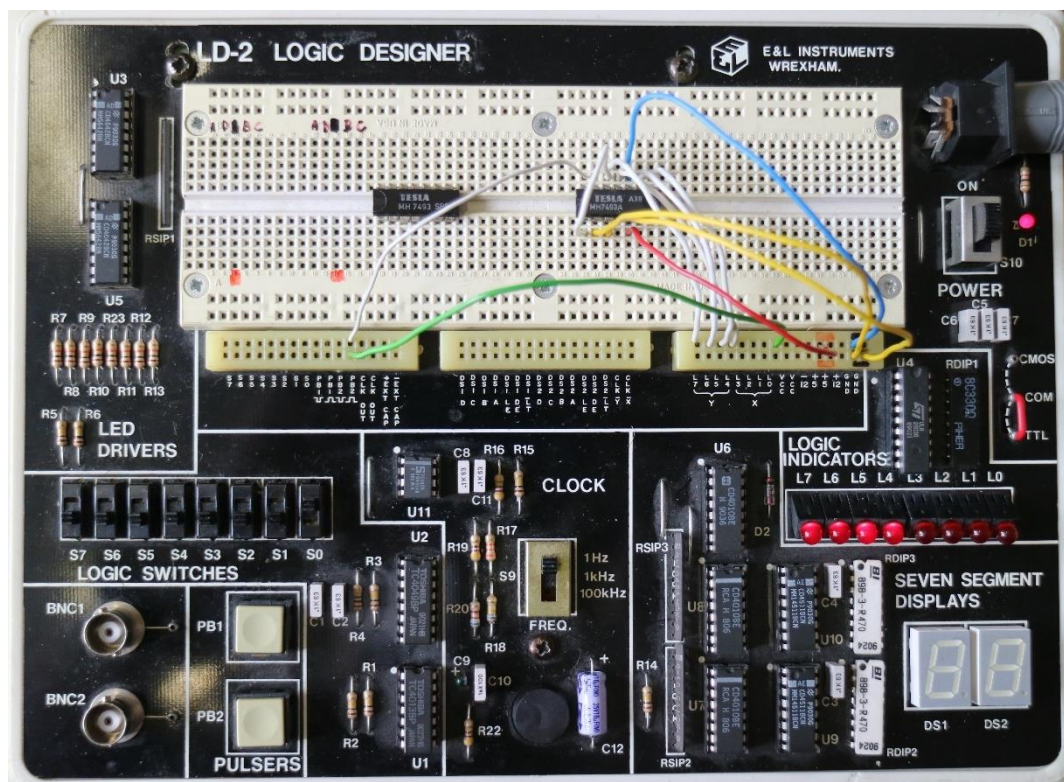
6.4.1 ZAPOJENÍ ČÍTAČE

Obvod jsme zapojili podle návrhu zapojení (obr. 36).

Pro měření integrovaného obvodu 7493N v režimu čítače jsme nejprve připojili vstupní signál ze svorky PB2 na vstup prvního klopného obvodu A. Výstup klopného obvodu A jsme připojili na vstup druhého klopného obvodu B.

Výstup čítače (všech jeho čtyř klopných obvodů) jsme připojili k logickým indikátorům L4 až L7. Pro kontrolu funkce vstupních pulsů jsme připojili k logickému indikátoru L0 i vstupní signál.

Celkové zapojení čítače je zobrazeno na obrázku 42.

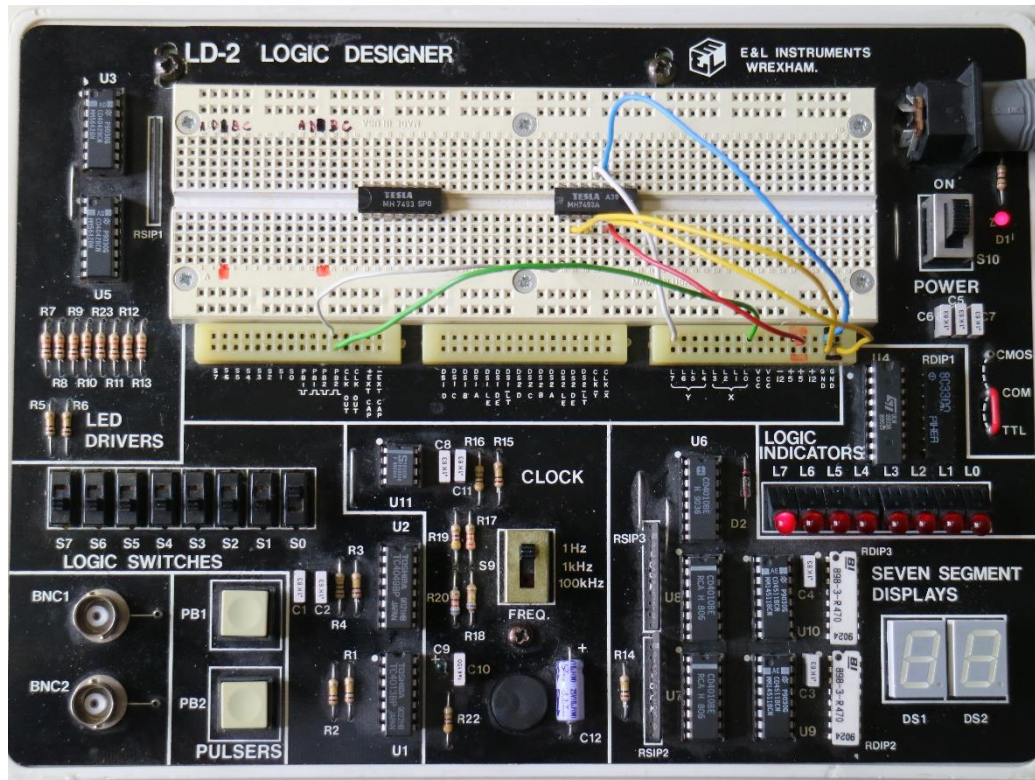


Obrázek 42 Zapojení čítače. Zdroj: Vlastní.

6.4.2 ZAPOJENÍ ČÍTAČE JAKO DĚLIČKA OSMI

Obvod jsme zapojili podle návrhu zapojení (obr. 37).

Pro měření čítače v režimu děličky osmi jsme přivedli vstupní signál na vstup druhého klopného obvodu B. Výstup posledního klopného obvodu D jsme připojili k logickému indikátoru L7. Celkové zapojení čítače jako dělička osmi je na obrázku 43.

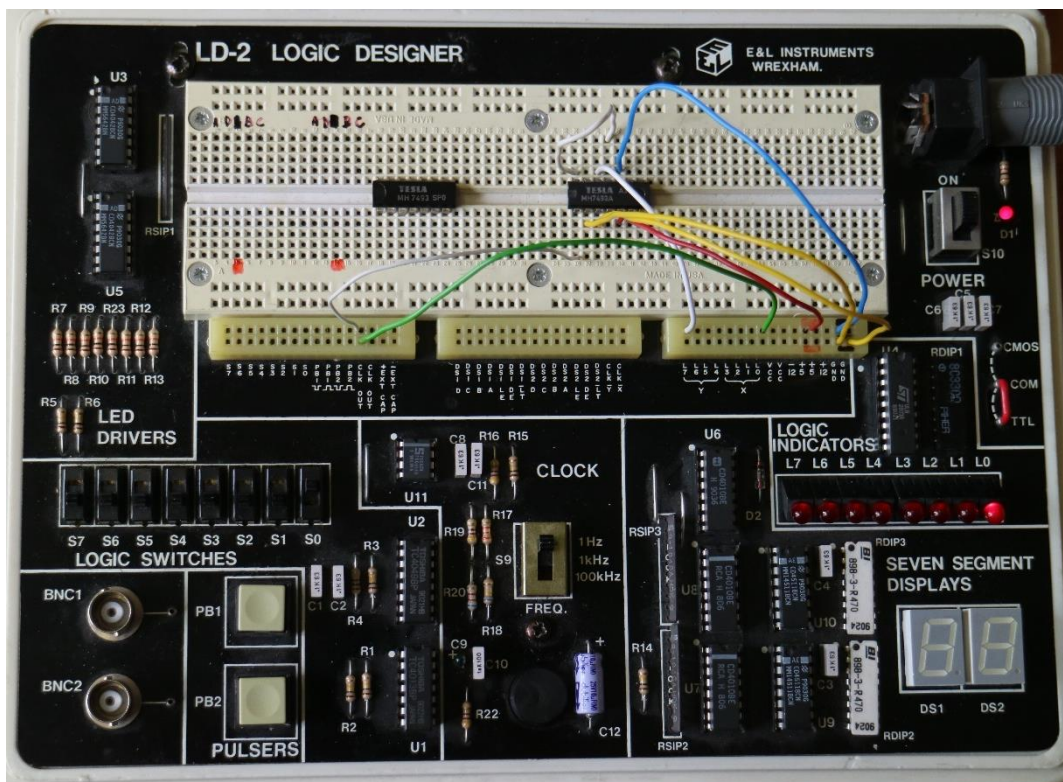


Obrázek 43 Zapojení čítače jako dělička osmi. Zdroj: Vlastní.

6.4.3 ZAPOJENÍ ČÍTAČE JAKO DĚLIČKA ŠESTNÁCTI

Obvod jsme zapojili podle návrhu zapojení (obr. 38).

Pro zapojení čítače jako děličky šestnácti jsme připojili vstupní signál na vstup druhého klopného obvodu B. Výstup posledního klopného obvodu D jsme připojili na vstup prvního klopného obvodu A. Výstup klopného obvodu A jsme připojili k logickému indikátoru L7. Celkové zapojení čítače jako dělička šestnácti je na obrázku 44.



Obrázek 44 Zapojení čítače jako dělička šestnácti. Zdroj: Vlastní.

6.5 VÝSLEDKY MĚŘENÍ VE VIRTUÁLNÍ A V REÁLNÉ LABORATOŘI

Z průběhu výstupu čítače na logickém analyzátoru (obr. 39) jsme vytvořili pravdivostní tabulku (tab. 6).

Tabulka 6 Naměřené výstupní kombinace čítače – virtuální laboratoř

Počet vstupních pulsů	QD	QC	QB	QA
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1
16	0	0	0	0

Během měření čítače v reálné laboratoři jsme zapisovali jeho výstupní kombinace a vytvořil tak pravdivostní tabulku (tab. 7).

Tabulka 7 Naměřené výstupní kombinace čítače – reálná laboratoř

Počet vstupních pulsů	QD	QC	QB	QA
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1
16	0	0	0	0

Porovnáním hodnot tabulky 6 z měření ve virtuální laboratoři a tabulky 7 z měření v reálné laboratoři zjistíme, že výstupní kombinace slov čítače se shoduje pro každou hodnotu vstupních pulsů. Pro kontrolu jsme naměřené hodnoty porovnali s pravdivostní tabulkou čítače uvedenou v knize Elektronika III [8], kde je uvedena na straně 73.

Výsledný průběh čítače jako děličky osmi je zobrazený na obrázku 40. Z průběhu je patrné, že obvod ve virtuální laboratoři funguje správně – tedy po dobu prvních čtyř vstupních pulsů je na výstupu čítače log. 0 a pro následující čtyři pulsy je na výstupu čítače

log. 1 – celkově tedy osm pulsů. Zapojení obvodu v reálné laboratoři vykazovalo totožný průběh.

Na obrázku 41 je zobrazen výstupní průběh čítače jako děličky šestnácti. Po dobu osmi vstupních pulsů je na výstupu čítače log. 0 a po dobu dalších osmi pulsů je na výstupu čítače log. 1, což potvrzuje funkčnost čítače a správnost zapojení. Stejný výstupní průběh vykazoval čítač při měření v reálné laboratoři.

7 CVIČENÍ 5 – BINÁRNÍ SČÍTAČKA

Cílem úlohy je sestavit úplnou dvoubitovou sčítačku pomocí logických funkcí NAND.

7.1 ZADÁNÍ

Binární sčítačka (obr. 27) realizovaná pomocí logických členů NAND (IO 7400 – potřeba 5ks). Toto zapojení se skládá ze tří jednobitových polovičních sčítaček a logických členů 16, 17 a 18, které generují přenos do vyššího řádu.

Pro úspěšné zhotovení protokolu vypracujte následující body:

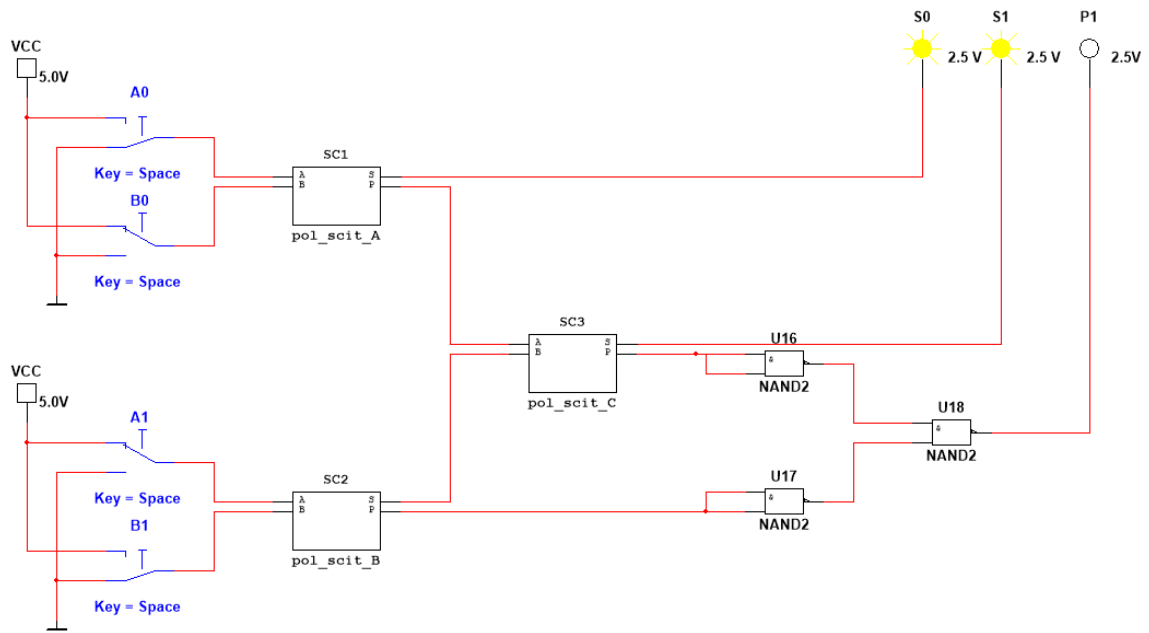
1. Zapojte obvod logické funkce XOR podle obr. 46 – bez logického členu NAND U5. Vypište pravdivostní tabulku pro kombinaci všech vstupních proměnných, a tak ověřte funkčnost obvodu.
2. Zapojte poloviční sčítačku (obr.46) tak, že k obvodu logické funkce XOR doplníte logický člen NAND U5. Vypište pravdivostní tabulku pro všechny kombinace vstupních proměnných a ověřte funkčnost poloviční sčítačky.
3. Zapojte binární sčítačku (obr. 45) doplněním o poloviční sčítačku B a C (v simulačním programu lze realizovat pomocí subobvodů) a logické členy 16, 17 a 18. Napište pravdivostní tabulku pro kombinaci všech vstupních proměnných.

Pozn.: A0, A1, B0, B1 – vstupní proměnné pro sčítaná dvoubitová datová slova; S0, S1 – výstupní proměnné (součet); P1 – přenos do vyššího řádu.

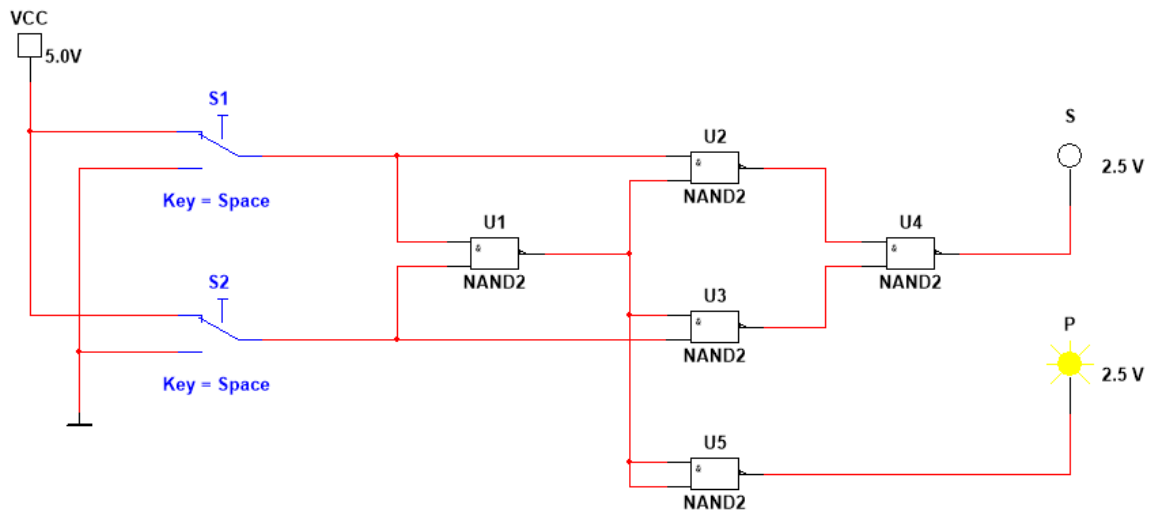
7.2 NÁVRH ZAPOJENÍ

Schéma zapojení jsme čerpali z knihy Elektronika III [8], kde na straně 39 až 41 je popsána funkce poloviční i úplné binární sčítačky. Při realizaci návrhu zapojení jsme k tomu, jakým disponuje školní laboratoř vybavením. K realizaci tohoto experimentu je potřeba pěti kusů integrovaného obvodu 7400 (NAND).

Na obrázku 45 je zobrazen návrh zapojení úplné binární sčítačky. Návrh zapojení poloviční sčítačky je zobrazen na obrázku 46.



Obrázek 45 Návrh zapojení úplné binární sčítačky. Zdroj: Vlastní.



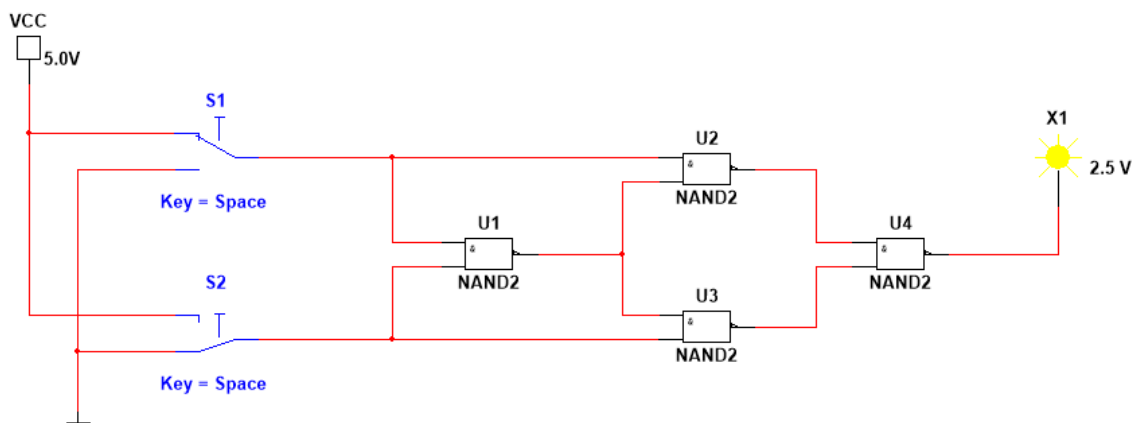
Obrázek 46 Návrh zapojení poloviční binární sčítačky. Zdroj: Vlastní.

7.3 UKÁZKA MĚŘENÍ VE VIRTUÁLNÍ LABORATOŘI

Pro zapojení dvoubitové binární sčítačky jsme použili dvouvstupové logické členy NAND. Pro vstupní kombinaci datových slov jsme využili přepínače SPDT v kombinaci napájení VCC (5 V) pro log. 1 a uzemnění pro log. 0 (viz návrh zapojení na obr. 45). Výstupní kombinaci jsme zobrazili pomocí logických indikátorů. Tento experiment je pro měření v reálné laboratoři značně obtížnější, především kvůli množství potřebných vodičů.

7.3.1 ZAPOJENÍ LOGICKÉ FUNKCE XOR

Zapojení logické funkce XOR jsme realizovali podle přiloženého zadání experimentu. Výsledné zapojení logické funkce XOR je na obrázku 47.



Obrázek 47 Zapojení logické funkce XOR. Zdroj: Vlastní.

7.3.2 ZAPOJENÍ POLOVIČNÍ BINÁRNÍ SČÍTAČKY

Vytvořené zapojení logické funkce XOR jsme doplnili o logický člen U5 přesně podle návrhu zapojení poloviční binární sčítačky (obr. 46).

7.3.3 ZAPOJENÍ BINÁRNÍ DVOUBITOVÉ SČÍTAČKY

Z vytvořené poloviční binární sčítačky jsme vytvořili subobvod, který jsme zkopírovali, abychom měli celkem tři poloviční sčítačky. Popisu vytvoření subobvodu se věnuji v přiloženém podkladu pro e-kurz. Poloviční sčítačky jsme zapojili podle návrhu zapojení (obr. 45) a doplnili jsme zapojení o členy U16, U17 a U18, přesně podle návrhu.

7.4 UKÁZKA MĚŘENÍ V REÁLNÉ LABORATOŘI

Pro realizaci experimentu jsme využili stavebnici E&L Instruments C.A.D.E.T. Digital electronic trainer. Pro vstupní datová slova jsme použili logické přepínače. Výstupní hodnoty jsme zobrazili pomocí logických indikátorů.

7.4.1 ZAPOJENÍ LOGICKÉ FUNKCE XOR

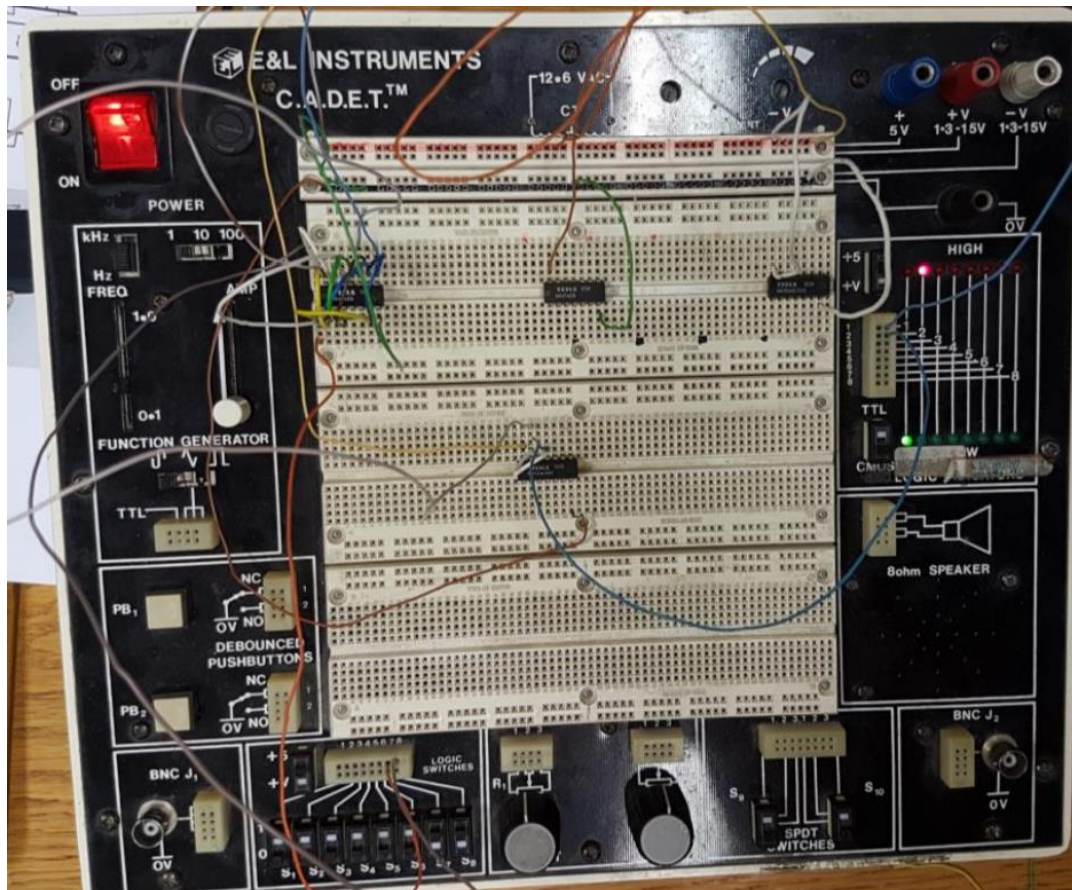
Obvod jsme zapojili podle zadání. K realizaci stačil jeden integrovaný obvod 7400. Výsledné zapojení je na obrázku 48.



Obrázek 48 Zapojení logické funkce XOR. Zdroj: Vlastní.

7.4.2 ZAPOJENÍ POLOVIČNÍ BINÁRNÍ SČÍTAČKY

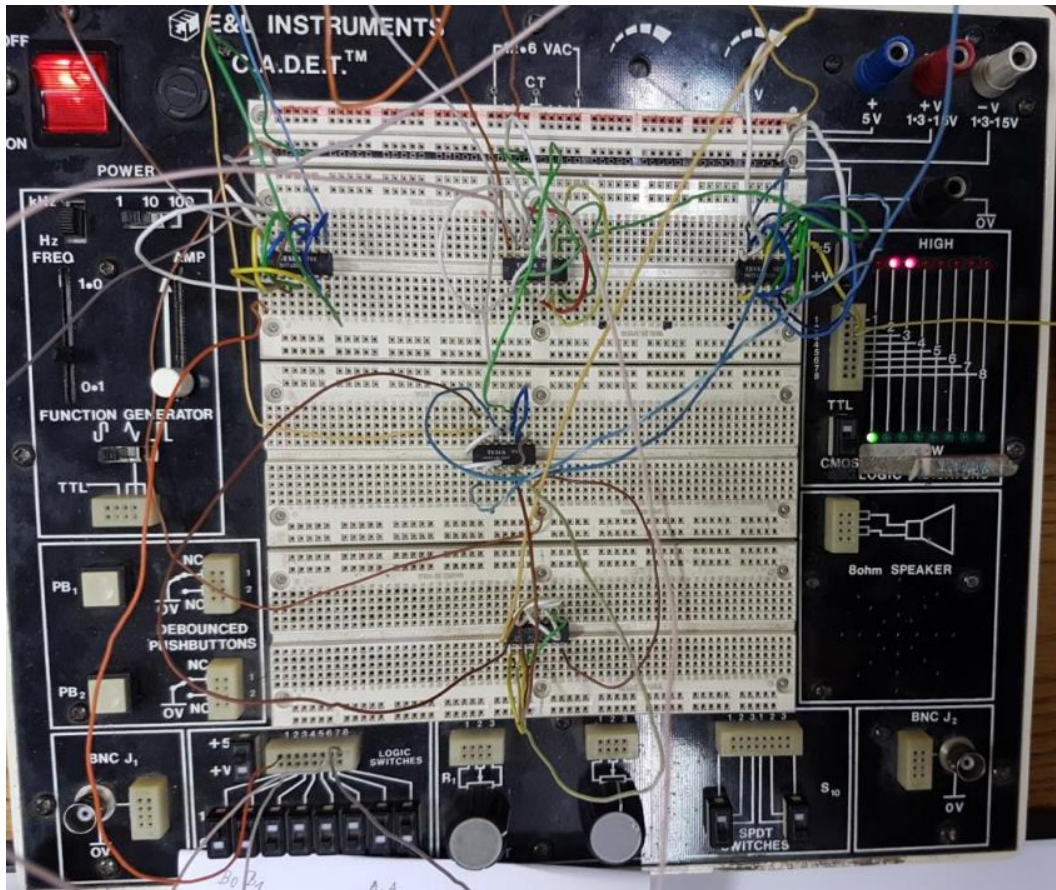
Obvod jsme zapojili podle návrhu zapojení (obr. 46) tak, že již zapojenou logickou funkci XOR jsme doplnili o člen U5. K tomu byla potřeba již dvou integrovaných obvodů 7400. Výsledné zapojení je na obrázku 49.



Obrázek 49 Zapojení poloviční binární sčítačky. Zdroj: Vlastní.

7.4.3 ZAPOJENÍ ÚPLNÉ SČÍTAČKY

Obvod jsme zapojili přesně podle návrhu zapojení (obr. 45). K tomuto zapojení je třeba již pěti kusů integrovaných obvodů 7400. Jak jsme již zmiňovali, tento obvod je náročný na zapojení kvůli velkému množství vodičů a povedlo se mi jej správně zapojit až na druhý pokus. Zapojení je zobrazeno na obrázku 50.



Obrázek 50 Zapojení úplné binární sčítačky. Zdroj: Vlastní.

7.5 VÝSLEDKY MĚŘENÍ VE VIRTUÁLNÍ A V REÁLNÉ LABORATOŘI

Z naměřených výstupních hodnot logické funkce XOR ve virtuální i v reálné laboratoři jsme sestrojili tabulku (tab. 8).

Tabulka 8 Naměřené hodnoty logické funkce XOR

A	B	S (VEL)	S (FYS)
0	0	0	0
0	1	1	1
1	0	1	1
1	1	0	0

Z tabulky je zřejmé, že jak v reálné, tak ve virtuální laboratoři se povedlo zapojit logickou funkci XOR úspěšně. Pro kontrolu jsme dohledali pravdivostní tabulku logické funkce XOR v knize Elektronika III na straně 36 [8].

Z hodnot naměřených při zapojení poloviční binární sčítačky ve virtuální i v reálné laboratoři jsme sestrojili tabulku (tab. 9).

Tabulka 9 Naměřené hodnoty poloviční sčítačky

A	B	S (VEL)	P (VEL)	S (FYZ)	P (FYS)
0	0	0	0	0	0
0	1	1	0	1	0
1	0	1	0	1	0
1	1	0	1	0	1

Z naměřených hodnot na výstupech poloviční binární sčítačky je zřejmé, že obě zapojení fungují správně.

V poslední řadě zbývá vyhodnotit funkci úplné dvoubitové binární sčítačky. Hodnoty naměřené jak ve fyzické, tak v reálné laboratoři jsme vynesli do tabulky 10.

Tabulka 10 Naměřené hodnoty dvoubitové binární sčítačky

A0	B0	A1	B1	S0 (VEL)	S1 (VEL)	P (VEL)	S0 (FYS)	S1 (FYS)	P (FYS)
0	0	0	0	0	0	0	0	0	0
0	0	0	1	0	1	0	0	1	0
0	0	1	0	0	1	0	0	1	0
0	0	1	1	0	0	1	0	0	1
0	1	0	0	1	0	0	1	0	0
0	1	0	1	1	1	0	1	1	0
0	1	1	0	1	1	0	1	1	0
0	1	1	1	1	0	1	1	0	1
1	0	0	0	0	0	0	0	0	0
1	0	0	1	0	1	0	0	1	0
1	0	1	0	0	1	0	0	1	0
1	0	1	1	0	0	1	0	0	1
1	1	0	0	1	1	0	1	1	0
1	1	0	1	1	0	1	1	0	1
1	1	1	0	1	0	1	1	0	1
1	1	1	1	1	1	1	1	1	1

Z naměřených hodnot (tab. 10) je zřejmé, že zapojení binární sčítačky je správné jak ve virtuální laboratoři, tak ve fyzické.

8 PŘÍPRAVA PODKLADŮ PRO E-KURZ

Jak jsem již dříve avizoval, vybrané experimenty korespondují s vykládanou látkou předmětu KMT/ELTC. Studenti se tak během semestru dozvídají veškeré teoretické informace, které jsou třeba k zdárnému plnění experimentů. Při tvorbě podkladů pro e-kurz jsme také přihlíželi k tomu, že studenti již mají zkušenosti nejen s elektrotechnikou, ale především s prací v programu NI Multisim.

Jelikož v době plnění bakalářské práce probíhala výuka distanční formou a také jsem v této době předmět ELTC plnil, mohli jsme pozorovat nedostatky předchozích podkladů pro e-kurz. Tyto nedostatky jsem pozoroval nejen na sobě, ale především na spolužácích. Tyto nashromážděné informace jsme posléze využili především při tvorbě podkladů pro e-kurz.

Největší nedostatek u spolužáků jsme pozorovali především při práci se simulačním programem NI Multisim, proto jsme nejvíce věnovali pozornost právě vytvoření podkladů týkajících se jeho obsluhy. Návod pro simulační program jsme záměrně nechtěli dělat složitý, nebo pokrýt všechny jeho funkce, ale naopak jsme se snažili obsáhnout všechny problematiky, se kterými se může student setkat při plnění předmětu ELTC. Při tvorbě podkladů pro práci s programem NI Multisim jsem se inspiroval knihou MultiSIM – elektronická laboratoř na PC [5]. Z této knihy jsem čerpal především správnou terminologii pro popis prostředí programu.

Další částí přiložených podkladů pro e-kurz jsou autotesty. Vytvořili jsme autotest pro každý zadaný experiment, a to ve formě cvičení pro simulační program, anebo ve formě krátkého souhrnného testu pro danou problematiku, kterou si student sám zodpoví na otázku, zda danou problematiku chápe, či naopak. Náplň autotestů je inspirována podklady pro předmět ELTC [12]. Součástí přiložených podkladů jsou zapsány i správné odpovědi.

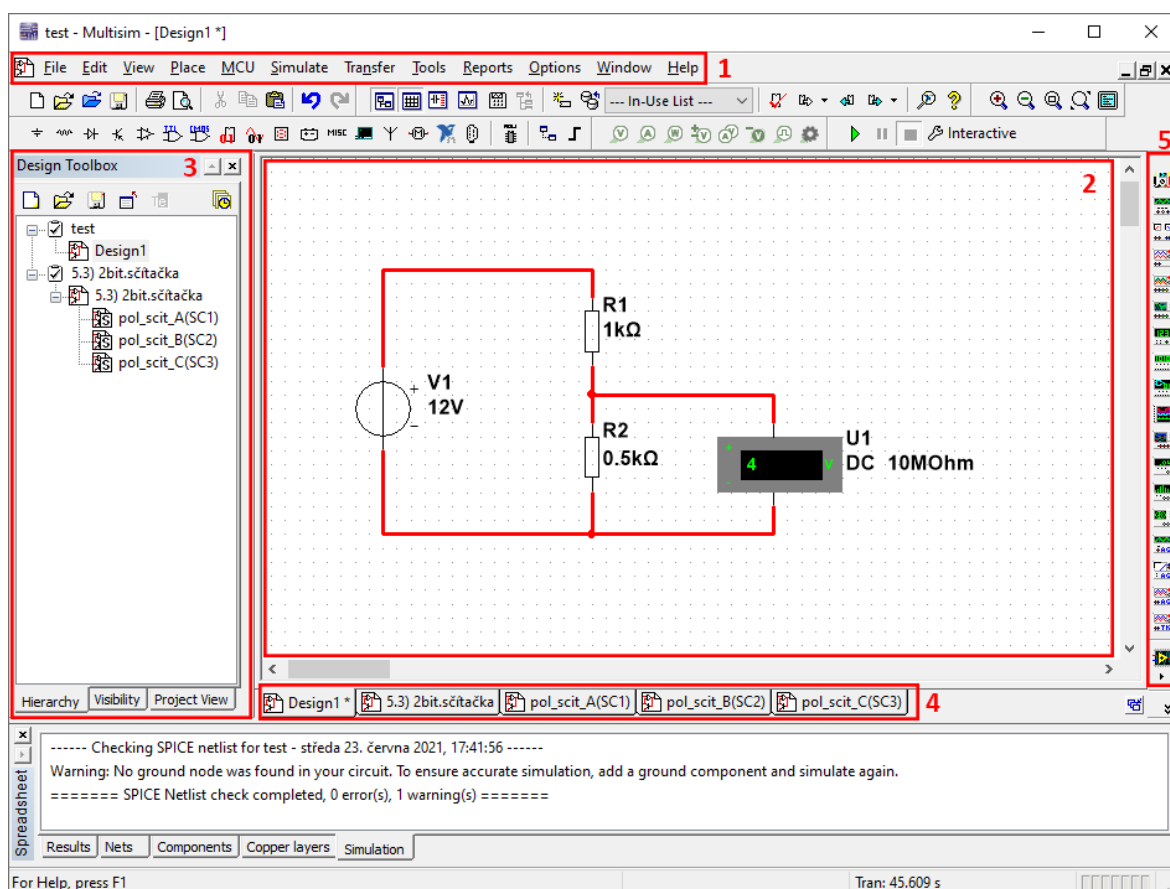
Původně jsme součástí podkladů k experimentům měli i popis fyzických stavebnic, které se v experimentech používají, ale nakonec jsme se je rozhodli umístit ke konkrétnímu zadání experimentu. Tyto návody k fyzickým stavebnicím obsahují popis prvků, které jsou třeba k měření konkrétního experimentu.

8.1 STRUKTURA VYTVOŘENÝCH PODKLADŮ PRO E-KURZ

V dalších kapitolách stručně nastíním obsah jednotlivých studijních článků a autotestů.

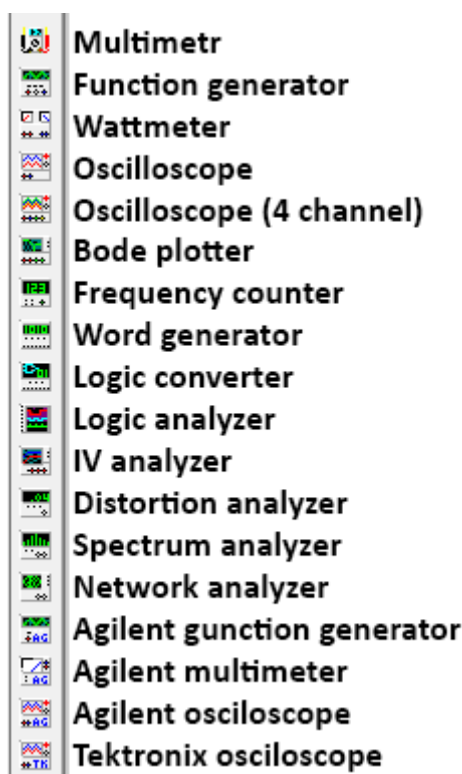
8.1.1 KAPITOLA NI MULTISIM – ZÁKLADNÍ SEZNÁMENÍ S PROGRAMEM

V této kapitole se studenti seznámí se simulačním programem NI Multisim. Nejprve je popsáno, jak vytvořit nový projekt. Dále je velká pozornost věnována popisu pracovního prostředí. Zde se studenti seznámí se všemi potřebnými ovládacími prvky. Způsob, jakým je prostředí programu popsáno je na obrázku 51.



Obrázek 51 Prostředí programu NI Multisim 14.1. Zdroj: Vlastní.

Ke každému vyznačenému prvku je slovní popis včetně popisu možných potřebných funkcí. Například na obrázku 52 můžete vidět popis panelu měřicích přístrojů (na obrázku 51 je vyznačen číslem 5).

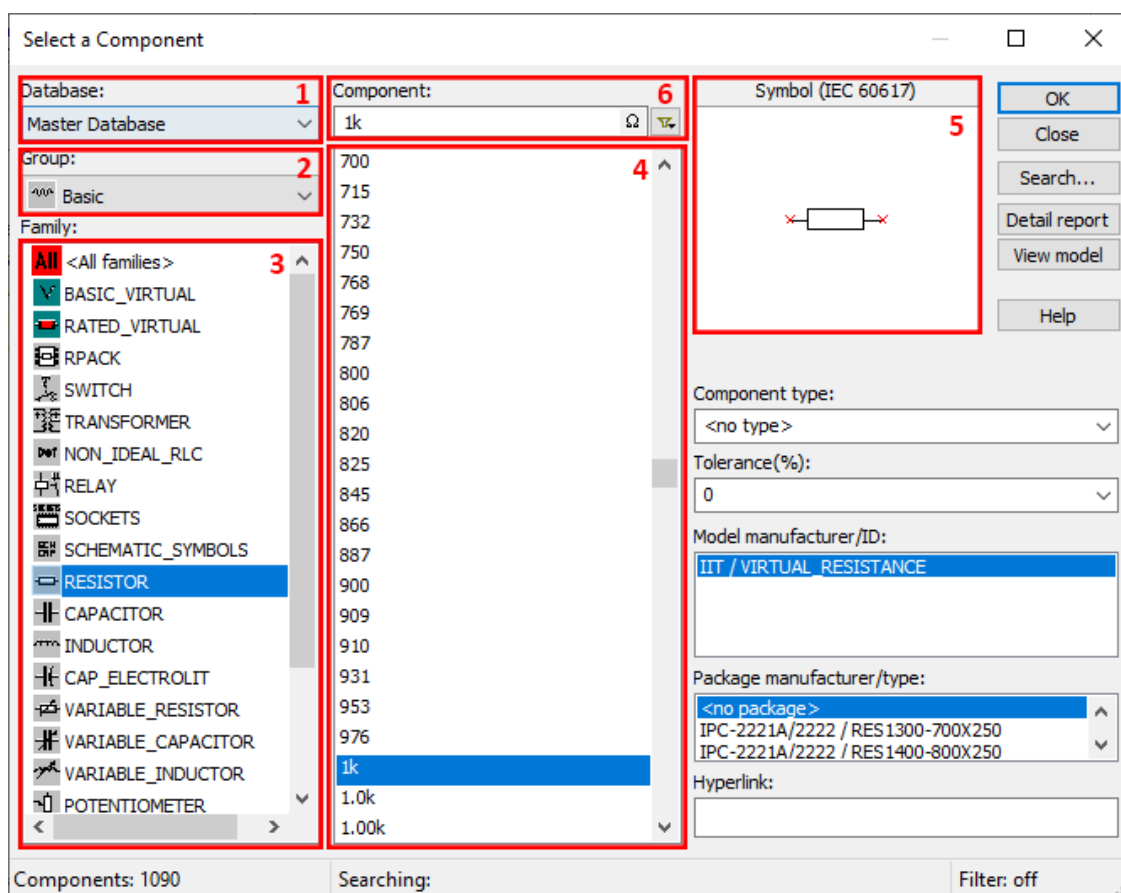


Obrázek 52 Panel měřicích přístrojů. Zdroj: Vlastní.

Další popsanou problematikou této kapitoly je výběr součástek, jejich umístění a propojení. V této podkapitole se nachází popis všech skupin součástek a jejich významní zástupci. Pro představu vypíši výčet prvních 4 skupin:

- Source** - stejnosměrné i střídavé zdroje, uzemnění, zdroje pro digitální obvody...
- Basic** - rezistory, kapacitory, cívky, transformátory, přepínače, potenciometry...
- Diodes** - diody, Zenerovy diody, LED, Schottkyho diody...
- Transistors** - NPN, PNP, BJT, JFET, IGBT

Velký důraz jsme kladli právě na popis výběru součástek, protože zde studenti často tápou. Pro nastínění popisu této problematiky přikládám obrázek 53 na kterém je hezky vidět způsob odkazu na ovládací prvky.



Obrázek 53 Popis výběru součástek. Zdroj: Vlastní.

Tato podkapitola je zakončena poznámkou o tom, jak nastavit značení komponentů dle evropské normy IEC 606.17 a jak si personalizovat prostředí pro příjemnější práci.

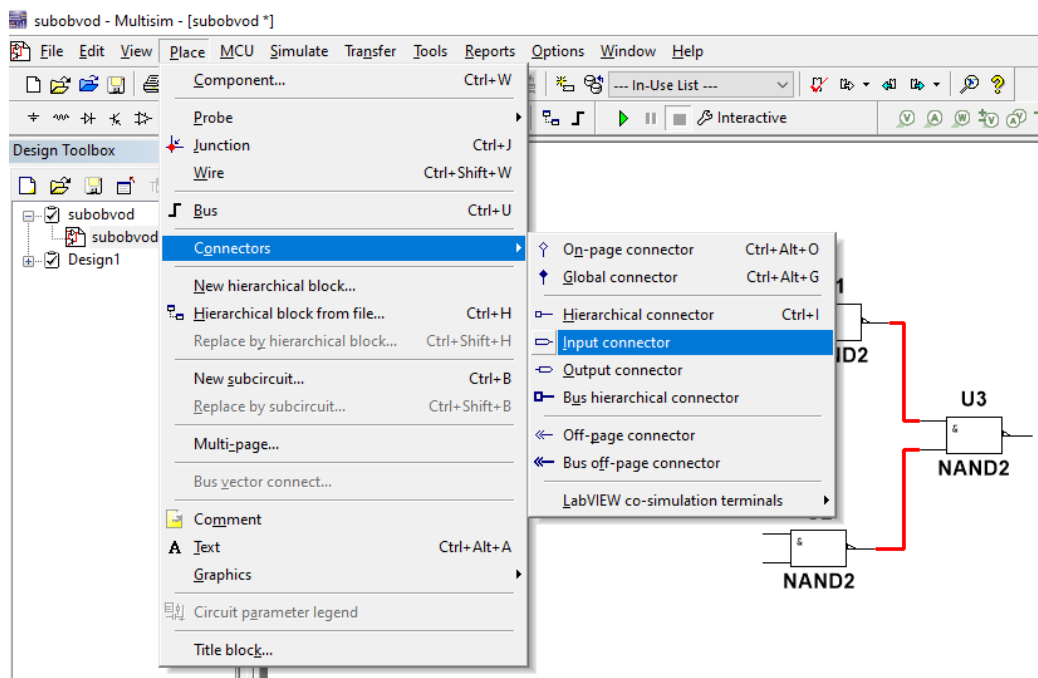
Následující podkapitola obsahuje informace o tom, jak změnit parametry součástky.

Celá první kapitola je zakončena popisem zahájení simulace.

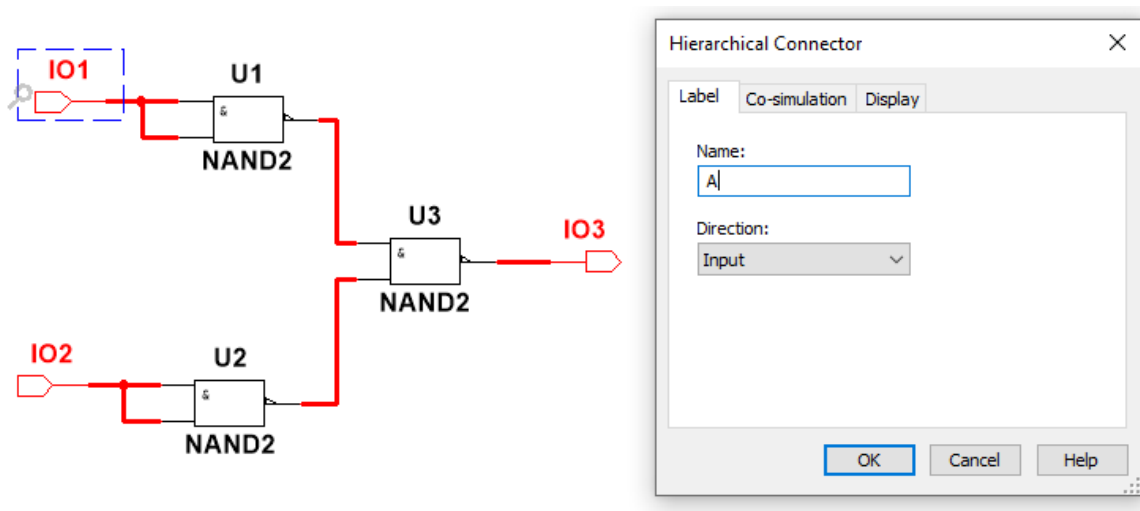
8.1.2 KAPITOLA PROGRAM NI MULTISIM – TVORBA SUBOBVODŮ

Tato kapitola podrobně popisuje, jak se vytváří subobvody. Jelikož tvorba subobvodu úzce souvisí s 5. experimentem – zapojení dvoubitové binární sčítačky pomocí logických funkcí NAND, rozhodli jsme se, že návod provedu tematicky a jako vzorový příklad jsem zvolil tvorbu logické funkce OR pomocí logických členů NAND. Jsou zde popsány všechny kroky pro tvorbu subobvodu.

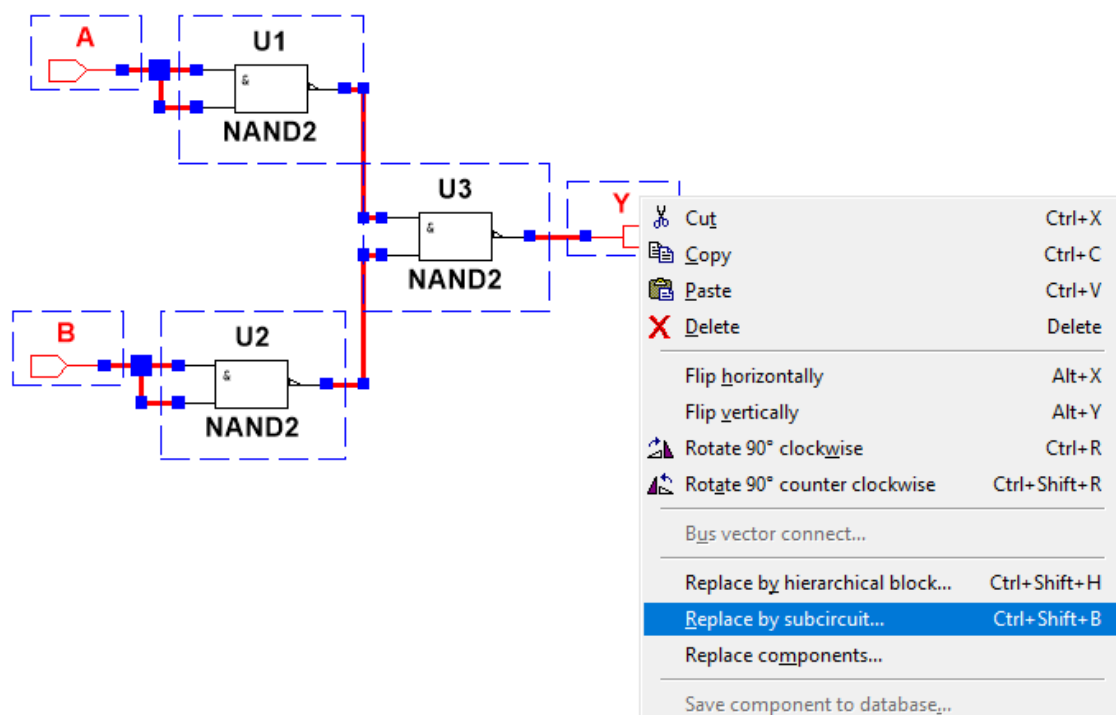
Nejprve je zobrazen zapojený celý obvod, ze kterého chceme udělat subobvod. V dalších krocích je nastíněno, jak je třeba obvod upravit. Například umístění vstupních a výstupních konektorů je zobrazeno na obrázku 54. V dalším kroku je popsáno, jak konektory popsat (obr. 55) a jak se to projeví na výsledném subobvodu.



Obrázek 54 Tvorba subobvodu – umístění konektorů. Zdroj: Vlastní.



Obrázek 55 Tvorba subobvodu – zapojení konektorů. Zdroj: Vlastní.



Obrázek 56 Tvorba subobvodu. Zdroj: Vlastní.

Na obrázku 56 je zobrazeno vytvoření samotného subobvodu. V podkladech pro e-kurz následuje pojmenování subobvodu a umístění na pracovní plochu. V poslední řadě je stručně popsána editace subobvodu a finální zapojení obvodu.

8.1.3 KAPITOLA NI MULTISIM – POPIS MĚŘICÍCH PŘÍSTROJŮ

V této kapitole popisují funkčnost, a především nastavení vybraných měřicích přístrojů. Měřicí přístroje jsme vybrali ty, se kterými se může student setkat při plnění předmětu ELTC. Těmito měřicími přístroji jsou:

- Multimetr
- Ampérmetr a voltmetr
- Osciloskop
- Funkční generátor
- Logický analyzátor
- Generátor slov
- Generátor hodinových impulsů

Každá podkapitola obsahuje popis měřicího přístroje, kde jej najdeme v programu NI Multisim, jeho vzhled, a především jeho nastavení.

8.1.4 KAPITOLA OPERAČNÍ ZESILOVAČE

Tato kapitola obsahuje popis realizace experimentu a autotesty k procvičení vybraných zapojení operačních zesilovačů. První a druhý autotest se týká zapojení neinvertujícího a invertujícího zapojení operačního zesilovače. Student si zde procvičí nejen schéma zapojení, ale i vztahy pro výpočet zesílení, jelikož má za úkol nejprve početně zjistit výstupní napětí zesilovače a až pak naměřenou hodnotu ověřit simulací. Další dva autotesty se týkají integračního a derivačního zapojení operačního zesilovače. Student má za úkol ověřit tvar výstupního signálu operačního zesilovače při napájení průběhem o tvaru sinu, pilového a obdélníkového průběhu.

8.1.5 KAPITOLA LOGICKÉ ČLENY

Tato kapitola obsahuje popis realizace experimentu a autotest, ve kterém má student ověřit chování vybraných logických členů a naměřené hodnoty zapsat do pravdivostní tabulky. Vybranými logickými členy jsou:

- NOT
- AND
- OR
- NAND
- NOR
- XOR
- IOR

8.1.6 KAPITOLA OSCILÁTOR

Tato kapitola obsahuje návod na realizaci experimentu a teoretický autotest na dané téma. Rozsah autotestu je pět jednoduchých otázek, které jsou poskládány tak, aby si student mohl sám zodpovědět, zda danou problematiku zvládá, či naopak.

8.1.7 KAPITOLA ČÍTAČ

Tato kapitola obsahuje návod na realizaci experimentu a dva jednoduché autotesty. V prvním z nich je student vyzván k zapsání pravdivostní tabulky tříbitového čítače. Druhý autotest je teoretický a skládá se ze tří otázek, které jsou úzce spjaty s funkcí čítače.

8.1.8 KAPITOLA BINÁRNÍ SČÍTAČKA

Tato kapitola se skládá opět z návodu pro realizaci experimentu a ze dvou autotestů. V prvním autotestu je student vybízen k zapsání pravdivostní tabulky jednobitové sériové sčítačky s převodem do vyššího řádu. Druhý autotest obsahuje čtyři otázky týkající se dané problematiky.

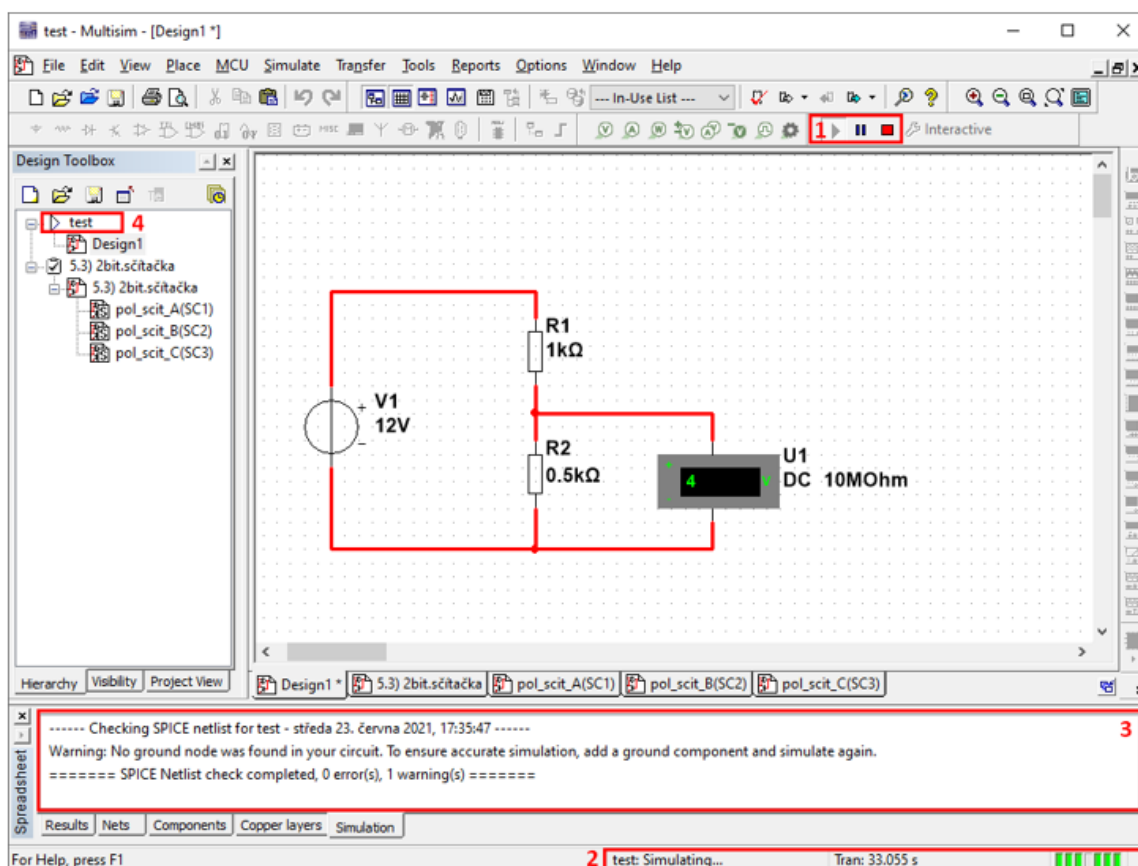
8.2 UKÁZKA VYBRANÝCH STUDIJNÍCH ČLÁNKŮ A AUTOTESTŮ

V této kapitole jsou zobrazeny vybrané studijní články a autotesty z příložených podkladů pro e-kurz. Vybrané kapitoly z podkladů pro e-kurz jsme vybírali s ohledem na rozsah práce.

8.2.1 STUDIJNÍ ČLÁNEK ZAHÁJENÍ SIMULACE

Zahájení simulace

Simulaci lze zahájit několika způsoby. Nejjednodušeji v panelu ovládání simulace (1) zvolím *run* pro spuštění simulace, *pause* pro pozastavení simulace anebo *stop* pro ukončení simulace. Stejné možnosti se nacházejí v hlavní liště v záložce *Simulate*. Poslední možností je využití klávesových zkratk F5 (*run*) a F6 (*stop*). Pakliže se simulace spustí jako na obrázku 11, tak se ve spodní části (2) zobrazí zelený průběh a začne nabíhat uplynulá doba simulace. Pro lepší orientaci při práci s více projekty se zobrazí ikona *run* u projektu se spuštěnou simulací (4). Při spuštění simulace program samozřejmě zkontroluje zapojení a v případě, že je něco v nepořádku, vypíše se to do konzole (3). I když na obrázku 11 simulace probíhá v pořádku, tak přesto program zobrazil upozornění o chybějícím uzemnění.



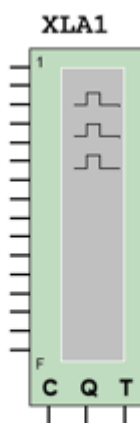
Obrázek 11 Spuštění simulace

Obrázek 57 Ukázka ze studijního článku Spuštění simulace. Zdroj: Vlastní.

8.2.2 STUDIJNÍ ČLÁNEK LOGICKÝ ANALYZÁTOR

Logický analyzátor

Logický analyzátor je měřicí přístroj, sloužící k měření parametrů digitálních signálů. Zobrazuje časovou analýzu signálu (posloupnost pulsů). Na panelu logického analyzátoru (obr. 27) vidíme průběhy podobné časovým průběhům osciloskopu, avšak logický analyzátor se hodí více na zobrazování dvoustavových signálů. Navíc také disponuje 16 vstupními kanály, vstupem pro nastavení vnějšího hodinového vstupu (C), vstupem pro filtraci hodinového vstupu (Q) a vstupem pro filtraci spuštění (T). Logický analyzátor v programu NI Multisim nalezneme v pravé liště měřicích přístrojů.



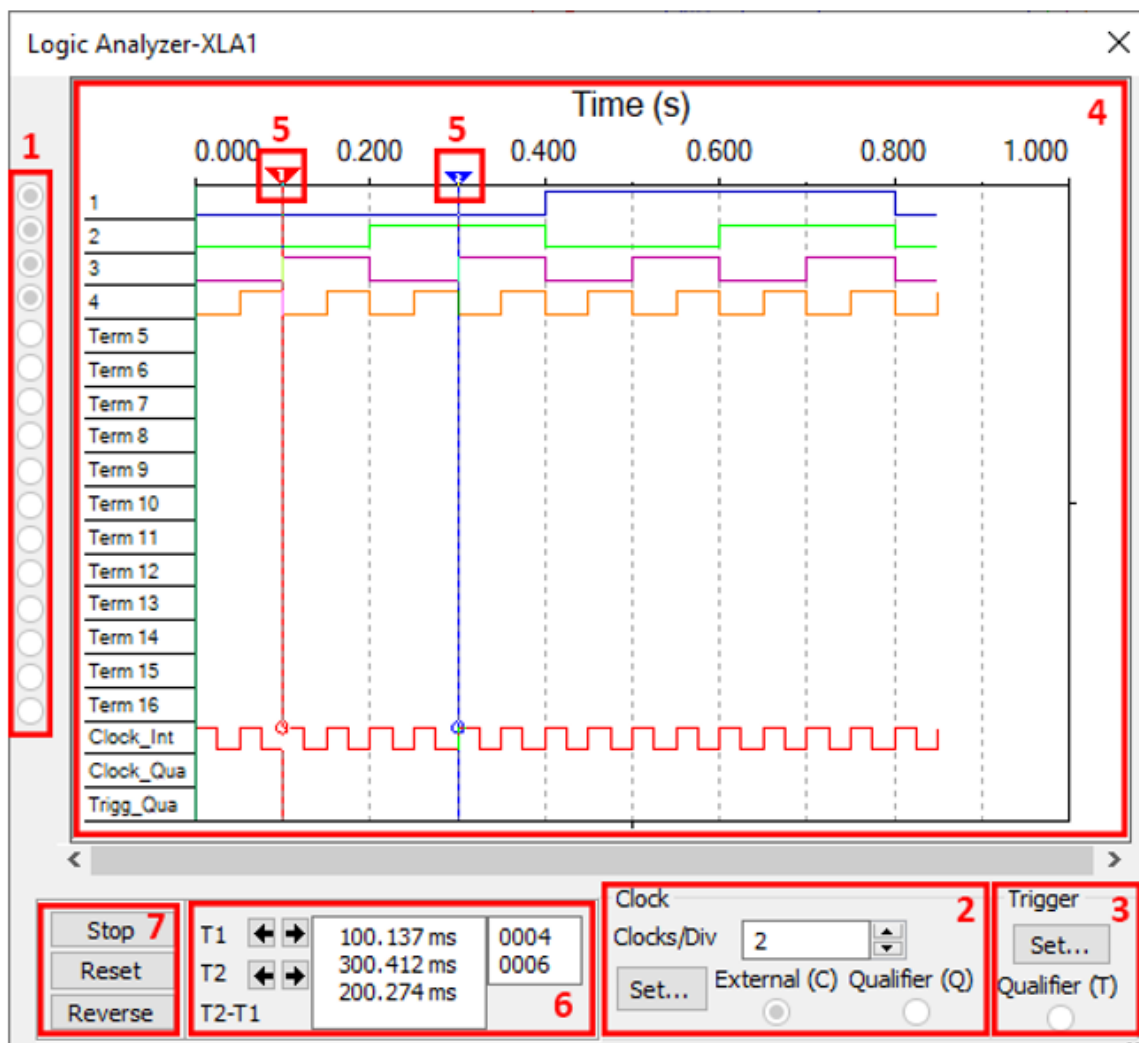
Obrázek 27 Logický analyzátor

Obrázek 58 Ukázka ze studijního článku Logický analyzátor – obr. 27. Zdroj: Vlastní.

Otevřený panel logického analyzátoru můžete vidět na obrázku 28. Při práci s logickým analyzátozem nejprve zkontrolujte připojené vstupy. Jejich připojení je vyznačeno na levé straně panelu (1). Pakliže není přiveden hodinový signál na vstup C (obr. 27), tak je třeba nastavit parametry hodinového signálu (2). Časovou základnu neboli počet period hodinového signálu na jeden dílek nastavíme v části *Clocks/Div*. Volbou *Set...* nastavíme frekvenci hodinového signálu (*Clock Rate*), velikost prahového napětí (*Threshold volt*) a zdroj hodinového signálu (*Clock source*). Dále lze nastavit spuštění (3).

Když je vše nastaveno, můžete pozorovat průběh na obrazovce logického analyzátoru (4). Zde jsou k dispozici dva kurzory (5) a jejich naměřené hodnoty se zobrazují v okně (6). Práce s kurzory probíhá totožně jako u osciloskopu (viz kapitola Osciloskop). Funkci logického

analyzátoru lze zastavit tlačítkem Stop (7), popřípadě použít tlačítko Reset (7) pro vymazání dosavadního průběhu. Tlačítko Reverse (7) mění zobrazení průběhu (především barvu pozadí obrazovky logického analyzátoru).



Obrázek 28 Panel logického analyzátoru

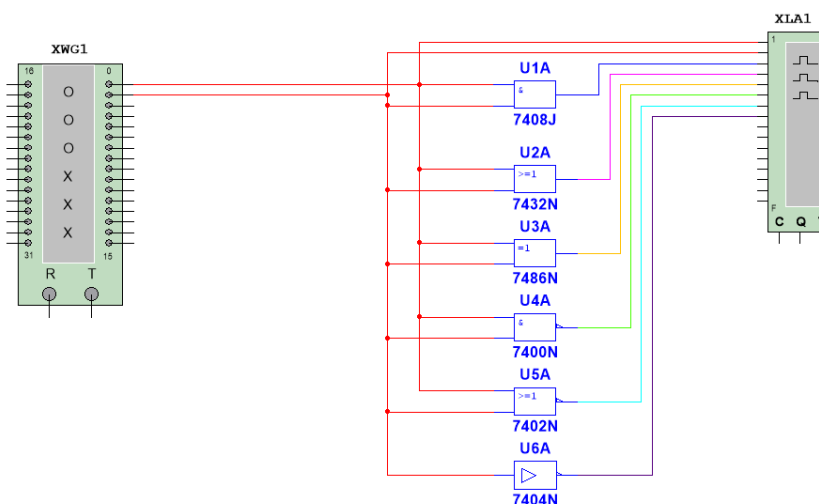
Obrázek 59 Ukázka ze studijního článku Logický analyzátor – obr. 28. Zdroj: Vlastní.

8.2.3 STUDIJNÍ ČLÁNEK NÁVOD REALIZACE EXPERIMENTU: LOGICKÉ ČLENY

Návod k realizaci experimentu

Virtuální laboratoř

Na pracovní plochu umístěte všechny požadované logické členy (viz zadání experimentu). Na vstupy logických členů připojte generátor slov. Ten nastavte jako Up Counter pro dvě bitová slova. Popis nastavení generátoru slov je popsán ve studijním článku NI Multisim – popis měřicích přístrojů. Výstupy logických členů připojte k logickému analyzátoru. Výstup každého logického členu barevně odlište. Nezapomeňte synchronizovat vnitřní hodiny generátoru slov a logického analyzátoru. Výsledné průběhy logického analyzátoru zdokumentujte.



Obrázek 60 Návrh zapojení logických členů. Zdroj: Vlastní.

Reálná laboratoř

Po prostudování vnitřních zapojení integrovaných obvodů logických členů je zapojte s využitím stavebnice E&L Instruments C.A.D.E.T. Pro větší přehlednost a úsporu vodičů realizujte měření pro každý logický člen zvlášť. Nezapomeňte každý integrovaný obvod napájet 5 V a uzemnit jej. Pro vstupní kombinaci slov použijte logické přepínače. Výstupní průběh kontrolujte pomocí logických indikátorů. Návod ke stavebnici E&L Instruments C.A.D.E.T. je součástí zadání experimentu.

8.2.4 AUTOTEST NEINVERTUJÍCÍ ZAPOJENÍ OPERAČNÍHO ZESILOVAČE

Autotest: Neinvertující zapojení operačního zesilovače

Zadání:

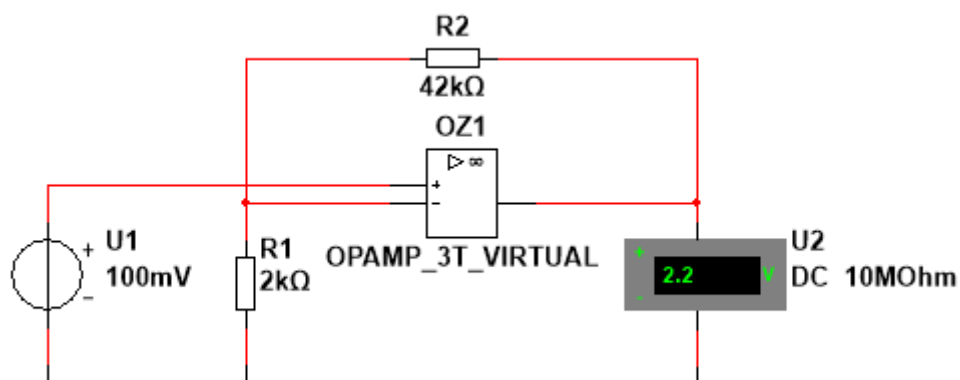
Vypočítejte velikost výstupního napětí u neinvertujícího zapojení OZ a daný výpočet ověřte v simulačním programu. Vyzkoušejte napájecí zdroj střídavý i stejnosměrný. Rezistory mají velikost $R_1 = 2\text{k}\Omega$; $R_2 = 42\text{k}\Omega$. Napájecí zdroj má velikost napětí 100 mV .

Návrh řešení:

$$U_2 = \left(1 + \frac{R_2}{R_1}\right) * U_1$$

$$U_2 = \left(1 + \frac{42000}{2000}\right) * 100 * 10^{-3} = 2,2\text{V}$$

Návrh zapojení:



Obrázek 61 Ukázka autotestu Neinvertující zapojení OZ. Zdroj: Vlastní.

Pozn.: Zapojení se střídavým zdrojem provedte analogicky.

8.2.5 AUTOTEST ČÍTAČ

Autotest: čítač

Zadání:

Napište pravdivostní tabulku tříbitového čítače.

Návrh řešení:

Tabulka 11 Ukázka autotestu Čítač – pravdivostní tabulka tříbitového čítače.

Počet vstupních impulsů	Q _c	Q _b	Q _a
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1

1. Čítač obsahuje klopné obvody:
 - a) typu T
 - b) typu D
 - c) typu JK
 - d) typu RS

2. Binární čtyřbitový asynchronní čítač počítá do:
 - a) 4
 - b) 15
 - c) 16
 - d) 10

3. Po překročení maximální hodnoty čítače:
 - a) Tento stav je destruktivní pro tento obvod.
 - b) Čítač začne počítat opět od nuly.
 - c) Na výstupu čítače zůstane maximální hodnota.
 - d) Na výstupu čítače zůstane 0.

Pozn.: Správné řešení: 1a, c; 2b; 3b

ZÁVĚR

Cílem bakalářské práce bylo vytvoření elektronických experimentů pro virtuální a reálnou laboratoř a podkladů pro e-kurz. S vedoucím bakalářské práce jsme vybrali celkem pět elektronických experimentů, které studenti budou plnit v hodinách předmětu KMT/ELTC a to nejprve ve virtuální elektronické laboratoři – NI Multisim – a poté v reálné laboratoři. Experimenty jsou zvoleny tak, aby korespondovaly s výukou avizovaného předmětu. V porovnání s dosavadním zadáním elektronických experimentů se nově vypracované zadání značně změnilo – kromě grafické modernizace také přibyly návody pro nastavení simulačního programu a stručný popis použitých fyzických stavebnic a měřicích přístrojů. V průběhu plnění bakalářské práce probíhala výuka distanční formou, tudíž čas k tvorbě experimentů byl značně omezen. Měl jsem tu možnost asistovat vyučujícímu, když studenti měřili experimenty v reálné laboratoři, a právě nejvíce časově náročné bylo vysvětlit studentům fungování měřicích přístrojů a fyzických stavebnic. Díky této výpomoci jsme objevili několik úkonů, se kterými měli studenti problém a mohli jsme je tak zohlednit v připravovaných podkladech.

Měření ve virtuální elektronické laboratoři studenti – včetně mě – realizovali doma, jelikož výuka probíhala právě distanční formou. Na tento aspekt jsme přihlíželi především při tvorbě podkladů pro e-kurz. Největší důraz jsme tedy kladli na tvorbu návodů pro simulační program NI Multisim, protože jak se ukázalo, tak nespočet spolužáků má problém program správně používat. Kromě popisu zapojení experimentů studijních článků na toto téma obsahují podklady pro e-kurz ještě několik autotestů na probíranou problematiku.

Samotná bakalářská práce pojednává o vzniku a realizaci těchto experimentů a podkladů pro e-kurz. Všechny experimenty jsou ověřeny nejen odbornou literaturou, simulačním programem NI Multisim ve verzi 14.1, ale také měřením v reálné laboratoři, a proto lze všechny zapojení považovat za správné. Veškeré experimenty jsou realizovány pomocí součástek a přístrojů, kterými školní laboratoř disponuje.

RESUMÉ

Tato bakalářská práce pojednává o vytvoření elektronických experimentů pro měření ve virtuální a v reálné laboratoři. Zadání těchto elektronických experimentů a podklady pro e-kurz včetně všech potřebných komponentů je přiloženo na CD. Pro simulaci elektronických experimentů je využitý program NI Multisim ve verzi 14.1.

Tělo bakalářské práce je rozděleno na dvě hlavní části, kde v první části popisují návrh elektronických experimentů a ověřují jejich funkčnost. Druhá část se týká návrhu podkladů pro e-kurz, naznačuje jejich strukturu a uvádí vybrané příklady studijních článků a autotestů.

RESUMÉ

This bachelor thesis deals with the creation of electronic experiments for measurements in virtual and real laboratories. The assignment of these electronic experiments and materials for the e-course, including all necessary components, is attached to the CD. The NI Multisim program in version 14.1 is used to simulate electronic experiments.

The body of the bachelor thesis is divided into two main parts, where in the first part I describe the design of electronic experiments and verify their functionality. The second part concerns the design of materials for the e-course, indicates their structure and provides selected examples of study articles and self-tests.

SEZNAM LITERATURY

- [1] MICHALÍK, Petr. Návody k experimentům [online]. [cit. 2021-6-28]. Dostupné z: <https://courseware.zcu.cz/CoursewarePortlets2/DownloadDokumentu?id=144509>
- [2] PINKER, Jiří a Václav KOUCKÝ. Analogové elektronické systémy: 1. část. 4. vyd. Plzeň: Západočeská univerzita, 2010. ISBN 978-80-7043-917-3.
- [3] Datasheet LM741H: Texas Instruments [online]. [cit. 2021-6-28]. Dostupné z: <https://pdf1.alldatasheet.com/datasheet-pdf/view/954283/TI1/LM741H.html>
- [4] E&L Instruments C.A.D.E.T. Manual [online]. [cit. 2021-6-28]. Dostupné z: <https://ctemedia.s3.amazonaws.com/gs/discontinued/files/Cadet/CADET%20manual.PDF>
- [5] JURÁNEK, Antonín. MultiSIM – elektronická laboratoř na PC: schémata a zapojení. Praha: BEN – technická literatura, 2008. ISBN 978-80-7300-194-0.
- [6] IO 7400 Datasheet: Texas Instruments [online]. [cit. 2021-6-28]. Dostupné z: <https://pdf1.alldatasheet.com/datasheet-pdf/view/27381/TI/7400.html>
- [7] IO 7404 Datasheet [online]. [cit. 2021-6-28]. Dostupné z: <https://pdf1.alldatasheet.com/datasheet-pdf/view/82662/ETC/7404.html>
- [8] KESL, Jan. Elektronika III: Číslicová technika. Praha: BEN – technická literatura, 2003. Učebnice – základní studijní materiál pro střední školy. ISBN 80-730-0076-8.
- [9] KESL, Jan. Elektronika I. Praha: BEN – technická literatura, 2003. Učebnice – základní studijní materiál pro střední školy. ISBN 80-730-0074-1.
- [10] IO MH7493 Datasheet: Tesla [online]. [cit. 2021-6-28]. Dostupné z: <https://www.datasheetarchive.com/pdf/download.php?id=69cccf72813115cfe05515675a56914ef366e3&type=O&term=mh7493>
- [11] E&L Instruments LD-2 instruction manual [online]. [cit. 2021-6-28]. Dostupné z: <https://ctemedia.s3.amazonaws.com/gs/discontinued/files/LD/LD-2%20Manual.PDF>
- [12] Elektronické prvky a systémy pro vzdělání [online]. [cit. 2021-6-28]. Dostupné z: <https://phix.zcu.cz/moodle/course/view.php?id=5494>

SEZNAM OBRÁZKŮ A TABULEK

Obrázek 1 Návrh invertujícího zapojení OZ. Zdroj: vlastní.....	10
Obrázek 2 Návrh neinvertujícího zapojení OZ. Zdroj: vlastní.....	11
Obrázek 3 Návrh integračního zapojení OZ. Zdroj: vlastní.	11
Obrázek 4 Návrh derivačního zapojení OZ. Zdroj: vlastní.	11
Obrázek 5 Průběh osciloskopu inv. zapojení OZ Zdroj: vlastní.	13
Obrázek 6 Funkční generátor při inv. zapojení OZ Zdroj: vlastní.	13
Obrázek 7 Průběh na osciloskopu neiniv. zapojení OZ. Zdroj: vlastní.	15
Obrázek 8 Funkční generátor při neiniv. zapojení OZ. Zdroj: vlastní.	15
Obrázek 9 Průběh na osciloskopu při zapojení OZ jako inverzní integrátor. Zdroj: vlastní.	17
Obrázek 10 Nastavení funkčního generátoru při inverzním integračním zapojení OZ. Zdroj: vlastní.....	17
Obrázek 11 Průběh na osciloskopu při derivačním zapojení OZ. Zdroj: vlastní.	18
Obrázek 12 Nastavení funkčního generátoru při derivačním zapojení OZ. Zdroj: vlastní.	18
Obrázek 13 Invertující zapojení OZ zapojené na elektronické stavebnici C.A.D.E.T. Zdroj: vlastní.....	19
Obrázek 14 Inv. zapojení OZ – měřený vstupní signál. Zdroj: vlastní.	20
Obrázek 15 Inv. zapojení OZ – měřený výstupní signál. Zdroj: vlastní.	20
Obrázek 16 Neinvertující zapojení OZ zapojené na elektronické stavebnici C.A.D.E.T. Zdroj: vlastní.....	21
Obrázek 17 Neiniv. zapojení OZ – měřený výstupní signál. Zdroj: vlastní.	22
Obrázek 18 Neiniv. zapojení OZ – měřený výstupní signál. Zdroj: vlastní.	22
Obrázek 19 Integrační zapojení OZ zapojené na elektronické stavebnici C.A.D.E.T. Zdroj: vlastní.....	23
Obrázek 20 Průběh na osciloskopu při integračním zapojení OZ. Zdroj: vlastní.	23
Obrázek 21 Derivační zapojení OZ zapojené na elektronické stavebnici C.A.D.E.T. Zdroj: vlastní.....	24
Obrázek 22 Průběh na osciloskopu při derivačním zapojení OZ. Zdroj: vlastní.	24
Obrázek 23 Návrh zapojení logických členů. Zdroj: vlastní.	28
Obrázek 24 Nastavení generátoru slov. Zdroj: Vlastní.	29
Obrázek 25 Výsledné průběhy logického analyzátoru. Zdroj: Vlastní.	30
Obrázek 26 Popis pinů integrovaného obvodu AND, OR, NAND, XOR, NOR. [6].	31
Obrázek 27 Vnitřní zapojení integrovaného obvodu 7404 (NOT). [7].	31
Obrázek 28 Zapojení integrovaného obvodu 7432 (OR). Zdroj: Vlastní.....	32
Obrázek 29 Měření IO 7432 pro vstupní kombinaci 00. Zdroj: Vlastní.	32
Obrázek 30 Schéma zapojení oscilátoru s Wienovým článkem. Zdroj: Vlastní.	35
Obrázek 31 Průběh oscilátoru na osciloskopu. Zdroj: Vlastní.	38
Obrázek 32 Chybová hláška při simulaci oscilátoru. Zdroj: Vlastní,.....	40
Obrázek 33 Konzole s chybovou hláškou při simulaci oscilátoru. Zdroj: Vlastní,.....	40
Obrázek 34 Zapojení oscilátoru. Zdroj: Vlastní,.....	41
Obrázek 35 Průběh oscilátoru na osciloskopu. Zdroj: Vlastní,.....	41
Obrázek 36 Návrh zapojení čítače. Zdroj: Vlastní.	44
Obrázek 37 Návrh zapojení čítače jako dělička osmi. Zdroj: Vlastní.	44
Obrázek 38 Návrh zapojení čítače jako dělička šestnácti. Zdroj: Vlastní.	44
Obrázek 39 Výstupní průběh čítače na logickém analyzátoru. Zdroj: Vlastní,.....	45

Obrázek 40 Výstupní průběh čítače jako dělička osmi na logickém analyzátoru. Zdroj: Vlastní,.....	46
Obrázek 41 Výstupní průběh čítače jako dělička šestnácti na logickém analyzátoru. Zdroj: Vlastní,.....	46
Obrázek 42 Zapojení čítače. Zdroj: Vlastní.	47
Obrázek 43 Zapojení čítače jako dělička osmi. Zdroj: Vlastní.	48
Obrázek 44 Zapojení čítače jako dělička šestnácti. Zdroj: Vlastní.	49
Obrázek 45 Návrh zapojení úplné binární sčítačky. Zdroj: Vlastní.	54
Obrázek 46 Návrh zapojení poloviční binární sčítačky. Zdroj: Vlastní.	54
Obrázek 47 Zapojení logické funkce XOR. Zdroj: Vlastní.	55
Obrázek 48 Zapojení logické funkce XOR. Zdroj: Vlastní.	56
Obrázek 49 Zapojení poloviční binární sčítačky. Zdroj: Vlastní.	57
Obrázek 50 Zapojení úplné binární sčítačky. Zdroj: Vlastní.	58
Obrázek 51 Prostředí programu NI Multisim 14.1. Zdroj: Vlastní.	62
Obrázek 52 Panel měřicích přístrojů. Zdroj: Vlastní.	63
Obrázek 53 Popis výběru součástek. Zdroj: Vlastní.	64
Obrázek 54 Tvorba subobvodu – umístění konektorů. Zdroj: Vlastní.	65
Obrázek 55 Tvorba subobvodu – zapojení konektorů. Zdroj: Vlastní.	65
Obrázek 56 Tvorba subobvodu. Zdroj: Vlastní.	66
Obrázek 57 Ukázka ze studijního článku Spuštění simulace. Zdroj: Vlastní.	69
Obrázek 58 Ukázka ze studijního článku Logický analyzátor – obr. 27. Zdroj: Vlastní. ...	70
Obrázek 59 Ukázka ze studijního článku Logický analyzátor – obr. 28. Zdroj: Vlastní. ...	71
Obrázek 60 Návrh zapojení logických členů. Zdroj: Vlastní.	72
Obrázek 61 Ukázka autotestu Neinvertující zapojení OZ. Zdroj: Vlastní.	73
Tabulka 1 Výsledky měření zapojení OZ.....	25
Tabulka 2 Typy integrovaných obvodů pro dané logické členy	28
Tabulka 3 Pravdivostní tabulka logických členů – teoretická.....	33
Tabulka 4 Pravdivostní tabulka logických členů – virtuální laboratoř.....	33
Tabulka 5 Naměřené frekvence oscilátoru	42
Tabulka 6 Naměřené výstupní kombinace čítače – virtuální laboratoř	50
Tabulka 7 Naměřené výstupní kombinace čítače – reálná laboratoř.....	51
Tabulka 8 Naměřené hodnoty logické funkce XOR	59
Tabulka 9 Naměřené hodnoty poloviční sčítačky	59
Tabulka 10 Naměřené hodnoty dvoubitové binární sčítačky	60
Tabulka 11 Ukázka autotestu Čítač – pravdivostní tabulka tříbitového čítače.	74

PŘÍLOHY

Na přiloženém DVD se nacházejí následující adresáře:

1. Elektronická verze bakalářské práce – tento adresář obsahuje text bakalářské práce ve formátu .pdf a .docx.
2. Podklady pro e-kurz – v tomto adresáři jsou všechny komponenty pro podklady e-kurzu ve formě .pdf a .docx, včetně zdrojových simulací a obrázků.
3. Zadání experimentů – adresář obsahuje text zadání experimentů ve formě .pdf a .docx a všechny zdrojové simulace a obrázky.